

---

# BCPFSK 모뎀 설계 및 성능 평가에 관한 연구

조형래\* · 김경복\*\*

A study on Design and Performance Evaluation of the BCPFSK Modem

Hyung-Rae Cho\* · Kyung-Bock Kim\*\*

## 요 약

현대 무선 통신에서는 제한된 주파수 자원을 효율적으로 사용하기 위해 스펙트럼 효율이 매우 중요한 문제로 대두되고 있다. 또한 시스템구조 측면에서는 저 가격, 저 전력 및 초경량에 목표를 두고 제작되고 있다. 본 논문에서는 직접 디지털 주파수합성기(DDS ; Direct Digital Synthesizer)를 이용하여 스펙트럼 효율이 우수한 BCPFSK(Binary Continuous Phase Frequency Shift Keying)를 직접 변조하였으며, 시스템 구조로는 직접 변환(Direct Conversion) 구조를 적용하여, 433 MHz대의 근거리 구내무선용 BCPFSK 모뎀을 설계하고 그 성능을 평가하였다. 측정결과, BCPFSK방식은 기존의 변조방식에 비해 스펙트럼 및 전력효율이 우수한 방식임을 알았다. 또한, 설계된 시스템의 측정으로 출력주파수의 중심주파수는 433.92MHz, 반송파억압비는 약 33dBc, LO 누설은 -69dBc, ISM 대역의 스퓨리어스는 60dBc이하로 우수한 성능을 얻을 수 있었다.

## ABSTRACT

In modern wireless communication, it has been regarded as a important problem for the spectrum efficiency to utilize the limited frequency-resource efficiently. In addition, the system architecture has been designed for low cost, low power consumption and ultra-lightweight. In this paper, we directly modulated the BCPFSK with a superior spectrum efficiency using the DDS and applied the direct conversion to the system architecture. Finally, we designed a transceiver which has the 433 MHz BCPFSK output and evaluated the system performance. In the measured result, we know that as for spectrum and the power efficiency, BCPFSK method is better than conventional one. Also, the results of the designed system is 433.92 MHz in center frequency and about 33 dBc in carrier suppression ratio. And we get the better results in local oscillator leakage and the spurious of the ISM out-band the same as -69dBc and under 60dBc.

## 키워드

DDS(Direct Digital Synthesizer), Direct Conversion, BCPFSK, Modem

---

\* 한국해양대학교

\*\* 벨웨이브(주)기술연구소

접수일자: 2001. 9. 14

## 1. 서론

무선통신의 급속한 발전으로 전파 이용에 대한 수요가 증가하고 제한된 주파수자원을 효율적으로 사용하기 위해 스펙트럼 효율이 매우 중요한 문제로 대두되고 있다<sup>[1]</sup>. 따라서 현재의 무선통신에서는 위상의 변화를 연속적으로 함으로써 증가된 대역폭 및 전력효율을 가지는 변조방식들에 대한 연구가 활발히 진행되고 있다. 그 중의 하나가 연속위상변조이며, CPFSK는 CPM의 한 형태이다<sup>[2]-[4]</sup>. 현재의 단말기 개발 추세는 모듈을 최소화하여 비용을 감감시키고, 저전력으로 단말기를 구동시키려는 노력이 계속되고 있다. 따라서, 본 논문에서는 DDS를 이용한 직접변환구조를 이용하여 시스템을 설계했다.

직접변환구조는 슈퍼 헤테로다인 구조에 비하여 요구되는 RF 부품수가 적으며, IF단 및 기저대역 부분이 하나의 IC로 통합이 가능해 단말기에 요구되는 전체적인 부품의 수가 줄어들고, 이미지 제거용 필터 등을 필요로 하지 않으므로 저가격, 초소형화 및 저전력의 단말기 구현을 가능하게 한다<sup>[5]</sup>.

본 논문에서는 대역폭 효율이 우수한 BCPFSK 변조 방식을 사용하였으며 시스템 구조를 최소화하기 위하여 직접변환 구조를 사용하였다. 또한 PLL의 단점인 정정 시간과 위상 잡음의 성능을 개선 할 수 있는 DDS를 사용하여 BCPFSK 직접 변조를 하였으며 회로의 소형화와 주파수 안정도를 높일 수 있도록 하였다.

## II. 직접 디지털 주파수 합성기 (Direct Digital Synthesizer)

그림 1은 DDS의 기본 개념도를 나타낸다. 위상누적기로 주파수 제어워드가 들어가서 0에서 N까지의 단위 스텝으로 카운팅하여 디지털 램프 파형을 재생한다. 카운터에 의해 생성된 각각의 카운터 값은 사인 파형의 표본에 대응하는 값을 ROM으로부터 얻는데 이 용되며 위상누적기의 위상 정보는  $wt$ 를  $\sin wt$ 로 전환시키는 ROM에 연결된다.

위상 정보를 진폭으로 변환시킨 ROM의 디지털 출력 비트는 아날로그 사인 파형을 발생시키는 DAC와 LPF에 연결된다. ROM의 이산적인 출력 값은 DAC를 거쳐 아날로그 형태로 변환되며, 고차주파수 성분을

억압하기 위해 필터링을 한다<sup>[6]</sup>.

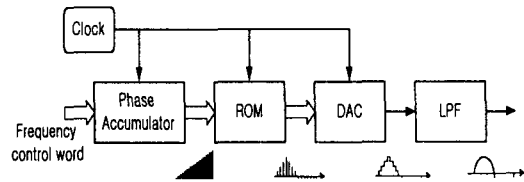


그림 1. DDS의 기본 블록도  
Fig. 1 Basic block diagram of DDS.

DDS의 출력주파수는 클럭의 고정 주파수  $f_{CLK}$ 을 사용하여 변화시켜야 하는데 카운터에서 사인 파형의 한 주기의 현재 어드레스를 보다 적은 횟수만큼 발생시키면 출력주파수는 높아지며, 그 역으로 하면 출력주파수는 낮아지게 된다. 카운터는 가변적으로 즉, P에 의해 증가될 수 있는데, 이는 위상누적기를 통해 구현할 수 있으며, 병렬입/출력을 갖는 M-비트 레지스터에 의해 구동되며, 가산기를 구동하게 된다.

매 클럭주기마다 P의 값이  $Y_R$ 에 가산되며, 그 결과는 레지스터에 인가되며 따라서 ROM의 입력은 식(1)과 같다.

$$X_R(k) = Y_R(k-1) + P \quad (1)$$

이러한 관계는 레지스터가 오버플로우될 때까지 유지되며, P의 값은  $Y_R$ 의 새로운 값에 대한 증가치가 된다.

DDS에서 생성된 출력주파수는 식(2)와 같으며 N은 위상누적기의 비트 수이다.

$$f_{out} = P \frac{f_{CLK}}{2^N} \quad (2)$$

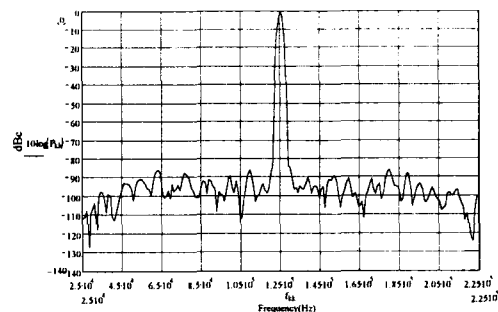


그림 2. DDS의 출력 스펙트럼 시뮬레이션  
Fig. 2 Output spectrum simulation of DDS.

그림 2는 DDS의 출력 스펙트럼을 나타낸 것이다. 사용된 누산기의 크기는 32 bit, ROM 크기는 12 bit, DAC의 크기는 10 bit이며 클럭 주파수와 출력 주파수는 각각 2 MHz와 125 kHz이다.

그림 3은 클럭 주파수가 2 MHz이고 출력 주파수가 125 kHz일 때  $S_m$ 은 DDS의 위상 잡음 출력 값이며,  $D_m$ 은 백색잡음 레벨을 포함하는 DDS의 부가 위상잡음이며,  $F_m$ 은 누화를 포함하는 위상잡음 출력 값이다 [7].

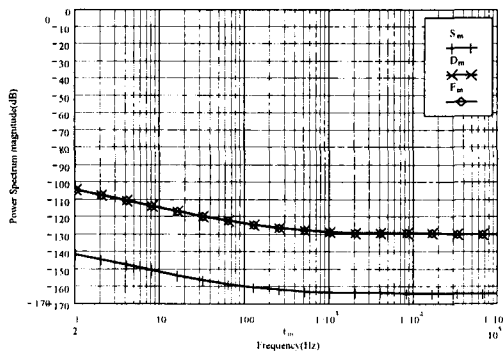


그림 3. DDS 출력의 위상 잡음 특성  
Fig. 3 Phase noise characteristic of DDS output.

### III. CPFSK(Continuous Phase Frequency Shift Keying)

FSK 변조가 갖는 중요한 문제는 한 주파수에서 다른 주파수로 급변시키는 스위칭으로 인한 위상의 불연속성으로써 비교적 넓은 대역폭을 부가시키게 된다<sup>[8]</sup>. 이러한 문제를 해결하기 위하여 1개의 발진 주파수를 입력정보 데이터 ( $\pm 1$ )에 따라 주파수 변조시키면 연속적인 위상 변화를 하는 주파수 변조파를 얻게 되므로 이를 연속위상 FSK(CPFSK)라 부르며 출력은 식(3)과 같다<sup>[9][10]</sup>.

$$S_{CPFSK}(t) = A \cos[2\pi f_c t + h d \pi t / T_b + \Phi(0)], 0 \leq t \leq T_b \quad (3)$$

$$h(\text{편이비}) = T_b(f_2 - f_1), f_2 > f_1 \quad (4)$$

$$\Phi(t) = h d \pi t / T_b + \Phi(0) \quad (5)$$

( $f_1, f_2$  : 0, 1에 해당하는 주파수,  $d$  :  $\pm 1$ ,  $T_b$  : 주기,  $f_c$  : 반송 주파수,  $\Phi(0)$  : 초기 위상)

$t = T_b$ 에서 식(3)은 식(4)와 같다.

$$\Phi(T_b) = \begin{cases} \pi h & \text{부호 1인 경우} \\ -\pi h & \text{부호 0인 경우} \end{cases} \quad (6)$$

식(6)에서 설명의 편의상  $\Phi(0)=0$ 이라 놓았다.

즉, 부호 “1”을 전송하면 CPFSK파의 위상은  $\pi h[\text{rad}]$ 만큼 증가하며, 부호 “0”을 전송하면  $-\pi h[\text{rad}]$ 만큼 감소한다.

다음은 CPFSK의 오류 확률을 구하기 위하여 CPFSK 신호를 식(7)과 식(8)과 같이 정의하였다.

$$s_1(t) = \sqrt{\frac{2E_s}{T}} \cos(\omega_0 t + \Phi_1(t)) \quad (7)$$

$$s_2(t) = \sqrt{\frac{2E_s}{T}} \cos(\omega_0 t + \Phi_2(t)) \quad (8)$$

식(7)과 식(8)에서  $\Phi_1(t)$ 와  $\Phi_2(t)$ 는 첫 번째와 두 번째 초과위상(위상 변화분)이다.

Parseval 항등식에 의해 자승거리는 식(9)와 같다.

$$\|s_1 - s_2\|^2 = \int [s_1(t) - s_2(t)]^2 dt \quad (9)$$

식(9)는 식(10)과 같이 등가적으로 표현 할 수 있으며 자승 거리는 단지 위상차에 의존함을 알 수 있다.

$$\frac{2E_s}{T} \int \{1 - \cos[\Phi_1(t) - \Phi_2(t)]\} dt \quad (10)$$

식(10)을 신호구간  $[0, T]$ 에 대하여 최소 자승 거리  $D_{\min}^2$ 을 구해보면 식(11)과 같다.

$$D_{\min}^2 = 2 \left( \frac{2E_s}{T} \right) \int_0^T \left[ 1 - \cos \left( \frac{2\pi h t}{T} \right) \right] dt \quad (11)$$

$$= 4 E_s \left[ 1 - \frac{\sin 2\pi h}{2\pi h} \right]$$

$E_s = E_b \log_2 M$  이므로, 정규화 된 자승 거리

$d_{\min}^2 = D_{\min}^2 / 2E_b$ 이므로 식(12)와 같다.

$$d_{\min}^2 = 2 \log_2 M \left[ 1 - \frac{\sin 2\pi h}{2\pi h} \right] \quad (12)$$

이 최소 자승 거리  $d_{\min}^2$ 을 CPFSK의 근사 오류 확률 식에 적용시키면 CPFSK의 근사 오류 확률 식은 식(13)과 같게 된다<sup>[8]</sup>.

$$P_e(CPFSK) \approx Q \left( \sqrt{d_{\min}^2 \frac{E_b}{N_0}} \right) \quad (13)$$

그림 4는 변조 지수  $h=0.5$ 일 때의 BCPFSK의 BER과 동기/비동기 BFSK의 BER을 비교 한 것으로써 BCPFSK의 변조 지수가 0.5일 때 에러율  $10^{-3}$ 에서 동기 BFSK보다 3 dB 정도 성능이 우수함을 알 수 있다.

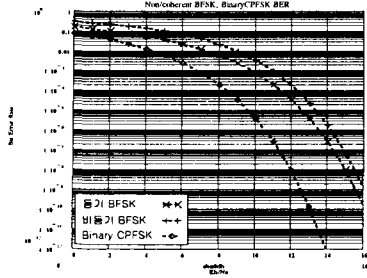


그림 4. BCPFSK(h=0.5) BER과 동기/비동기 BFSK BER  
 Fig. 4 BCPFSK(h=0.5) BER and Coherent/Noncoherent BFSK BER.

그림 5는 BCPFSK의 변조지수 h에 따른 전력 스펙트럼을 시뮬레이션 한 결과이다. 변조지수 h가 적을수록 메인 로브의 대역이 좁아지며 사이드 로브의 꼬리가 빨리 떨어짐을 알 수 있다.

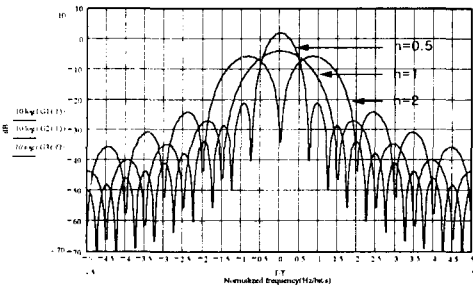


그림 5. BCPFSK의 파워 스펙트럼 밀도  
 Fig. 5 Power spectrum density of BCPFSK.

#### IV. 직접 변환 구조에서의 CS, SBS 특성

그림 6은 직접 변환 구조에서 BCPFSK 변조된 신호가 RF 캐리어 주파수로 직접 변환되는 구조를 보이고 있으며, 이 직접 변환과정에서는 90° 위상천이 때의 위상에러. I/Q 신호간의 진폭(이득)이나 위상의 부정합이 발생하며 기저대역 신호를 직접 RF 신호로 변환하기 때문에 LO 누설 등의 문제로 인한 DC-offset이 발생한다. 이와 같은 신호의 진폭, 위상의 부정합, DC-offset 에러는 CS(Carrier Suppression)와 SBS(Sideband Suppression) 성능에 영향을 미치게 된다.

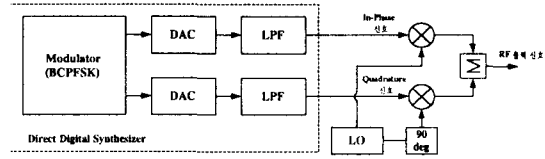


그림 6. 직접 변환의 직교 상향 변환 구조  
 Fig. 6 Quadrature up-conversion architecture of direct conversion.

그림 6의 입력 In-phase 신호와 Quadrature 신호는 다음과 같다.

$$I(t) = I(0) + I \sin w_{bb}t$$

$$Q(t) = Q(0) + Q \cos w_{bb}t$$

$$(I(0), Q(0)) = \text{DC-offset}, w_{bb} = 2\pi F_{bb},$$

$$F_{bb} = \text{베이스밴드 주파수}$$

이득과 위상 에러를 In-phase 채널에 임의적으로 할당하면 In-phase 채널 믹서의 이득은  $GG_e$ 로 정의되며  $\theta$ 는 직교 국부 발진신호에 관련된 직교 위상 에러를 나타낸다.

다음은 진폭, 위상의 부정합, DC-offset 에러에 의한 경우에 대하여 SBS와 CS에 대한 유도 과정을 생략한 결과 식과 시뮬레이션 결과를 나타내었다.

첫째, 진폭에러만 존재했을 때의 SBS는 식 (14)와 같다.

$$SBS(dBc) = 20 \log \left[ \frac{1 - G_e}{1 + G_e} \right],$$

$$\text{단, } G_e = \frac{1 - K}{1 + K}, K = 10^{(SBS/20)} \quad (14)$$

둘째, 시스템에 직교 위상 에러의 영향만 있다고 가정했을 때의 SBS는 식 (15)와 같으며, 위상에러가 라디안 대신 degree로 주어진다면 식(16)과 같다.

$$SBS(dBc) = 20 \log \left[ \frac{GM(\frac{\theta}{2})}{GM} \right] = 20 \log \left( \frac{\theta}{2} \right) \quad (15)$$

$$SBS(dBc) = 20 \log \left( \phi \times \frac{\pi}{360} \right),$$

$$\text{단, } \phi = \frac{(K \times 360)}{\pi}, K = 10^{(SBS/20)} \quad (16)$$

셋째, offset 에러만 있다고 가정했을 때에는 CS가 되며 식 (17)과 같다.

$$CS = 20 \log \left[ \frac{\sqrt{I(0)^2 + Q(0)^2}}{M} \right] \quad (17)$$

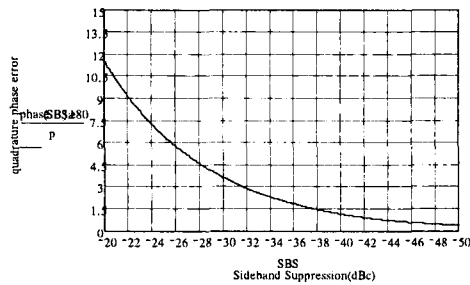


그림 7. 직교 위상 에러에 대한 SBS(dBc)  
Fig. 7 SBS for quadrature phase error.

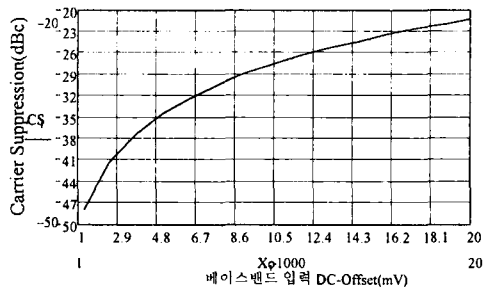


그림 8. DC-offset 에러에 대한 CS(dBc)  
Fig. 8 CS for DC-offset error.

넷째, 실질적인 경우로 진폭 에러와 직교 위상 에러가 동시에 존재 할 때의 CS는 식 (18)과 같으며 SBS는 식 (19)와 같다.

$$CS = 20 \log \left[ \frac{2X(0)}{M} \right] \times \sqrt{\frac{[(G_e \theta)^2 + (G_e^2 + 1) + 2G_e \theta]}{[(G_e \theta)^2 + (G_e^2 + 1) + 2G_e]}} \quad (18)$$

식(18)에서 CS는 DC-offset에 가장 많은 영향을 받으며 직교 위상 에러에 대해서는 DC-offset 보다 영향이 적으며 진폭 에러에 대해서는 가장 적은 영향을 받는다.

$$SBS = 20 \log \sqrt{\frac{[(G_e \theta)^2 + (G_e^2 + 1) - 2G_e]}{[(G_e \theta)^2 + (G_e^2 + 1) + 2G_e]}} \quad (19)$$

SBS인 식(19)에서 직교 위상 에러와 진폭 에러에 대해서 CS보다 더 많은 영향을 받음을 알 수 있다. 그림 7은 위상 에러에 대한 SBS(dBc)의 출력 시뮬레이션이다. 그림 8은 진폭 에러가 0.2 dB이고 직교 위상 에러가 1 deg 일 때 베이스밴드 입력 신호 DC-offset 에러에 대한 CS(dBc)를 보이고 있다. 그림 9는 위상

에러가 0.052 deg 일 때의 진폭 에러에 대한 SBS의 출력 시뮬레이션이다.

CS 및 SBS가 수신시 미치는 영향은 다음과 같다. CS는 수신시 검파를 어렵게 하며, SBS는 대역폭 효율, 신호대 잡음비, 전력 효율을 증가시키며 선택성 페이딩의 영향을 경감시키는 효과를 가진다.

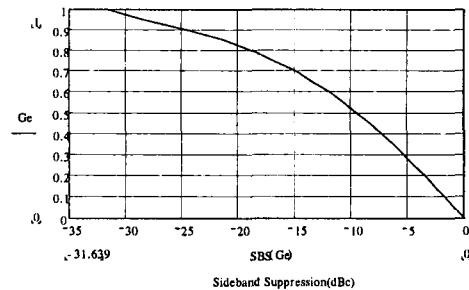


그림 9. 위상 에러가 0.052 deg 일 때 진폭 에러에 대한 SBS(dBc)  
Fig. 9 Phase error are 0.052 deg, SBS for amplitude error.

## V. 시스템 설계 및 성능 평가

그림 10은 전체 시스템의 기능적 블록 다이어그램을 나타낸다. 433.92 MHz의 국부발진 주파수를 내부 발진하여 위상편이 회로를 거쳐 송신부와 수신부에 공급한다.

송신부는 DDS 코어가 내장되어 있어 기저대역에서 입력되는 디지털 비트열을 직접 BCPFSK 변조할 수 있으며 DAC에 의해 출력된 아날로그 I와 Q 신호는 anti-aliasing 필터링 후에 두 개의 믹서를 거쳐 출력이 서로 더해지고 증폭된 후 UHF 대역으로 직접 상향 변환된다.

신호는 RF 전력 증폭기에 의해 증폭되며 출력전력은 -20에서 -5 dBm까지 마이크로 컨트롤러를 통해서 조정할 수 있다 이 때 얻을 수 있는 반송파 억압비는 약 33 dBc 정도이며, 국부발진기의 누설은 -65 dBc 이하이다.

수신부는 입력 RF 신호가 직접 하향변환되기전에 LNA에 의해서 증폭되고 주파수 변환에 의해 직교 복조되어 I/Q 채널로 분리되며 이 때 비트 동기 회로가 내장되어 있어 수신된 비트의 클럭을 복원할 수 있게 된다.

전체 시스템의 성능 평가는 48 Kbps의 PN 부호를 발생시켜서 송신 데이터의 입력 단자에 인가하고 수신단의 데이터 출력단자에서 송신 부호열과 비교하였다. 그리고, 48 Kbps의 데이터 클럭도 복원되는지 시험하였다.

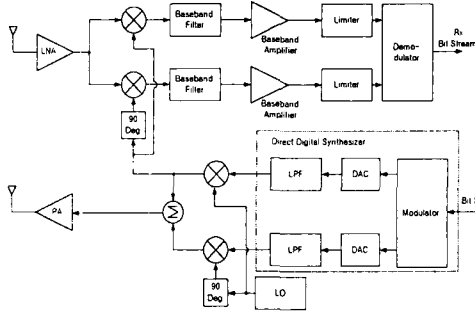


그림 10. 전체 시스템의 기능적 블록 다이어그램  
Fig. 10 Functional block diagram of overall system.

그림 11은 BCPFSK 트랜시버의 실제 측정사진이며, 그림 12는 데이터 속도가 48 kbps이고 주파수 편이가 250 kHz 일 때의 스펙트럼 분석기에 의한 BCPFSK 변조 스펙트럼을 나타내고 있으며 중심 주파수가 433.92 MHz에서 이루어짐을 알 수 있다. 그림 13은 BCPFSK 변조의 "1" 데이터의 송출 신호시 CS를 스펙트럼 분석기에 의해 나타내었는데, 약 33 dBc 정도를 나타낸다.

그림 14는 48 kbps의 데이터 속도와 주파수 편이가 100 kHz일 때의 스펙트럼 분석기에 의한 BCPFSK 변조 스펙트럼을 나타내고 있으며 중심 주파수는 433.92 MHz이다. 그림 15는 반송파의 누설을 스펙트럼 분석기에 의해 보이고 있는데, -68 dBc이하로 성능이 아주 우수함을 알 수 있다. 표 1은 실험을 통해 측정된 BCPFSK 트랜시버의 특성을 보인다.

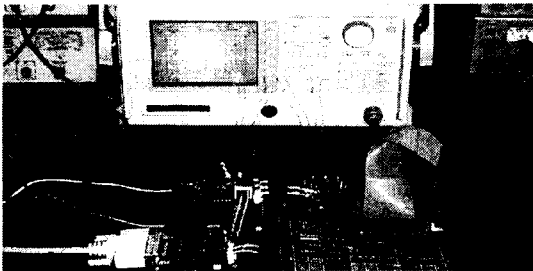


그림 11. BCPFSK 트랜시버 실험 사진  
Fig. 11 Picture of BCPFSK transceiver experimentation.

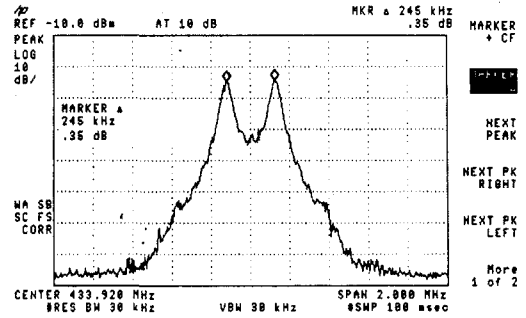


그림 12. 스펙트럼 분석기에 의한 BCPFSK 변조 스펙트럼(48kbps/250kHz Fdev)  
Fig. 12 BCPFSK modulated spectrum by spectrum analyzer(48kbps/250kHz Fdev).

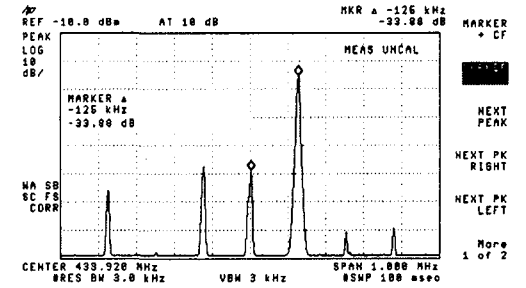


그림 13. BCPFSK 변조신호의 "1" 데이터 송출 신호시 반송파 억압  
Fig. 13 Carrier Suppression of the BCPFSK signal for a "1" transmission.

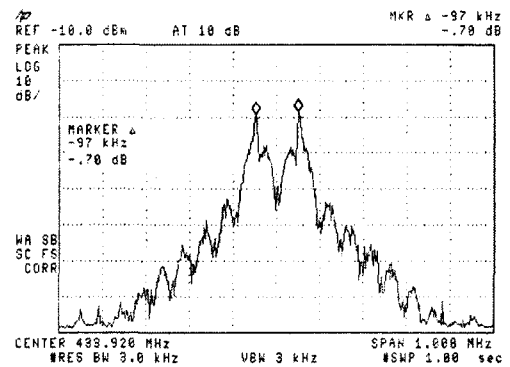


그림 14. 스펙트럼 분석기에 의한 BCPFSK 변조 스펙트럼(48kbps/100kHz Fdev)  
Fig. 14 BCPFSK modulated spectrum by spectrum analyzer(48kbps/100kHz Fdev).

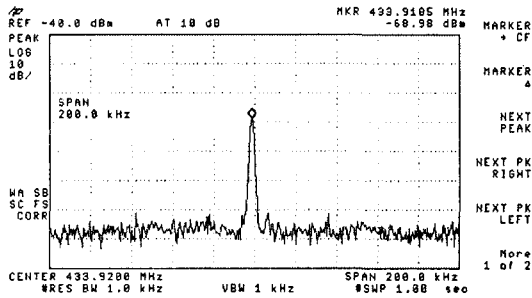


그림 15. 스펙트럼 분석기에 의한 반송파 누설  
Fig. 15 Carrier leakage by spectrum analyzer.

표 1. 실험한 BCPFSK 트랜시버 특성  
Table 1 Characteristics of experimented BCPFSK transceiver.

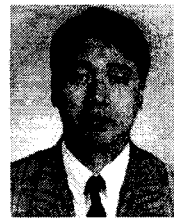
파라미터	측정값	설계값
중심주파수	433.92 MHz	433 MHz
데이터율	48 Kbps	48 Kbps
반송파 억압비	33.88 dBc	약 33 dBc
LO 누설	-68.98 dBc	-65 dBc 이하
ISM 대역외 스퓨리어스	60 dBc	60 dBc 이하

### VI. 결론

본 논문에서는 다른 디지털 변조방식보다 스펙트럼 효율과 전력 효율이 우수한 BCPFSK 변조 방식을 사용하여 대역폭 효율을 개선 시켰으며 직접 변환 구조를 사용하여 추가적인 오실레이터, 이미지 제거용 필터 등을 사용하지 않음으로써 사용 부품의 수를 줄여 구조를 보다 간단하게 하여 443 MHz대의 BCPFSK 송·수신기를 제작하였다. 위상 연속 변조의 성능이 우수한 DDS를 사용하여 BCPFSK 직접 변조를 하였으며 회로의 소형화와 주파수 안정도를 높일 수 있도록 하였다. 제작한 BCPFSK 모델의 출력 주파수는 측정 결과 중심 주파수가 433.92 MHz, 캐리어 억압비는 약 33 dBc, LO 출력은 약 -69 dBc 이하로 설계목표치보다 우수한 성능을 보였다.

### 참고문헌

- [1] B. Rimoldi, "A Decomposition Approach CPM", IEEE Trans. Inform. Theory, vol. IT-34 No.2, pp. 260-270, Mar, 1988.
- [2] J.B. Amderson, T. Aulin, and C.E. Sundburg, Digital Phase Modulation, New York, : Plenum Press, 1986.
- [3] T. Aulin, and C.E. Soundburg, "Continuous Phase Modulation-Part I: Full Response Signaling," IEEE Trans. Comm., Vol. Com-29, No.3, pp196-209, Mar. 1981.
- [4] B. Rinmoldi, "Design of Coded CPFSK Modulation Systems for Bandwidth and Energy Efficiency," IEEE Trans. Comm., Vol. 37, No.9, pp897-905, Sep.1989.
- [5] 정영준 외 2인, "이동통신 단말기 RF 부품의 발전 추이 및 전망", 한국전자통신연구원, 연구 보고서, 1999.
- [6] Osicom Technical Staffs, Direct-Digital Frequency Synthesis, Osicom Inc., 1997.
- [7] V.F. Koupa, Direct Digital Frequency Synthesizers, IEEE Press, 1998.
- [8] J.B. Anderson, Digital Transmission Engineering, IEEE Press, pp. 1998.
- [9] B. Sklar, Digital Communication, Prentice Hall, 1988.
- [10] B.G. Goldberg, Digital Frequency Synthesis Demystified, LLH Technology Publishing, 1999.



조형래(Hyung-rae Cho)

1982년 2월 광운대학교 전자공학과(공학사)

1984년 2월 연세대학교 전자공학과(공학석사)

1993년 2월 연세대학교 전자공학과(공학박사)

1984년 ~ 1990년 LG 전자연구소 선임연구원

1996년 3월 ~ 현재 한국해양대학교 전파공학과 부교수

1997년 7월 ~ 2000년 한국해양정보통신학회 상임이사

주관심분야 : 대역확산통신, 해상이동통신

김경복(Kyung-Bock Kim)

1999년 2월 동의대학교 전자 통신공학과(공학사)

2001년 2월 한국해양대학교 전파공학과(공학석사)

2001년 1월 ~ 현재 벨웨이브(주) 기술연구소 연구원

주관심분야 : IMT-2000, Home RF, SDR등