

論文2002-39TC-2-4

# 차량 탑재형 DBS수신 시스템용 16 포트 급전 도파관 어레이

## (16-port Feed Waveguide Array for DBS Reception System Mounted on Vehicle)

閔庚植\*, 金東哲\*

(Kyeong-Sik Min and Dong-Chul Kim)

## 요약

본 논문은 차량 탑재형 DBS 수신 시스템에 적용하기 위하여 Galerkin 모멘트법을 이용한 유도성 벽을 가진 16 포트 급전 도파관 어레이에 대해 기술하고 있다. 먼저,  $\pi$  분기 한 단의 전자계 해석 및 설계의 타당성을 입증하기 위해,  $\pi$  분기 한 단을 DBS 밴드에서 설계·제작하였다.  $\pi$  분기 한 단에 대한 측정결과는 이론치와는 잘 일치하였다. 이 설계법을 토대로 WR-90 표준 도파관을 이용한 어레이 설계를 행하였다. 그러나 WR-90 표준 도파관의 경우,  $\pi$  분기 한 단의 폭이 관내파장보다 커져서 8 포트 어레이에 대해 2.3 dB의 진폭차와 62도의 위상차를 보였으며 반사손실 -20 dB 이하의 대역폭도 약 220 MHz로 DBS의 대역폭을 만족시키지 못했다. 이를 해결하기 위하여  $\pi$  분기 한 단의 폭이 관내파장과 같은 크기를 갖도록 하는 설계법을 제안하였다. 이 설계법에 의해 8 포트 어레이의 경우, 진폭차를 1 dB 이내로, 위상차를 13도 이내로 줄일 수 있었으며, 대역폭도 700 MHz로 광대역화 할 수 있었다. 또한 16 포트 도파관 어레이의 크기를 WR-90 표준 도파관 어레이에 비해 약 10 cm 정도 줄이는 효과를 얻었다. 제작한 16 포트 급전 도파관 어레이를 이용하여 안테나의 이득을 측정된 결과, DBS 대역에서 24 dBi 이상의 고이득을 실현할 수 있었다.

## Abstract

The 16-port feed waveguide array with inductive walls analyzed by Galerkin's method of moments are proposed for the DBS reception system mounted on vehicle. First of all, in order to verify the validity of electromagnetic analysis and design for a  $\pi$ -junction feed waveguide, it is designed and fabricated at DBS band. The measurement results of a  $\pi$ -junction feed waveguide agree well with the theoretical ones. Based on this design method, an array design for WR-90 standard waveguide is conducted. Since the width of a  $\pi$ -junction feed WR-90 standard waveguide is larger than a guided wave length in an array design, the difference of amplitude and phase of 8-port array are calculated 2.3 dB and 62 degrees, respectively. The bandwidth with return loss of -20 dB below is about 220 MHz and it doesn't satisfy DBS band. To solve this problem, we propose a novel design that the width of a  $\pi$ -junction feed waveguide equals to a guided wave length. By the proposed novel design for 8-port feed waveguide array, the difference of amplitude and phase are decreased 1 dB and 13 degrees, respectively. The broad bandwidth of 700 MHz is also realized. The size of 16-port waveguide array compared with WR-90 array is reduced about 10 cm. The measured antenna gain for the fabricated 16-port feed waveguide array is observed 24 dBi above at DBS band.

\* 正會員, 韓國海洋大學校 工科大学 電波工學科

(Department of Radio Sciences &amp; Engineering, University)

College of Sciences and Engineering, Korea Maritime

接受日字:2001年11月8日, 수정완료일:2002年1月10日

I. 서 론

사회적으로 정보의 고도화가 급진전되면서 위성을 이용한 각종 서비스에 대한 요구도 점차 고조되고 있는 실정이다. 특히, 우리나라는 위성방송사업자의 선정을 통하여 프로그램의 다양화와 난청지역 해소 등의 문제가 해결되면서 위성방송의 활성화 및 경제적 과급 효과가 급증할 것으로 예상된다. 위성방송을 수신하기 위해서는 고이득·고효율의 안테나가 필수적이며, 고이득이라는 측면에서 지금까지는 파라볼라형 안테나가 주류를 이루어 왔다. 고정용으로 위성방송을 시청하기 위해서는 파라볼라형 안테나가 선호되어 왔으나, 차량에 파라볼라형 안테나를 설치하여 이동하면서 위성방송을 즐기기에 안테나의 높이, 미관상의 문제점 등이 대두된다. 이를 해결하는 방안으로 마이크로스트립<sup>[1]</sup>, triplate<sup>[2]</sup> 및 suspended 선로<sup>[3]</sup>를 이용한 평면 안테나들이 제안되어 왔으며, 특히 이동시 안테나의 안정성을 유지하면서 신호의 고이득·고효율을 실현하기 위한 방법으로 슬롯 어레이 도파관 안테나가 제안되어져 왔다<sup>[4-6]</sup>. 그 중에서도 도파관 안테나의 구조를 단순화하고 제작 비용을 절감하기 위한 방법으로 일층구조 평면 도파관 어레이 안테나가 제안되었다<sup>[7]</sup>. 종래의 급진 안테나는 각 포트로의 급전을 동위상·동진폭으로 행하기 위해 유도성 핀을 인위적으로 조작하는 방법을 사용하였다. 인위적 조작에 의한 신호 분배 효율의 저하와 제작상의 어려움을 해결하기 위해, 저자 등은 그림 1에서 보여주는 것처럼 유도성 핀 대신 유도성 벽을 제안하였으며, 유도성 벽을 가진 어레이 급전 도파관의 유용성을 입증하였다<sup>[8]</sup>. 본 논문에서는 문헌 [8]의 설계방법을 토대로 DBS(Direct Broadcasting from Satellite)대역을 만족하는 16 포트용 어레이 급전부를 설계·제작하였다. WR-90 표준 도파관(8.2 GHz~12.4 GHz)을 이용하여  $\pi$ 분기 한 단을 제작하여 측정치와 이론치의 비교로부터 설계의 타당성을 입증하였고, 이를 바탕으로 급전부 어레이를 설계하였다. 급전부의 어레이 설계를 할 때 중요한 것은 실제 제작될 DBS 밴드용 급전 도파관 어레이를 어떻게 제작할 것인가 하는 것이다. WR-90의 표준 도파관을 종속 접속하여 사용하게 되면, 외형적으로 제작의 어려움, 가격, 무게 등이 문제가 되고, 설계에서는  $\pi$ 분기 한 단의 폭이 관내 파장보다 커지므로 위상차가 생겨 대역폭이 감소하고

안테나의 효율을 저하시키는 원인이 된다. 따라서 본 논문에서는 대역폭의 개선과 안테나 효율의 향상을 위한 설계를 하였으며, 그 결과 각 포트의 진폭차를 기존의 2.3 dB에서 1 dB 이내로, 위상차를 기존의 62도에서 13도 이내로 혁신적으로 향상시킬 수 있었으며, 반사손실 -20 dB이하의 대역폭을 약 220 MHz에서 700 MHz이상으로 개선하였다. 또한 급전용 WR-90의 크기에 비해 폭을 22.86 mm에서 16.5 mm로 줄이는 효과를 얻을 수 있었다.

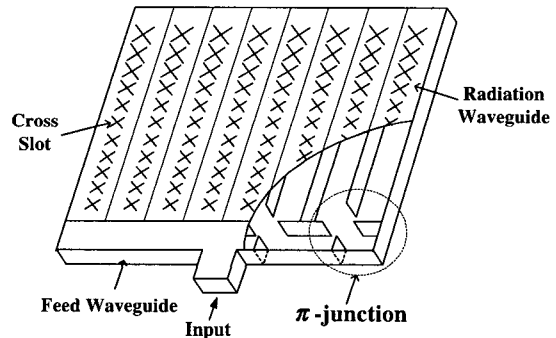


그림 1. 유도성 벽을 가지는 일층 구조 도파관 평면 안테나

Fig. 1. The single-layer waveguide planar antenna with inductive wall.

II. WR-90을 이용한  $\pi$ 분기 한 단의 설계·제작 및 측정

1. 해석 모델

그림 2는 유도성 벽을 가지는  $\pi$ 분기 한 단을 위에서 바라본 단면도로 동위상·동진폭을 가지는 최적의 급전구조를 설계하기 위한 종단벽을 고려한  $\pi$ 분기 급전 도파관의 해석 모델이다.  $\pi$ 분기형 4 포트 회로 소자와 종단부에 대한 전자계 해석을 경계조건을 이용하여 경계면에서의 미지의 자류와 유도성 벽면에서의 미지의 유도자류를 Galerkin의 모멘트법을 이용하여 구한다<sup>[9,10]</sup>. 적분방정식을 도출하기 위해 유도성 벽을 가진  $\pi$ 분기를 그림 2에서처럼 5개의 영역으로 나눈다. 영역 1은 급전 도파관의 내부를, 영역 2는 포트 3과 포트 4로 전력을 분배하기 위한 급전 도파관의 벽 두께에 의한 결합창의 부분을, 영역 3은 결합창을 통하여 들어온 신호를 각 포트에 분배하기 위한 영역이고, 영역 4와 영역 5는 각각 포트 3과 포트 4에 해당하는 급전

도파관의 내부를 나타낸다. 각 영역의 경계조건을 이용하여 미지의 자류가 포함된 전자계 적분방정식을 만들고, 등가정리에 의해서 그림 2에서와 같이 개구면 S1~S5에 z성분만을 가진 미지자류 M1~M5를 각각 가정한다. 각 영역에서의 전자계는 Cavity나 구형도파관 내에서의 Dyadic Green 함수와 이들 자류를 사용하여 구할 수 있다. 모든 Dyadic Green 함수와 자류들은 z방향으로 일정한 것으로 한다. 개구면 S1에서 자계의 접선성분과 개구면 S2~S5 위에서의 자계의 접선성분의 연속 조건으로부터 미지의 자류 M1~M5에 대한 적분방정식이 만들어진다. 일차 연립 선형방정식으로 유도하기 위해 Galerkin의 모멘트법을 적용한다. 이때 미지의 자류에 대해 기저함수로서 푸리에 함수를 사용하고, 이를 각각의 적분방정식에 곱하여 각각의 개구면 S1~S5에 적분한다. 그때 각각의 개구면에 대한 푸리에 계수가 선형방정식으로부터 구해진다. 일단 이들 방정식이 풀리면 미지의 자류가 결정된다. 포트 1로의 반사계수는 각 개구면 S1~S5위의 자류 M1~M5에 의한 산란파의 합으로써 얻어지고, 포트 3과 포트 4로 분배되는 전력은 자류 M4와 M5에 의해 각각 산란되는 파로써 계산된다.

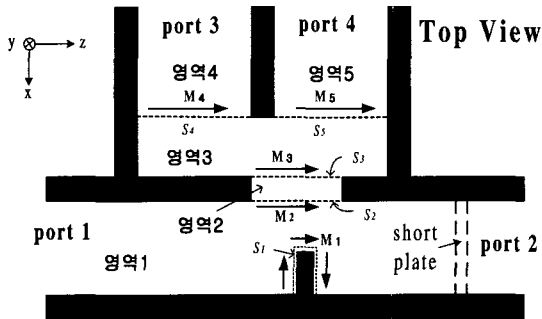


그림 2. 종단벽을 고려한  $\pi$  분기 급전 도파관의 해석 모델

Fig. 2. Analysis model of  $\pi$ -junction feed waveguide with short plate.

2. 시뮬레이션 및 측정결과 고찰

그림 2의 구조에 대한 설계 주파수는 DBS대역의 중심 주파수인 11.85 GHz로 하였다. 각 파라미터들을 구하기 위해, 우선 문헌 [8]에 제시한 3.95 GHz대  $\pi$  분기 한 단에 대한 설계방법을 토대로 하여 설계 주파수 11.85 GHz의 파장에 따른 전송선로의 길이를 이용한 반사계수를 판단 기준으로 하여, 반복 계산을 행한다. 각 파라미터들의 반복 계산으로부터 가장 양호한 특성

을 가지는 파라미터들을 정하고, 이들을 사용하였다. 설계에 사용된 도파관은 WR-90 표준 도파관으로 높이, 폭과 두께는 각각 10.16 mm, 22.86 mm와 1.27 mm이다. 표 1은 11.85 GHz대 유도성 벽을 가지는  $\pi$  분기 급전 도파관에 대해 설계된 최적 파라미터 값이다. 그림 3은 WR-90 표준 도파관을 사용하여 유도성 벽을 가지는  $\pi$  분기 한 단의 모멘트 해석으로부터 구한 최적 파라미터들의 값이며, 이 값들을 토대로 실제 제작된 4 포트  $\pi$  분기 한 단의 사진을 보여 주고 있다.

표 1.  $\pi$  분기 한 단의 설계와 제작에 사용된 파라미터 값

Table 1. Parameters for design and fabrication of a  $\pi$ -junction.

MoM에 사용된 데이터	기호	설계	제작
급전 도파관의 폭	a	22.86 mm	22.70 mm
도파관의 두께	t	1.27 mm	1.35 mm
복사 도파관 공용벽의 두께	g	2.54 mm	2.71 mm
도파관의 높이	b	10.16 mm	10.1 mm
도파관 결합창의 offset	d	0.00 mm	0.00 mm
도파관 결합창	w	16.69 mm	16.7 mm
Cut의 길이	h	12.05 mm	12.08 mm
유도성 벽의 위치[x]	p	15.96 mm	15.7 mm
유도성 벽의 offset[z]	q	7.90 mm	7.90 mm
유도성 벽의 두께	r	2.00 mm	1.35 mm
설계 주파수		11.85 GHz	

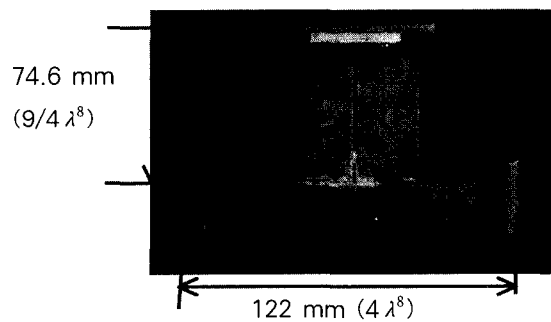
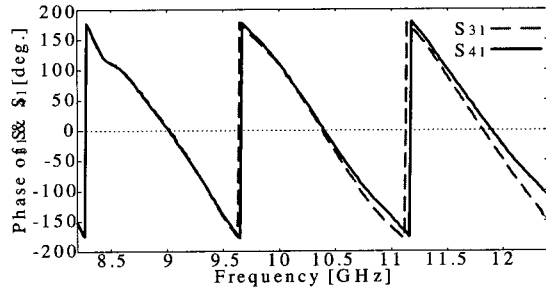


그림 3. 실제 제작된  $\pi$  분기 급전 도파관 사진

Fig. 3. The picture of practically fabricated  $\pi$ -junction feed waveguide.

그림 4는 포트 1로의 반사손실과 port 3과 4로의 분배특성을 알아보기 위해  $\pi$  분기 한 단의 측정치를 이룬

치와 비교한 것이다. WR-90 표준 도파관의 주어진 값들을 제외한 제작치들은 가급적 시뮬레이션의 값들에 맞추려고 하였다. 제작은 표 1의 모멘트법으로 구한 이론치를 토대로 하였으며, 표 1로부터 알 수 있는 것과 같이 제작시 0.1 mm 단위의 오차를 제거하기가 곤란했다. 이론치와 제작치는 0.1 mm 정도의 매우 작은 오차를 보이고 있지만, 고주파수이므로 그 차이는 그림 4(a)에서 보는 것처럼 공진주파수의 천이로 나타났다. 그러나 DBS 대역에서 -20 dB 이하의 반사특성을 보이고 있어 주파수의 천이는 문제가 되지 않으며, 광대역에 걸쳐 양호한 특성을 보이고 있다. 그림 4(b)는 포트 3과 포트 4로 나오는 진폭의 변화를 도식한 그림이다. 각각의 주파수에 대해 각 포트에 나오는 측정된 진폭은 이론치와 비교하여 1 dB 이내의 오차를 보이고 있고, 11.5 GHz에서는 완전히 일치함을 알 수 있다. 측정된 전체 주파수에 대해 측정한 두 포트의 진폭은 시뮬레이션한 결과치와 매우 비슷한 값을 보여주고 있다. 그림 4(c)는 제작된  $\pi$  분기로부터 각 포트에 나오는 위상 변화를 도식한 그림으로 각 포트에 나오는 위상차는 약 2도 이내로 위상차가 매우 작고 동위상을 가짐을 알 수 있다.



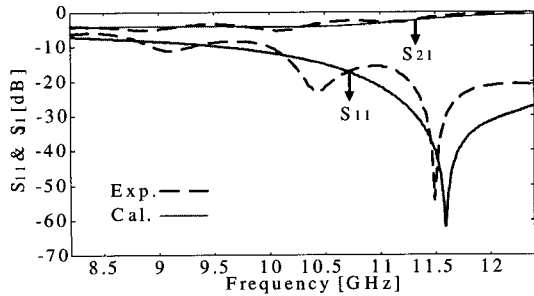
(c)  $S_{31}$ 과  $S_{41}$ 의 위상  
(c) Phase of  $S_{31}$  and  $S_{41}$ .

그림 4.  $\pi$  분기 한 단에 대한 측정치와 계산치의 비교  
Fig. 4. Comparison between the measured and calculated values of a  $\pi$ -junction.

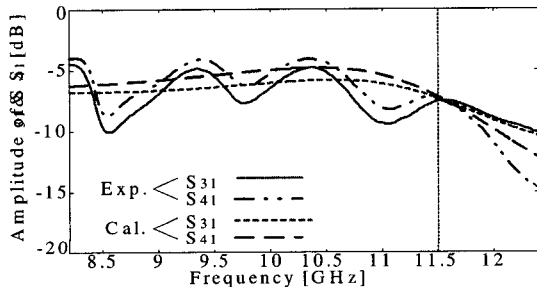
### III. 16 포트 어레이 급전 도파관의 설계

#### 1. 어레이 급전 도파관의 구조

앞에서 구한 단일소자  $\pi$  분기 급전 도파관의 최적 설계값과 실제 제작을 통해 얻은 측정치를 비교·설명하고 타당성을 입증하였으며, 위의 설계 방법을 토대로 하여 16 포트용 어레이 급전구조를 설계하였다. 슬롯 어레이 도파관 안테나의 급전에 사용하게 될  $\pi$  분기형 16 포트 신호분배회로의 내부구조는 그림 5와 같다.  $\pi$  분기 한 단은 두 포트를 가지며, 16 포트에 대해 8개의  $\pi$  분기가 존재하고 이를 #1에서 #8까지로 표시하였다. 그림 5의 신호분배회로 구조는 급전점에 대해 대칭이기 때문에 모멘트법으로 계산할 때에는 총 급전포트수의 반인 8개의 급전포트를 고려하였으며, 각 포트의 일정한 전력 분배를 하기 위해 1/8의 전력이 각 포트에 분배되도록 설계를 하였다.



(a)  $S_{11}$ 과  $S_{21}$ 의 주파수 특성  
(a) Frequency characteristics of  $S_{11}$  and  $S_{21}$ .



(b)  $S_{31}$ 과  $S_{41}$ 의 진폭  
(b) Amplitude of  $S_{31}$  and  $S_{41}$ .

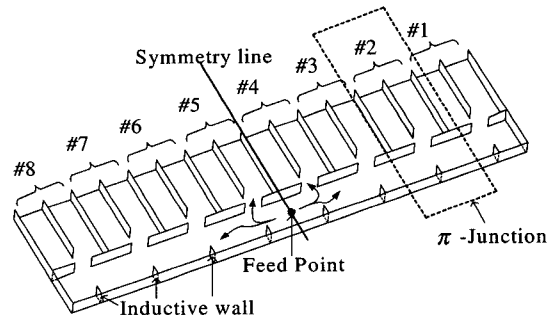


그림 5.  $\pi$  분기형 16 포트 급전 도파관 어레이의 구조  
Fig. 5. Structure of 16-port feed waveguide array with  $\pi$ -junction.

그림 6은 유도성 벽을 가진 16 포트 급전 도파관 어레이의  $\pi$  분기 한 단을 위에서 바라본 단면도로 어레이 설계에 사용될 각 파라미터들을 나타내고 있다. 유도성 벽은 각  $\pi$  분기로부터 되돌아오는 반사량이 최소가 되도록 조정하는 파라미터로써 어레이 설계시 그들의 위치  $p$ 와 offset  $q$ 에 의해 반사량이 결정된다. 유도성 벽의 두께  $r$ 은 표 1과 같이 2.0 mm로 고정하였다. 또한  $\pi$  분기로 분배되는 전력은 도파관 결합창의 폭  $w$ 에 의해서 제어되어지며, 각 포트로의 위상은 그림 6에 있는 cut의 길이  $h$ 에 의해 변화된다.

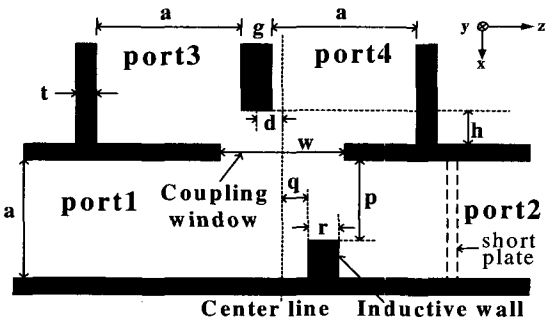
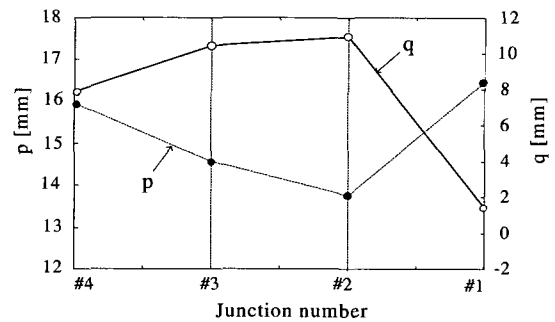


그림 6. 유도성 벽을 가진  $\pi$  분기 급전 도파관의 단면도  
Fig. 6. Top view of a  $\pi$ -junction feed waveguide with an inductive wall.

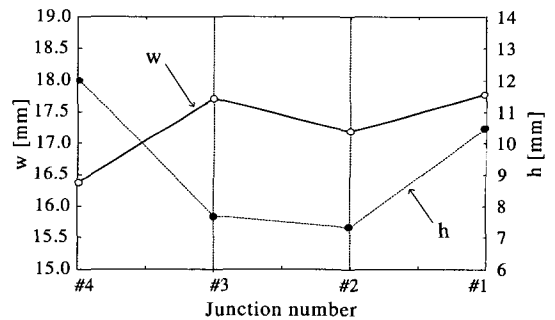
2. WR-90 표준 도파관을 이용한 어레이 설계

어레이 설계에서는 그림 5의 대칭성을 기준으로  $\pi$  분기 #1에서 #4까지를 행한다. 또한 설계에서는 기본모드인 TE<sub>10</sub>만을 고려한다. 각각의  $\pi$  분기로부터 급전점에서의 반사를 최소로 하기 위해서는 먼저 각각의  $\pi$  분기가 손실없이 매칭이 되도록 가장 양호한 파라미터들을 구하는 설계를 행한다. 이를 위하여 먼저, #1의  $\pi$  분기에 있는 도파관 결합창의 폭  $w$ 를 조절하여 각 포트에 1/8(-9 dB)의 전력이 분배되도록 설계하였다. 다음으로 #1의  $\pi$  분기에 있는 cut의 길이  $h$ 에 의해서 #1의 두 포트에 분배되는 위상을 동위상이 되도록  $h$ 의 길이를 설계하였고, 유도성 벽의 위치를 결정하는  $p, q$ 는 설계 주파수에서 반사가 최소가 되는 값을 선정하였다. 이러한 과정을 #2, #3과 #4에 각각 적용하여 반복 계산에 의하여  $w, h, p, q$ 에 대한 최적값을 구한다. 그 결과를 그림 7에서 보여 주고 있다. 이때 그림 1에서 보여 주는 것처럼 급전 도파관의 윗면에 존재하는 복사 도파관으로부터의 반사손실과 급전 도파관에서의 고차모드는 계산에서 무시한다. #4가 급전점에 가장 인

접해 있고 #1이 종단부에 위치한다. 그림 7(a)는 각각의  $\pi$  분기가 동위상·동진폭을 가지는 유도성 벽의 최적 위치를 나타내고 있다. 그림으로부터 알 수 있는 것처럼  $p$ 는 유도성 벽의 길이를 나타내며 16 mm (#4)에서 13.8 mm (#2)까지 선형적으로 줄어들다가 #1에서 16.4 mm로 증가한다. #1에서 증가하는 이유는 각  $\pi$  분기로의 전력 분배를 균일하게 하기 위함으로 #1에서는 종단부의 반사를 최소로 하고 앞단에서 분배되고 남은 신호를 최대한 도파관 결합창으로 보내기 위해서이다. 또한, offset  $q$ 는  $p$ 와는 반대의 현상을 보이며, #1에서는 단락판으로부터 1/4 판내파장을 유지하기 위해 offset이 급격히 줄어든다. 따라서 유도성 벽의 크기와 위치에 의해 반사손실이 제어됨을 알 수 있다. 그림 7(b)에서 도파관 결합창의 폭  $w$ 는  $\pi$  분기로 분배되는 신호를 제어하는 역할을 하고, 변화량은 16.7 mm에서 17.8 mm



(a) 유도성 벽의 위치( $p, q$ )  
(a) Inductive wall position ( $p, q$ ).



(b) 도파관 결합창의 폭  $w$ 와 cut의 길이  $h$   
(b) Waveguide coupling window width  $w$  and distance  $h$

그림 7. 각 분기와 포트에서 최소 반사손실을 가지는 파라미터

Fig. 7. Parameters with the minimum return loss at each port and junction.

로 중단으로 갈수록 폭이 아주 조금씩 커짐을 알 수 있다. 반면, 각 포트에 분배되는 신호를 동위상·동진폭으로 만들어 주는 역할을 하는 cut의 길이 h는 약 7.4 mm에서 12.0 mm까지 각각의  $\pi$  분기에 대해 변화를 하며 작아진다. 급전점에 가까운 #4와 중단부에 가까운 #1에서는 도파관 결합창으로부터의 반사손실을 최소화하기 위해, 또한 분배신호를 균일하기 위해 h의 길이가 커짐을 알 수 있다.

그림 8은 그림 7에서 얻은 각 파라미터들의 값을 이용하여 8개의 포트에 분배되는 진폭과 위상을 계산한 것이다. 그림에서 보는 바와 같이 각 포트에 나오는 진폭은 2.3 dB의 오차를 보이며, 위상은 약 62 deg의 오차를 보이고 있다. 이들 오차는 안테나의 급전 효율 저하와 부엽의 증가를 야기시키며 전체적으로 안테나의 효율을 저하시키는 원인이 된다. 따라서 이를 개선하기 위한 새로운 설계법이 다음 절에서 언급된다.

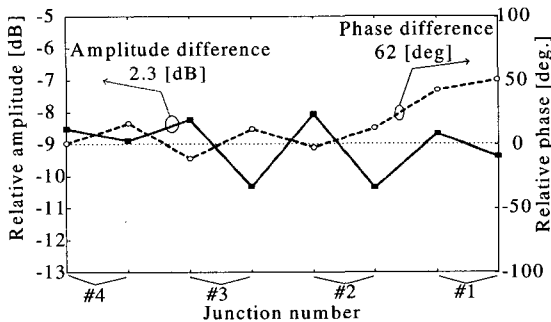


그림 8. WR-90을 이용한 각 포트의 진폭과 위상  
Fig. 8. Amplitude and phase of each port using WR-90.

그림 9는  $\pi$  분기의 증가에 따른 반사계수를 계산한 결과를 보여 주고 있다. 주파수 11.4 GHz에서 12.3 GHz까지의 변화에 따른 급전점으로 되돌아오는 반사계수를 나타내는 것으로 설계주파수 11.85 GHz에서 반사계수는 약 -30 dB이고, #4의  $\pi$  분기만을 계산한 대역폭은 반사계수 -15 dB이하에서 약 350 MHz 가지는 특성을 보여주고 있다. 그림으로부터 알 수 있는 것처럼  $\pi$  분기의 수가 증가할수록, 그림 8의 결과로부터 알 수 있듯이, 각 포트에 분배되는 위상차가 커지고 있다. 이는 포트수를 한정시키는 결과를 초래하므로 DBS에 적용한다는 측면에서 보면 바람직하다고 할 수 없다. 이런 문제를 해결하기 위하여 새로운 타입의 급전 도파관 어레이 설계법을 제안하고 이를 다음 절에서 소

개한다.

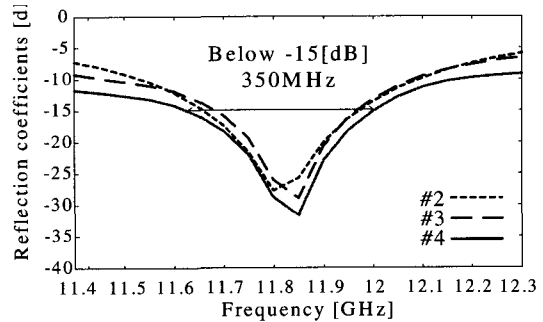


그림 9. 8-port 급전 도파관 어레이의 반사계수  
Fig. 9. The reflection coefficients of 8-port array feed waveguide.

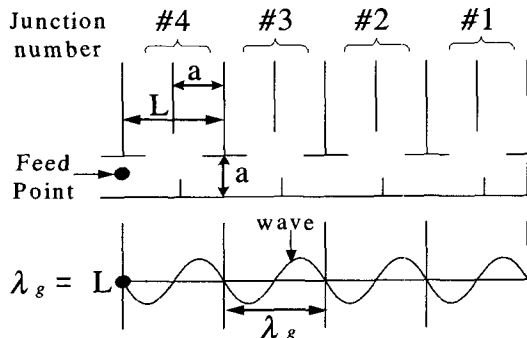
### 3. 새로운 타입의 급전 도파관 어레이 설계

2절에서 설계한 WR-90 표준 도파관을 이용한 급전 도파관 어레이의 문제점은 각 포트에 분배되는 진폭과 위상의 차가 커서 대역폭의 감소와 안테나 효율의 저하를 야기시킨다. 특히, 위상이 62 deg의 오차를 보이고 있어 동위상을 가지지 못함으로써 부엽의 증가를 일으켜 이들의 저하와 반사손실 증가 및 지향성의 변화 등이 예상된다. 이런 문제를 최소화하기 위해서는 급전점으로부터 중단부로 진행되는 전파의 길이가  $\pi$  분기 한 단에 대하여 1 관내파장( $\lambda_g$ )을 가져야 하며, 동시에  $\pi$  분기 한 단으로부터 분배되는 두 포트의 폭도  $1 \lambda_g$ 를 가져야 한다. 그런데 그림 3으로부터 알 수 있는 것처럼 WR-90 표준 도파관을 어레이에 적용하였을 경우,  $\pi$  분기 한 단에 대해 WR-90 표준 도파관을 두 개 접합시킴으로써, 표 1에서 보여 주는 것처럼 두 포트의 폭( $L=2a + t + g$ )은  $\lambda_g$ 를 넘어서게 되어, 분기 수가 증가할수록 진폭과 위상의 차는 커지게 되는 것이다. 따라서 이 문제점을 해결하기 위해서 본 논문에서는 그림 10(a)처럼  $\pi$  분기 한 단으로부터 분배되는 두 포트의 폭이  $\lambda_g$ 와 같아지도록 설계하였다. 즉,  $\pi$  분기 한 단의 폭 L과 관내파장이 같아지게 하기 위해서, 그림 6에서 보여 주는 WR-90 표준 도파관의 폭 a의 변화에 따른 관내파장을 구하였다<sup>[11]</sup>. 이때 설계주파수는 11.85 GHz로 하였다. 폭 a가 정해지면 도파관의 관내파장이 정해지고, 정해진 관내파장을  $\pi$  분기 한 단으로부터 분배되는 두 포트의 폭 L로 하면 된다. 그림 10(b)는 급전 도파관의 폭 a의 변화에 따른 관내파장  $\lambda_g$ 의 크기를 보여준다. 본 논문에서는 a의 길이가

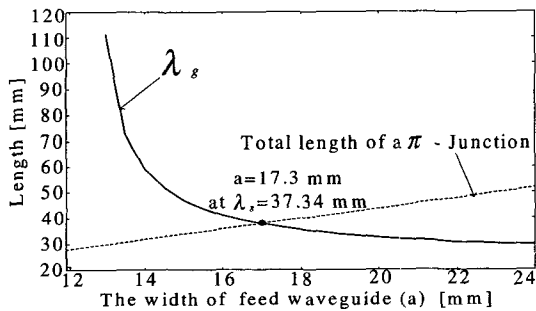
17.3 mm일 때,  $\lambda_g$ 가 37.34 mm인 점을 선택하였고,  $\lambda_g$ 가 37.34 mm에 가장 근접하는 L을 구하기 위해, 그림 6에서 보여 주는 도파관의 폭 a을 16.5 mm, 도파관 벽의 두께 t와 g를 각각 2.0 mm로 하였다. 참고로 WR-90 표준 도파관의  $\pi$ 분기 한 단으로부터 분배되는 두 포트의 폭 L은 49.72 mm가 되며 제안된 설계법으로 구한 L과 비교하면  $\pi$ 분기 한 단을 기준으로 하였을 때, 12.38 mm만큼 큰 것을 알 수 있다 따라서 본 논문에서 제안된 설계법을 이용하면 급전 도파관의 크기를 줄일 수 있는 효과를 얻을 뿐만 아니라, 진폭과 위상을 획기적으로 향상시킬 수 있다. 이론적 계산으로부터 얻은  $\lambda_g$ 는 37.34 mm이고 실제 제작상의 어려움

을 줄이기 위하여 본 논문에서는 L을 37.0 mm로 설계하였다. 따라서 각 분기당 0.34 mm만큼의 오차를 가지게 되며, 이로 인하여 다소의 진폭과 위상차는 예상되어진다.

위의 값을 토대로 하여 각 포트에 분배되는 신호가 동위상·동진폭을 지니도록 w, h, p, q의 변화량을  $\pi$  분기별로 구하여 급전 도파관으로 분배되는 각 포트의 분배특성과 반사계수를 계산하였다. 그림 11은 제안된 설계법에 의한 4 분기 8 포트에 분배되는 신호의 상대 진폭과 위상을 보여준다. 그림에서 보는 바와 같이 각 포트에 나오는 진폭은 1 dB이내의 오차를 보이며, 위상차는 약 13도 이내로 줄일 수 있었다. 이들 오차는 위에서 언급한 것처럼 각 분기당 L의 길이가  $\lambda_g$ 보다 0.34 mm씩 짧은 것에 기인한다. 또한 그림 8의 결과와 비교해 보면, WR-90 표준 도파관을 어레이 했을 때의 진폭보다는 1.3 dB, 위상은 49도 향상되었음을 볼 수 있다.



(a)  $\pi$ 분기 한 단의 길이 L과 관내파장  $\lambda_g$ 와의 관계  
(a) The relation between L and  $\lambda_g$  in a  $\pi$ -junction.



(b) 급전 도파관 폭 a의 길이변화에 따른 관내파장  
(b) The guided length  $\lambda_g$  as a function of the width of feed waveguide(a).

그림 10. 제안된 설계법에 의한  $\pi$ 분기 한 단의 길이와 관내파장과의 관계

Fig. 10. The relation between guided wave length and a  $\pi$ -junction by the proposed design method.

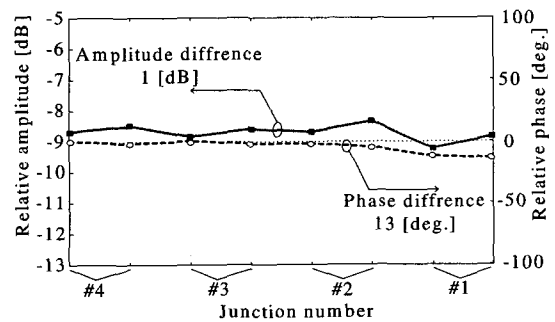


그림 11. 제안된 설계법을 이용한 각 포트의 진폭과 위상

Fig. 11. Amplitude and phase of each port using the proposed design method.

그림 12는 8 포트 급전 도파관 어레이의 주파수 특성을 보여 주고 있다. WR-90을 이용하여 설계된 급전 도파관 어레이의 반사손실이 -20 dB이하를 기준으로 약 220 MHz를 가지는 반면, 본 논문에서 제안한 설계법에 의한 급전 도파관 어레이의 반사계수는 -20 dB이하에서 약 700 MHz의 광대역폭을 가지고 DBS대역폭 (11.7 GHz~12 GHz)을 만족시키는 아주 양호한 특성을 나타내고 있다. 또한 급전 도파관 어레이의 크기 면에서도 WR-90 어레이와 비교하여 매우 작아졌음을 알 수 있다.

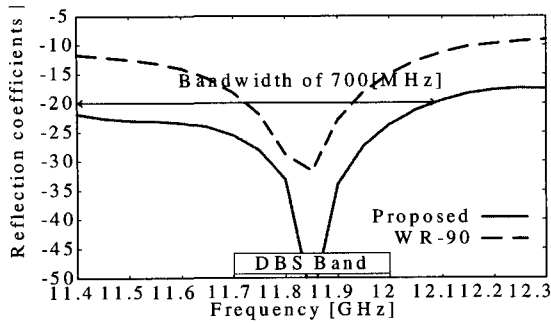


그림 12. 8-port 급전 도파관 어레이의 주파수 특성  
Fig. 12. The frequency characteristics of 8-port feed waveguide array.

4. 급전 도파관의 제작과 성능평가

그림 13은 제안된 설계법에 의해 제작된 16 포트 급전 도파관 어레이와 복사 도파관 어레이를 보여 주고 있다. 안테나의 크기는 295 mm(길이) × 203 mm(폭) × 10 mm(높이)이며, 급전 도파관과 복사 도파관은 약 1600여개의 핀 결합으로 제작되어졌다. 그림 14는 제작된 안테나의 측정이득을 보여주고 있으며 DBS대역에서 약 24 dBi이상이고 설계주파수인 11.85 GHz에서는 25 dBi로 충분히 만족할 만한 결과를 얻었다. 그림 4(a)에서도 언급했듯이, 어레이 설계를 한 그림 11의 오차는 제작된 안테나에서 주파수의 편이를 보였으며, 그 결과 그림 14의 이득이 12.1 GHz에서 최대가 됨을 알 수 있다. 하지만 반사특성이 매우 양호하고 이득이 높아서 오차는 무시될 수 있다. 또한 제작된 도파관 안테나를 DBS용 위성추적 안테나 시스템에 실제 적용하여 차량으로 이동하면서 TV 시청이 가능한지를 측정하였고, 그 결과 위성방송이 잘 수신되고 있음을 확인하였다.

Radiation Waveguide      Feed Waveguide

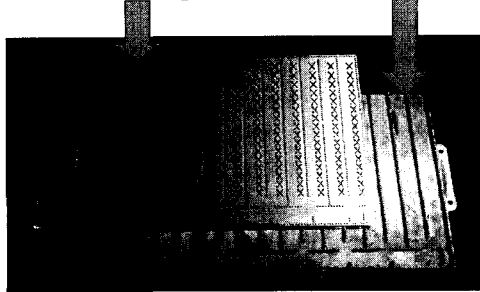


그림 13. 제안된 설계법에 의해 제작된 16 포트 도파관 어레이 안테나  
Fig. 13. 16-port waveguide array antennas fabricated by the proposed design method.

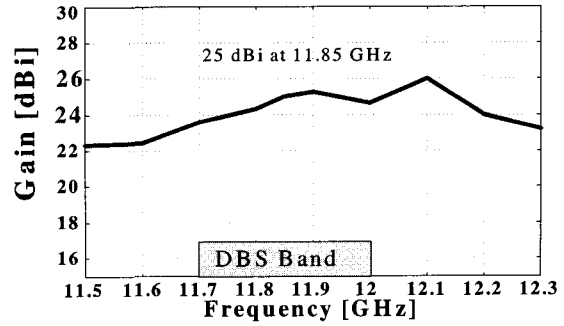


그림 14. 제작된 어레이 안테나의 측정이득  
Fig. 14. Measured gain of the fabricated array antennas.

IV. 결 론

본 논문에서는 차량 탑재형 DBS 수신 안테나 시스템에 사용하기 위하여 Galerkin 모멘트법을 이용한 유도성 벽을 가진  $\pi$ 분기 16 포트 급전 도파관 어레이 안테나를 설계하였다. 설계의 타당성을 확인하기 위해 DBS 밴드에서  $\pi$ 분기 한 단을 설계·제작하여 측정을 행하고, 특성을 이론치와 비교하였다. 측정결과, 분배된 폭은 1 dB이내, 분배위상은 2도정도의 차이를 보였으며, 이론치와는 잘 일치하였다. 이 설계법을 토대로 WR-90 표준 도파관을 이용한 어레이 설계를 행하였다. 그러나  $\pi$ 분기 한 단의 폭이 관내파장보다 커져서 8 포트 어레이에 대해 2.3 dB의 진폭차와 62도의 위상차를 보였으며 반사손실 -20 dB 이하의 대역폭도 약 220 MHz로 DBS의 대역폭을 만족시키지 못했다. 이를 해결하기 위하여  $\pi$ 분기 한 단의 폭이 관내파장과 같은 크기를 갖도록 하는 설계법을 제안하였으며, 이 설계법에 의해 8 포트 어레이의 경우, 진폭차를 1 dB 이내로, 위상차를 13도 이내로 줄일 수 있었으며, -20 dB 이하의 대역폭도 700 MHz로 광대역화 할 수 있었다. 또한 16 포트 도파관 어레이의 크기를 WR-90 표준 도파관 어레이에 비해 약 10 cm (12.38 mm × 8 분기) 정도 줄이는 효과를 얻었다. 실제 제작한 16 포트 급전 도파관 어레이를 이용하여 안테나의 이득을 측정한 결과, DBS 대역에서 24 dBi 이상의 고이득을 실현할 수 있었다.

참 고 문 헌

[1] K. Ito, "Circularly polarized printed array



- antenna composed of end-fed strip dipoles and slots," *Trans. of IECE*, Vol. J67-B, No. 3, pp. 289-296, March 1984.
- [2] M. Haneishi, S. Sato, K. Yahagi and A. Kaise, "A consideration on beamtilt-type planar DBS antenna," *ITE Tech Rept.*, RE-88-31, Sept. 1988.
- [3] E. Rammos, "New wideband high-gain stripline planar array for 12 GHz satellite TV," *Electron Lett.*, Vol. 18, No. 6, pp. 252-253, March 1982.
- [4] Y. Furukawa, N. Goto and K. Maehara, "A beam-tilt planar waveguide slot antenna of single layer structure for satellite TV," *IEICE Tech Rept.*, AP88-40, Jul. 1988.
- [5] M. Ando, K. Sakurai and N. Goto, "Characteristics of a radial line slot antenna for 12 GHz band satellite TV reception," *IEEE Trans. Antenna & Propagation*, Vol. 34, No. 10, pp. 1269-1272, Oct. 1986.
- [6] H. Sasazawa, Y. Oshima, K. Sakurai, M. Ando and N. Goto, "Slot coupling in a radial line slot antenna for 12 GHz band satellite TV reception," *IEEE Trans. Antenna & Propagation*, Vol. 36, No. 9, pp. 1221-1226, Sept. 1988.
- [7] N.Goto, "A planar waveguide slot antenna of single layer structure," *IEICE Tech Rept.*, AP88-39, July 1988.
- [8] 민경식, 김광욱, 김동철, 임학규 "유도성 벽을 이용한  $\pi$ 분기형 일층구조 급전 도파관 어레이의 설계", *한국전자파학회논문지* 제 12권, 제 2호, pp. 257-267, 2001. 2
- [9] K.S Min, K.W Kim, D.C Kim, J.W Ko and H.G Lim "Desing for a non-standard feeder waveguide array with inductive wall", *2000년 춘계 마이크로파 및 전파학술대회 논문집*, Vol. 23, No.1, pp. 387-390, 홍익대, 2000. 5
- [10] 민경식, "A study of single layer polarization converters for slotted waveguide array antennas," *동경공업대학 박사학위 논문*, 1996. 9
- [11] 後藤 尚久, 新井 宏之, *電波工學*, 昭晃堂, Chap. 2, 1995.

## 저 자 소 개



閔庚植(正會員)

1962년 1월 22일 생. 1989년 2월 한국해양대학교 전자통신공학과 (공학사). 1991년 2월 한국해양대학교 대학원 전자통신공학과 (공학석사). 1991년 1월 한국해양대학교 조교. 1993년 1월~93년 9월 고등기술연구원 정보통신연구실 근무. 1993년 10월~96년 9월 동경공업대학 전기전자공학과 (공학박사). 1997년 3월~현재 한국해양대학교 전파공학과 조교수. 2001년 2월~2002년 2월 일본 요코하마국립대학 객원교수. <주관심 분야: 위성방송 및 이동통신용 평면안테나 설계, Direct Conversion RF 회로 설계 및 초고주파회로 설계>



金東哲(正會員)

1964년 7월 21일 생. 1990년 2월 한국해양대학교 전자통신공학과 (공학사). 1992년 2월 한국해양대학교 대학원 전자통신공학과 (공학석사). 1992년 3월~95년 1월 (주) 대륙정밀 연구소 연구원. 1995년 4월~현재 (주) 백금정보통신 연구소장. 1998년 3월~현재 한국해양대학교 대학원 전자통신공학과 박사과정. <주관심 분야: 평면안테나 및 초고주파회로 설계>