

선택 건식에 의해 의한 단일 산화주석 나노와이어 소자의 접촉 특성 개선

| |
|---------|
| 논문 |
| 59-1-24 |

Improved Contact Characteristics in a Single Tin-Oxide Nanowire Device by a Selective Reactive Ion Etching (RIE) Process

이준민* · 김대일** · 하정숙*** · 김규태†
(Junmin Lee · Daeil Kim · Jeongsook Ha · Gyu Tae Kim)

Abstract - Although many structures based on SnO₂ nanowires have been demonstrated, there is a limitation towards practical application due to the unwanted contact potential between the metal electrode and the SnO₂ nanowire. This is mostly due to the presence of the native oxide layer that acts as an insulator between the metal contact and the nanowire. In this study the contact properties between Ti/Au contacts and a single SnO₂ nanowire was compared to the electrical properties of a contact without the oxide layer. RIE(Reactive Ion Etching) is used to selectively remove the oxide layer from the contact area. The SnO₂ nanowires were synthesized by chemical vapor deposition (CVD) and dispersed on a Si/Si₃N₄ substrate. The Ti/Au (20nm/100nm) electrodes were formed by e-beam lithography, e-beam evaporation and a lift-off process.

Key Words : Contact potential, Tin-Oxide, Nanowire, RIE, Native Oxide

1. 서론

최근 연구가 활발히 이루어지고 있는 나노 물질은 특유의 전기적 광학적 특성으로 인해 단분자와 벌크의 중간 다리 역할을 하고 있다[1,2]. 나노와이어, 나노튜브, 나노벨트는 크기가 줄어들 때 생기는 전하구속효과로 인해 [3] 특유의 물리적, 광학적, 전기적 특성을 가지고 있으며, 특히 산화 금속 나노와이어는 실제로 나노 소자를 제작하는데 있어서 많은 잠재성을 보여주고 있다. 이중 산화주석 나노와이어는 넓은 밴드갭(3.6eV)을 갖고 있으며 도핑 이온과의 합성으로 인하여 복잡적이고 다양한 응용이 가능하다[4]. 산화주석 나노와이어는 현재까지 주로 가스 센서 응용으로 많이 연구가 되어왔으나[5,6], 앞으로도 산화주석 나노와이어의 구조를 제어하고 이들의 전기적 광학적 특성에 맞는 연구가 계속 될 것이다.

하지만 이렇게 작은 물질을 가능성이 있는 소자로 통합, 집적하기 위해서는 그것들의 본질적인 특성을 이해 할 필요가 있으며 1차원 나노구조물에 있어서 전기적 접촉이 안정적이고, 접촉 저항이 작고, 선형적인 특성을 가져야 할 필요가 있다.

반도체 나노와이어 소자는 금속-나노 와이어 접촉면에서의 쇼트키 장벽이 형성되어 비선형적 전기적 특성과 높은

접촉 저항을 갖게 된다[7,8]. 접촉 저항의 개선은 실제적인 소자 구현에 있어서 필수적인 과제로 남아있다. 일반적인 실리콘 반도체와 달리 안정적인 도핑제어의 어려움으로 금속접촉면을 특별히 높은 도핑정도를 만들기가 어렵고 표면 산화막의 존재하며 결합에 의한 전기적 접촉의 열화 등을 볼 때, 나노와이어와 금속 접촉면의 성질이 필요한 소자의 특성을 얻으려는 데 어려움을 줄 수 있다. 대부분의 소자에서는 오히려 접촉 특성과 낮은 저항 그리고 재현성 있는 결과를 줄 수 있는 접촉저항 제어기술이 필요하다. 따라서 접촉 저항에 좋지 않은 영향을 주는 요인들을 찾아내어 제거해야 한다. 타 화합물 반도체 나노와이어와 마찬가지로 산화주석(SnO₂) 나노와이어와 금속 전극 사이에 나노와이어 표면의 산화 막이 있어 안정적이지 않은 전기적 특성을 갖게 한다. 이 연구에서는 Ti/Au 전극과 SnO₂ 나노와이어 간의 접촉 특성을 분석하고 산화 막을 제거 했을 때의 전기적 특성에 대해 분석하였다. 그림 1과 같이 산화 막은 반응성 이온 건

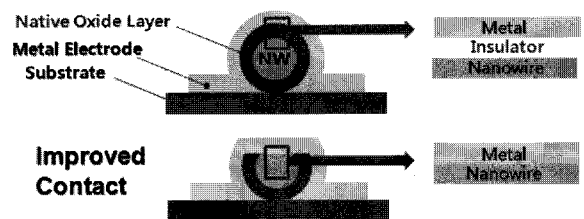


그림 1 SnO₂ 나노와이어 소자의 전기적 접촉 특성을 개선시키기 위한 방법의 도식

Fig. 1 Main idea of the process for the improvement of contact properties of a SnO₂ nanowire device.

* 준 회원 : 고려대 마이크로/나노시스템 협동과정 석사과정

** 비 회원 : 고려대 화공생명공학과 석사

*** 비 회원 : 고려대 화공생명공학과 교수

† 교신저자, 정회원 : 고려대 전기전자전파공학부 교수

E-mail : gtkim@korea.ac.kr

접수일자 : 2009년 12월 2일

최종완료 : 2009년 12월 26일

식 에칭(RIE)에 의해 접촉면으로부터 산화 막을 선택적으로 제거 하여 채널은 보호하고 접촉점만의 전기적 성질을 개선 하는 방법을 취하였다.

2. 실험

단일 SnO₂ 나노와이어 위의 전극은 이빔 리소그래피로써 패터닝 하였다. 300nm 두께의 실리콘 옥사이드막을 고농도 도핑 된 p-type 실리콘 기판 위에 형성시켜 게이트 절연막으로 사용했다. 이빔 레지스트로 Copolymer EL11 과 PMMA 950K C4이중층을 코팅하였다. 전자빔에 민감한 Copolymer EL11을 이중층의 아래층으로 사용함으로써 언더컷을 형성하여 정확한 리프트 오프를 할 수 있었다. 이빔 리소그래피로 전극의 패턴을 정의한 후 현상 과정을 거쳐 그림 2의 두 번째 그림과 같이 접촉 부분에 창이 뚫린 상태에서 기판 위에 반응성 이온 건식 에칭을 하게 된다면 이빔 레지스트가 마스크 역할을 하여 나노선과 금속 전극의 접촉 부분만 선택적으로 에칭된다. 이 과정에서 반응성 이온 건식 에칭은 CF₄ 로 70W에서 70mTorr 30sccm 조건으로 공정 되었다. 일반적으로 PMMA는 에칭 선택비가 낮기 때문에 마스크로서 부적합하지만 나노선의 산화 막을 6nm 얇게 에칭하는 본 실험에서는 PMMA의 특성이 크게 문제 되지는 않았다.

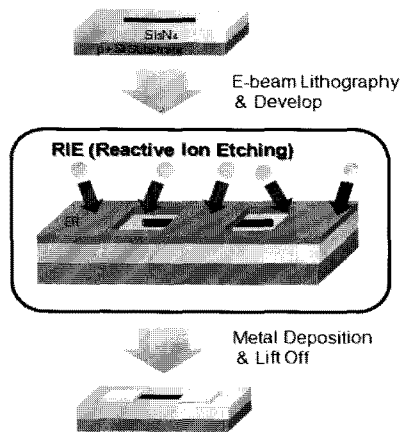


그림 2 산화 막 제거 산화 주석 나노와이어 소자의 공정 과정
Fig. 2 Schematic illustration of the fabrication process of SnO₂ nanowire devices

그림 3에서는 반응성 이온 건식 에칭 공정을 거쳐 산화 막이 제거된 전극과 그렇지 않은 전극의 전기적 특성을 비교하기 위하여 단일 산화 주석 나노와이어 위에 4개의 전극이 증착된 모식도와 사진을 보여주고 있다. 이빔 리소그래피 공정 과정이 두 번 반복 되었으며 첫 번째 공정과정에서 산화 막이 제거 된 후 Ti/Au (20nm/100nm) 전극이 이빔 증착된 후 두 번째 공정을 위해 이빔 레지스트 위의 패턴이 현상된 모습을 첫 번째 광학현미경 사진에서 볼 수 있다. 두 번째 사진은 공정이 모두 완료된 후의 나노와이어를 나타낸다. 하나의 나노와이어 위에 두 번의 공정이 이루어져야 하므로 세밀한 정렬(align)을 요했으며 본 연구실에서 자

체적으로 개발된 프로그램으로 패턴의 정확한 좌표를 광학 이미지 상에서 지정하여 이빔 리소그래피를 수행함으로써 4 개의 전극을 성공적으로 패터닝 할 수 있었다. 실험에서 사용된 나노와이어의 총 길이는 9μm 였으며 CVD 방식에 의 하여 합성되었다.

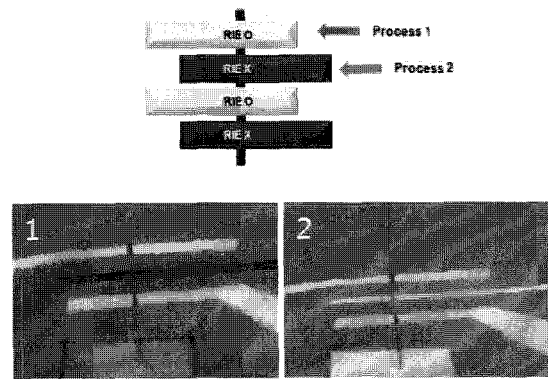


그림 3 단일 산화 주석 나노와이어 위에 4개의 전극이 증착된 모식도와 사진
Fig. 3 Diagram and optical images of a single SnO₂ nanowire with the patterned electrodes.

3. 결과 및 고찰

그림 4는 SnO₂ 나노와이어의 원자현미경(AFM) 이미지를 보여주고 있다. 에칭 전후의 나노와이어의 두께는 그림 4의 첫 번째 그림과 같이 세로 단면에서의 3곳에서의 높이를 두 번째 그림과 같이 가로 단면에서의 특정 부분의 높이의 평균값을 측정하였다. 화살표로 표시된 네 개의 지점에서 평균은 110nm 였다.

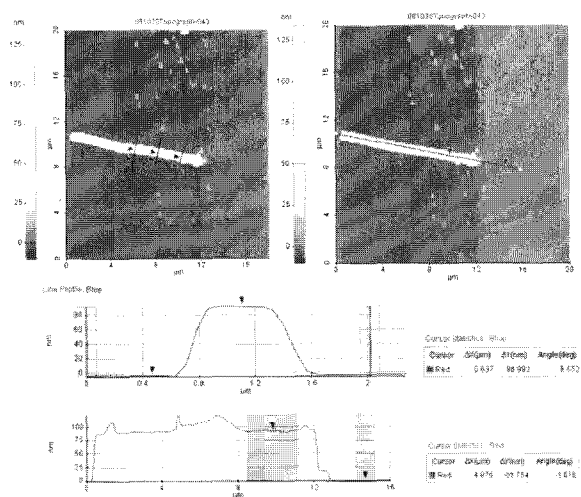


그림 4 단일 산화 주석 나노와이어의 두께를 측정하기 위한 AFM 이미지.
Fig. 4 AFM image used to measure the dimension of a single SnO₂ nanowire.

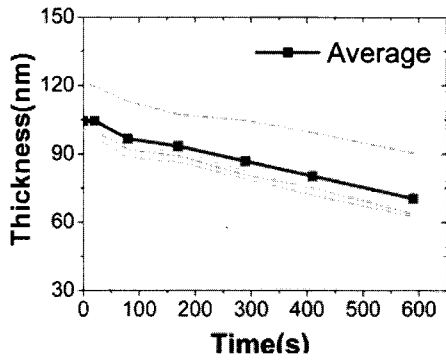


그림 5 나노와이어의 시간에 대한 에칭 정도를 나타낸 그래프.
Fig. 5 Thickness of the nanowire as the etching process is performed.

그림 5에 나타난 그래프는 나노와이어의 기판에 대한 식각율 차이를 구하기 위해 그려졌다. 에칭을 하면서 그림 4의 표시지점 4에서 원자 현미경으로 두께를 분석하였고, 에칭 시간이 지남에 따라 나노선의 두께가 점차 감소하는 것을 확인할 수 있었다. 기판과의 상대적인 식각율의 차이를 확보하기 위해 Si₃N₄ 기판을 선택함으로써 게이트 절연체는 그대로 유지하면서 접촉전 위에 존재하는 산화막만 선택적으로 제거하고자 하였다. 이때 나노와이어는 금속 박막위에 분산되어 측정 되었다. CF₄ 로 70W, 70mTorr, 30sccm의 조건에서 식각율은 3nm/min으로 나타났으며 이 실험에서는 120초 에칭하여 6nm만큼의 산화 막을 제거하였다. 산화 막을 제거한 전극과 제거 하지 않은 전극의 전압-전류 특성 그래프는 그림 6과 같이 나타났다. 하나의 나노 와이어에 대하여 총 네 개의 전극이 증착되었다 두 개의 전극은 증착 이전에 산화 막이 제거되었고 나머지 두 개의 전극에 대해서는 전극 패터닝 후 에칭 과정 없이 곧바로 전극을 증착시켰다. 에칭 공정을 거친 전극은 그림과 같이 전류-전압 관계가 선형적으로 나왔고 저항은 약 50kΩ를 보여주었다. 선택적 산화막 제거공정을 거치지 않은 SnO₂ 나노와이어의 경우에는 전류-전압특성이 비선형적인 곡선을 따르고 있었고 평균저항의 경우에도 작게는 1MΩ에서 크게는 측정한계에 해당하는 TΩ 정도로 큰 범위를 가졌으며 소자특성 또한 안정되지 않았다.

반도체성 물질과 금속간의 접촉은 크게 쇼트키 접촉과 오믹 접촉 두 가지로 나눌 수 있다. 일반적으로 n-type 반도체의 경우 쇼트키 접촉은 금속의 일함수가 반도체의 일함수보다 클 때 나타나며, 그 반대의 경우 오믹 접촉이 나타난다. 이 실험에서 산화 주석 나노와이어와 접촉을 이룬 금속은 3.84eV 미만의 일함수를 갖는 타이타늄이며, 이것은 산화 주석의 일함수 4.5eV 보다 작은 값을 갖기 때문에 이론적으로 오믹 접촉을 가져야 한다. 하지만 실제적인 시스템 내에서 표면 상태의 불완전한 공유 결합과 더불어 금속-반도체 사이에 있는 산화물질 또는 비결정성 금속 또는 반도체 덩어리들은 접합면의 전자-홀 이동 장벽으로 작용해 전기적 성질에 악영향을 미친다. 반도체와 금속접합 사이에 얇은 절연막이 끼어 있을 때에는 Bardeen Model[9]에 의해 역방향 특성이 나빠진 다이오드 특성곡선이 나오게 알려져 있고

그림 6에서처럼 비대칭이면서 비선형적이 된다. 따라서 절연막의 존재는 일반적인 다이오드 형성시에도 비이상적인 다이오드가 형성되는 결과를 초래하며 이상지수가 1보다 훨씬 큰 특성, 역방향에서의 전류 증가, 표면전하트랩에 의한 히스테리시스, 낮은 전도도, 약간의 두께 차이에 의한 극심한 전류수준의 차이 등 제어하기 어려운 전기적 특성을 초래하게 된다. 따라서 본 연구에서의 얇은 산화막 제거에 따른 전기적 성질의 변화와 같은 결과는 나노와이어를 기반으로 한 소자를 제작함에 있어서 추가적인 산화 막 제거 단계가 전기적으로 안정된 소자 특성을 구현하기 위한 전제조건이 되어야 함을 의미한다. 또한 산화막을 선택적으로 제거할 수 있는 본 기술 자체도 특정 부분의 채널 특성을 유지하고 전기적 성질이 안정적인 소자 구현에도 꼭 확보되어야 하는 기술로 판단된다.

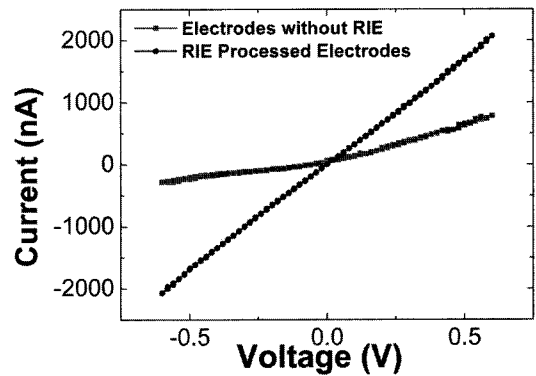


그림 6 산화 막 제거 여부에 따른 나노와이어의 전류-전압 특성

Fig. 6 I-V Characteristics of the nanowire measured by electrodes which were prepared with or without RIE.

4. 결 론

본 실험에서 공정과정에서 이빔 레지스트 현상과 전극 증착 사이에 선택적으로 반응성 이온 에칭을 함으로써 나노와이어의 산화 막을 제거하여 접촉 특성이 개선된 산화 주석 나노와이어 전극을 공정하였다. 추가적인 에칭 공정을 거친 전극의 접촉 특성과 그렇지 않은 전극의 접촉 특성을 비교한 결과, 산화 막이 제거된 전극에서의 전류 레벨이 그렇지 않은 전극보다 6배 증가하였으며 전압-전류 특성 또한 선형적인 관계를 보여주었다. FET 또는 센서와 같이 나노와이어를 기반으로 한 소자를 제작함에 있어서 이러한 추가적인 공정이 전기적 특성을 개선할 수 있다는 것을 확인할 수 있었다.

지난 몇 년간 나노와이어와 전극 간 접촉면 사이의 전기적 성질과 그것이 소자 기능에 줄 수 있는 영향에 대한 연구가 활발히 이루어졌으며 앞으로 접촉 특성을 개선시킬 수 있는 방법에 대한 연구가 본 논문에서와 같이 보편적인 아이디어 적용을 통한 경험 축적 등 더 진행 되어야 실제적인 응용에 도움이 될 것이다.

감사의 글

본 연구는 교육과학기술부 한국과학재단 나노연구 개발 프로그램(2005-02369) 지원과 한국연구재단의 지원(2009-0083380)에 의하여 이루어진 연구로서, 관계 부처에 감사 드립니다.

참 고 문 헌

[1] J. Jortner, C N R. Rao. "Nanostructured advanced materials. Perspectives and directions" Pure Appl. Chem. Vol. 74, No. 9, pp. 1491 - .1506, 2002.

[2] G. Schmidt, Nanoparticles: From Theory to Application, New York: Wiley, 2004.

[3] M. Law, J. Goldberger, and P. Yang, "Semiconductor nanotubes and nanowires" Annu. Rev. Mater. Res. Vol. 34, pp 83-122, 2004.

[4] R. Presley, C. Munsee, C. Park, J. Wager, and D. Keszler, "Tin oxide transparent thin-film transistors" J. Phys. D: Appl. Phys. Vol. 37, No. 20, pp 2810-2813, 2004.

[5] Y. Zhang, A. Kolmakov, Y. Lilach, and M. Moskovits, "Electronic Control of Chemistry and Catalysis at the Surface of an Individual Tin Oxide Nanowire" J. Phys. Chem. Vol. 109, pp1923, 2005.

[6] S. Kalinin, J. Shin, S. Jesse, D. Geohegan, A. Baddorf, Y. Lilach, M. Moskovits, and A. Kolmakov, "Electronic transport imaging in a multiwire SnO₂ chemical field-effect transistor device" J. Appl. Phys. Vol. 98, 044503, 2005.

[7] C. Y. Nam, D. Tham, and J. E. Fischer, "Disorder Effects in Focused-Ion-Beam-Deposited Pt Contacts on GaN Nanowires" Nano Lett. Vol. 5, pp2029 2005.

[8] Z. Y. Zhang, C. H. Jin, X. L. Liang, Q. Chen, and L. P. Peng, "Electrical properties of individual tin oxide nanowires contacted to platinum electrodes" Appl. Phys. Lett. Vol. 88, 073102 2006.

[9] E. H. Rhoderick, Metal-semiconductor contacts, Clarendon Press : Oxford, 1978

저 자 소 개



이 준 민 (李 俊 珉)

1983년 1월 23일생. 2008년 고려대학교 전기전자전파공학부 졸업. 현재 고려대학교 마이크로/나노시스템 협동과정 (석사과정) 재학중

Tel : 02-3290-3801

E-mail : junmin4@gmail.com



김 대 일 (金 大 日)

1981년 8월 6일생. 2008년 고려대학교 화학생명공학과 졸업. 현재 고려대학교 화학생명공학과 석사과정 재학중

Tel : 02-3290-3784

E-mail : fpeman1@hanmail.net



하 정 숙 (河 貞 淑)

1984년 서울대학교 화학과 졸업. 1989년 브라운대학교 화학과 박사. 현재 고려대학교 화학생명공학과 교수

Tel : 02-3290-3304

E-mail : jeongsha@korea.ac.kr



김 규 태 (金 奎 兌)

1992년 서울대 물리학과 졸업. 1996년 서울대 물리학과 석사학위. 2000년 서울대 물리학과 박사학위. 2000년 부터 2002년 독일 막스플랑크 연구소. 현재 고려대학교 전기전자전파공학부 부교수.

Tel : 02-3290-3801

E-mail : gtkim@korea.ac.kr