
MPEG-2 TS로부터 IP 패킷을 구성하는 역다중화기 구현

Implementation of DEMUX Constructing IP Packet from MPEG-2 TS

이 형

대전보건대학 방송제작과

Hyung Lee(hyung@hit.ac.kr)

요약

본 논문은 MPEG-2 Transport Stream (TS) 데이터를 인터넷 망에 전송하기 위한 하드웨어 설계를 제안한다. 제안한 설계는 1개에서 7개 내의 비디오/오디오 스트림을 IP 패킷으로 변환하는 캡슐화 모듈과 연속적인 여러 개의 TS 패킷들로부터 DSM-CC PS 패킷을 추출하여 재구성한 후 IP 패킷으로 변환하는 패킷변환 모듈로 구성된다. 그래서 출력되는 IP 패킷들을 150Mbps 이상의 처리속도를 지원한다. 제안된 모듈들은 ALTERA사의 참조디자인을 토대로 수정 보완한 후 패킷변환 모듈을 추가한 것으로써 하드웨어 기술언어인 Verilog-HDL로 설계하였으며 모의실험을 통해 기능을 검증하였다.

■ 중심어 : | DVB-S | MPEG-2 TS | DSM-CC | Video Over IP | 역다중화기 | IP 패킷 |

Abstract

This paper proposes an implementation of a hardware module for transmitting MPEG-2 TS data over the internet protocol (IP)-based network. This implementation consists of two modules; one is an encapsulation module which bridges between n TS packets, where $1 \leq n \leq 7$, and an IP packets, the other is a packet conversion module which extracts an DSM-CC PS packet from consecutive TS packets and then reconstructing an IP packet. So, these IP packets are carried over 150 megabits per second. Although overall work flow of the proposed DeMUX is based on the reference design of ALTERA, the DeMUX is enhanced by modifying it and performs more functions by adding a packet conversion module. The DeMUX is described by Verilog-HDL (hardware description language) and shows the faithful functionality and throughput through the simulation.

■ keyword : | DVB-S | MPEG-2 TS | DSM-CC | Video Over IP | DeMUX | IP Packet |

I. 서론

MPEG은 디지털 영상 및 오디오의 압축 표준화를 위해 1988년부터 시작되어 1990년 초반에 현재 방송의 표준인 MPEG-2 방식이 제정되었다. 이외에도 MPEG-1, -4, -7, -21 등의 표준이 있으며, MPEG은 디지털 영상

및 오디오에 대한 표준이면서 동시에 이들을 다중화하기 위한 표준이기도 하다. 영상 및 오디오를 각각 압축하여 하나의 채널로 전송하거나 하나의 파일로 저장하기 위해서는 다중화가 필수적이기 때문이다. 디지털방송에 의한 TV방송은 비디오 및 오디오 데이터를 압축/다중화하는 방법으로 MPEG-2 방식을 사용하고 있다.

MPEG-2 시스템은 프로그램 스트림(PS; Program Stream)과 트랜스포트 스트림(TS; Transport Stream) 방식들이 있는데, 전자는 하나의 프로그램을 구성하는 것으로써 하나의 HDTV 프로그램을 DVD에 저장하고자 하는 시도가 진행되고 있으며, 반면에 TS는 비트스트림 전송을 위해 고안 되었으며 복수의 프로그램들을 구성할 수 있다. 즉, 복수의 프로그램들을 하나의 비트열로 구성할 수 있기 때문에 TV 방송 등에 활용될 수 있고 자유도가 많은 편성이나 스크램블 기능 등에도 대비하고 있다[1].

MPEG 시스템에서는 패킷에 의한 다중화방식을 채택하고 있어 비디오 및 오디오 스트림을 패킷이라고 불리는 적당한 길이의 비트열로 분할하고 헤더 및 부가정보를 추가하여 주어진 시간 모델에 맞게 시분할하여 전송한다. MPEG-2 TS는 188 바이트의 일정 길이의 패킷으로 다중화되며, MPEG-2 PS는 주로 PES (Program Elementary Stream) 단위 길이로 일정하지 않은 패킷으로 다중화된다[1].

본 논문에서는 중심국 서브시스템에서 전송되는 양방향 통신을 위한 Ka-Band 신호를 단말에서 수신하여 L-Band 대역으로 주파수를 하향 변환되어진 신호를 입력 받는 Ka-Band 순방향링크 수신모듈 (FRM: Frequency Receiving Module)을 고려한다. FRM은 입력 받은 신호를 기저대역 신호로 직접 주파수 하향 변환하여 먼저 입력되는 신호의 변조방식과 전송속도를 검출한다. 그리고 검출된 인자와 채널코딩 방식에 따라 후속 신호들을 복조 및 복호를 하고 복조 및 복호된 MPEG-2 TS 데이터를 IP 데이터로 변환하는 기능을 포함한다. 이는 위성에서 수신된 MPEG-2 TS 데이터를 IP 패킷으로 변환하여 인터넷 망을 통한 원거리의 특정장소에 전송하고 원격지에서는 이를 수신한 후 다시 MPEG-2 TS 데이터로 재생하기 위한 것으로써 FRM과 관련된 전체 흐름도는 [그림 1]과 같다.

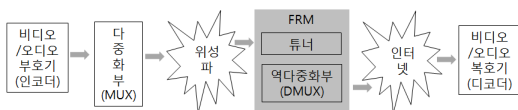


그림 1. FRM과 관련된 전체 흐름도

이러한 기능을 담당하는 FRM이 150Mbps 이상의 고속 데이터 처리를 위해서는 역다중화기의 하드웨어 구현이 필수적이다. 역다중화기는 복조 및 복호된 MPEG-2 TS 데이터로부터 이더넷 프레임으로 구성하는 캡슐화 모듈과 DSM-CC (Digital Storage Media Command and Control) PS 패킷을 추출하여 원래의 섹션으로 구성한 후 이를 이더넷 프레임으로 재구성하는 패킷변환 모듈로 구성될 수 있다.

본 논문의 2장에서는 역다중화기 설계에 있어 고려해야 할 사항 및 하드웨어 설계에 대해 기술하고, 3장에서는 설계한 역다중화기의 모의실험 결과를 기술한다.

II. 역다중화기 설계

1. 고려사항

[2]와 [3]에 의거한 역다중화기는 크게 PID 필터링과 캡슐화 및 패킷변환으로 구성된다.

1.1 PID 필터링

PID(Packet ID) 필터링은 위성튜너모듈에서 입력되는 MPEG-2 TS 패킷을 PID[4]에 따라서 신호를 역다중화하는 기능을 수행하기 위해 각 패킷의 경로를 구분하는 기능을 수행한다. 위성튜너모듈에서 입력되는 MPEG-2 TS 패킷 중 PID가 0x0000인 PAT (Program Association Table) 패킷은 역다중화기를 거치지 않고 사용자에게 직접 전달한다. 그리고 PID가 0x0001인 CAT (Control Access Table) 패킷은 스마트카드에 전달되어야 하지만 본 구현에서는 고려하지 않는다.

기타 PMT (Program Map Table)와 NIT (Network Information Table) 및 Signalling용 패킷들은 가공하지 않은 상태로 역다중화기를 거치지 않고 그대로 사용자에게 전달한다.

1.2 캡슐화 모듈

PID 필터링으로부터 전달된 PAT, PMT, 비디오 및 오디오 스트림 패킷은 사용자의 설정에 따라 최소 1개에서 최대 7개까지 모듈 내부의 저장공간인 프레임 버

퍼의 특정 영역에 저장한다. 그리고 사용자가 설정한 IP 주소로 전송하기 위해 저장된 MPEP-2 TS 패킷들을 IP 패킷으로 구성하고 90KHz 클럭으로 동작하는 카운터 값을 RTP (Real Time Protocol) 패킷에 스탬핑(stamping)한다.

즉, 비디오 및 오디오 스트림 패킷을 사용자 지정에 따라 1개에서 7개까지 저장한 후 [5]와 [6]의 요구사항에 의거하여 RTP, IP, UDP 헤더들을 구성하여 차례대로 추가한 후 마지막으로 MAC 주소를 추가하여 하나의 이더넷 프레임으로 구성하여 출력한다.

1.3 패킷변환 모듈

패킷변환 모듈에서 고려하는 DSM-CC의 기능 및 포맷 등은 다중프로토콜 캡슐화(MPE)와 관련된 [7]과 [8] 등에서 참조할 수 있으며, DSM-CC 섹션을 추출하기 위한 고려사항은 다음과 같다.

MPEG-2 TS 패킷의 헤더에서 연속비트(Continuity bit)를 확인하여 시작 패킷이면 DSM-CC 섹션 헤더 내의 MAC (Media Access Control) 주소가 사용자가 설정한 MAC 주소와 동일한지를 확인한다. 동일하지 않으면 그 패킷과 후속 패킷들을 모두 버린다.

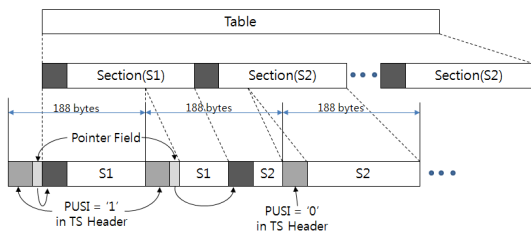


그림 2. Table, Section, and MPEG-2 TS 패킷의 관계도

DSM-CC 섹션 헤더 내의 MAC 주소가 사용자가 설정한 MAC 주소와 일치하면 IP 패킷의 시작부분을 찾고 연속된 패킷들을 받아 이더넷 프레임으로 재구성한다. 이 과정에서 모든 패킷 스트림에 대해서 32비트 CRC를 수행하여 오류가 있는지를 점검하고 오류가 있을 경우는 IP 패킷으로 구성된 일련의 스트림을 버린다. 또한 DSM-CC 섹션 헤더에 설정된 길이만큼 IP 패킷을 구성한 후 MAC 주소를 추가하고 32비트 전달을 위

해 뒷부분에 Stuffing하여 이더넷 프레임으로 구성한다.

캡슐화 모듈은 비디오와 오디오 스트림 패킷을 사용자 정의에 따라 1개에서 7개까지 모아서 인터넷 전송을 위한 프로토콜 헤더를 구성하여 추가하면 되지만, DSM-CC 섹션의 경우에는 섹션의 길이가 일정하지 않기 때문에 [그림 2]와 같이 여러 개의 MPEG-2 TS 패킷으로 나뉘어 전송될 수 있다는 점을 고려해야 한다. 그렇기 때문에 패킷변환 모듈에서는 DSM-CC 섹션의 헤더를 분석하여 비교하는 부분과 데이터의 무결성을 확보하는 것이 절대적으로 필요하다.

2. 하드웨어 설계

2장 1절에서 고려된 사항을 토대로 역다중화기는 PID 필터링된 MPEG-2 TS 패킷에서 비디오와 오디오 데이터를 이더넷 프레임으로 구성하는 캡슐화 모듈과 DSM-CC 섹션을 추출하여 이더넷 프레임으로 재구성하는 패킷변환 모듈로 구성된다.

본 논문에서 제안한 역다중화기는 ALTERA사의 Video Over IP Reference Design Version 1.1 [9]의 프레임 버퍼 및 큐 관리 등 전반적인 워크플로우를 참조하여 설계하였다.

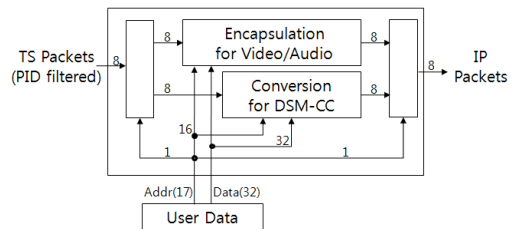


그림 3. 제안한 역다중화기의 기능 블록도

ALTERA사의 참조모델과 비교하여 본 논문에서는 패킷변환모듈과 이에 따른 이더넷 프레임을 구성하는 모듈을 추가하고 역다중화기를 구성하는 2개의 모듈들을 제어하는 제어모듈을 추가적으로 구성하였으며 이들의 블록도는 [그림 3]과 같다.

2.1 캡슐화 모듈(Encapsulation Module)

캡슐화 모듈의 하드웨어 설계에 대한 흐름도는 [그림

4]와 같다. [그림 4]의 첫 번째 버퍼는 FIFO(First In First Out) 버퍼로서 입력되는 MPEG-2 TS 패킷의 전송 속도(27MHz)와 내부 처리 속도(50MHz)가 다르기 때문이며 또한 내부 모듈들 간의 데이터 버스를 32비트로 설계하였기 때문이다. 버퍼를 이용한 입력처리는 8비트 입력 데이터를 32비트 출력 데이터로 패키징하여 프레임 버퍼에 저장한다. 이 때 저장되는 데이터는 6개의 영역으로 구분된 프레임 버퍼 내의 특정 영역에 저장되는데 이 때 특정 영역의 위치는 ALTERA사의 큐 관리 모듈을 활용하였다.

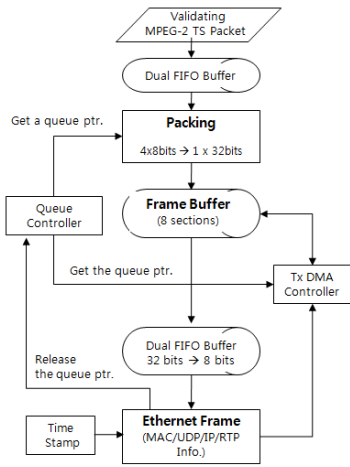


그림 4. 캡슐화 모듈의 흐름도

사용자 지정에 따른 MPEG-2 TS 패킷의 개수(n)만큼 프레임 버퍼 내의 특정 영역에 모두 저장되면 특정 영역을 가리키는 큐포인트가 Tx DMA로 전송된다. Tx DMA는 그 큐포인트를 입력받아 특정 영역에 저장된 데이터를 32비트에서 8비트 단위 비트열로 변환하여 출력하고 [5]와 [6]에 의거하여 출력되는 앞단에 MAC/UDP/IP/RTP 헤더 정보들을 구성한 후 순차적으로 추가하여 이더넷 프레임의 구성한다.

2.2 패킷변환 모듈(Packet Conversion Module)

패킷변환 모듈의 하드웨어 설계를 위한 흐름도는 [그림 5]와 같다. [그림 5]의 패키징하는 부분은 우선적으로 [그림 4]의 패키징과 동일하게 PID 필터링된 입력 MPEG-2 TS 패킷의 PUSI (Payload Unit Start

Indicator) 비트와 CC(Continuity Counter) 비트로 연속적인 패킷인지를 판단한다. 하지만 제대로 입력된 연속적인 MPEG-2 TS 패킷인 경우에는 패킷의 헤더와 PF(Point Field) 1 바이트를 제외한 나머지 부분을 패키징해서 프레임 버퍼의 특정 영역에 저장한다. 이 때 연속적인 TS 패킷들에 저장된 섹션의 크기를 계산하기 위해 PF의 정보를 활용하여 섹션의 길이를 계산하면서 32비트 단위로 패키징하여 프레임 버퍼의 특정 영역에 패키징된 데이터와 계산된 섹션의 크기를 저장한다. 이러한 과정은 하나의 TS 패킷을 처리하는 중에 빈번하게 발생할 수 있다. TS 패킷의 헤더와 PF를 제외한 나머지 부분들을 32비트로 패키징하기 위해서 배럴쉬프터(Barrel Shifter) 설계하여 추가하였다.

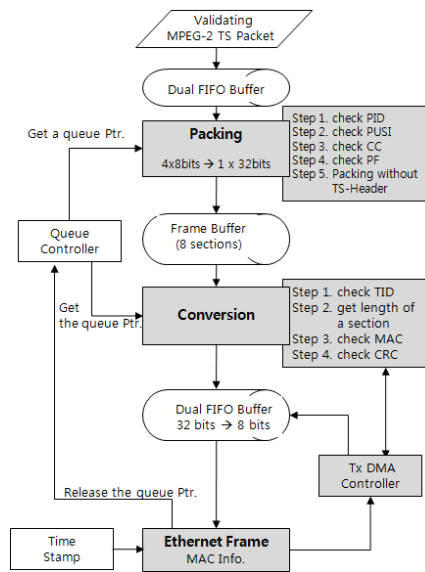


그림 5. 패킷변환 모듈의 흐름도

패키징된 데이터를 프레임 버퍼 내의 특정 영역에 저장하고 그 섹션을 가리키는 큐포인트를 변환모듈 (Conversion)로 전송한다. 이 때 프레임 버퍼의 특정 영역에 저장된 데이터들은 하나의 DSM-CC PS로 간주되며 그 데이터의 크기는 프레임 버퍼의 특정 주소에 저장되어 변환모듈에서 활용된다.

변환모듈은 프레임 버퍼내의 특정 주소에 저장된 데이터의 크기를 읽어온 후 큐포인트를 기준으로 그 크기

만큼 프레임 버퍼내의 특정 영역에 저장된 데이터를 읽어온다. 이 과정에서 DSM-CC 섹션의 헤더[7][8]에서 Table ID, Section Length, MAC Addresses 등 필요한 정보들을 추출한 후 사용자가 지정한 파라미터들과 비교한다. 제대로 구성된 섹션이 아닐 경우에는 변환모듈을 초기화한 후 해당 큐포인트를 큐제어기에 넘겨주고 프레임 버퍼 내에 저장된 남아있는 그 섹션의 데이터를 더 이상 읽어오지 않는다.

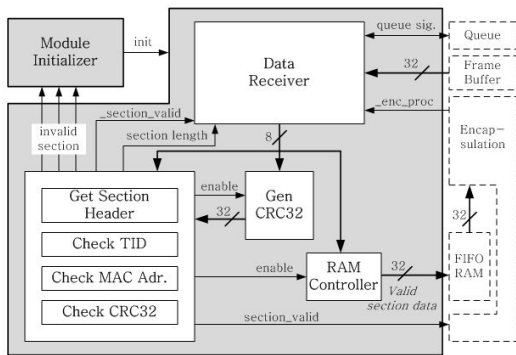


그림 6. 변환(Conversion) 모듈의 블록도

반면에 해당 DSM-CC PS 데이터가 제대로 구성되었다면 DSM-CC 섹션 데이터의 무결성을 분석하기 위하여 32비트 CRC를 수행하면서 그 데이터를 모듈 내의 임시 버퍼에 저장한다. 저장된 섹션의 길이만큼 모두 읽고 난 후 마지막 32비트와 계산된 CRC32 값이 일치하면 Tx DMA에 신호를 보내서 임시 버퍼에 저장된 DSM-CC 섹션의 데이터에 MAC 주소를 추가하여 비트스트림 형태의 인터넷 프레임으로 구성한다. 만약, CRC32 값이 일치하지 않으면 변환모듈을 초기화하고 큐포인트를 큐제어기에 넘겨준 후 다른 큐포인트를 할당받아 프레임 버퍼의 다른 영역을 읽기 시작한다.

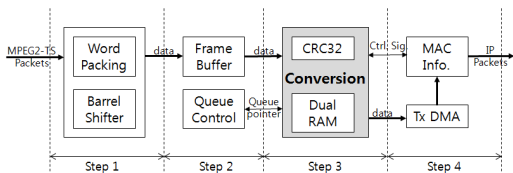


그림 7. 패킷변환 모듈의 Pipelined 수행 과정

패킷변환 모듈의 흐름도인 [그림 5]에 따른 패킷변환 모듈의 블록도는 [그림 6]과 같으며 파이프라인이드(Pipelined) 방식으로 설계된 패킷변환 모듈이 단계별로 수행되는 과정은 [그림 7]과 같다.

III. 모의실험 및 테스트

본 논문에서 제안하는 역다중화기는 ALTERA사의 참조모델을 참조하여 하드웨어 설계언어인 Verilog-HDL로 설계하였다. 내부적으로 필요한 구성요소들인 FIFO Buffer, Clock 등은 ALTERA사에서 제공하는 모듈들을 사용하였으며 변환모듈의 모의실험 결과를 보여주는 과정은 [그림 8]과 같다.

[그림 8]에서는 결과과형을 5단계로 구분하여 보여주고 있는데 첫 번째의 내용은 다음과 같다.

- reset: 시스템 초기화 신호
- 50MHz와 27MHz: 내부 및 외부 주파수

두 번째인 Step 1부터는 [그림 7]과 연계된 결과를 보여주며 내용은 다음과 같다.

Step 1. 입력 처리 및 패킹

- TS_Packet: 입력 TS 패킷
- Ctrl_Sig: 패킹을 위한 제어신호
- Packed_Data: 패킹된 출력 데이터

Step 2. 프레임 버퍼에 저장 및 큐 제어

- Queue_Ptr: 큐 포인트
- Req_Input: Step 1에서 큐포인트 요청
- Req_Conv: 변환모듈에서 큐포인트 요청
- Rel_Conv: 변환모듈에서 큐포인트 릴리즈
- Buffer_Out: 프레임 버퍼에서의 출력 데이터
- Buffer_Out_Ctrl: 프레임 버퍼의 출력 구간

Step 3. 변환(Conversion)

- Conv_Init: 변환모듈 초기화
- Sect_Len: 섹션의 길이
- Sect_Cnt: 섹션의 Payload 카운트
- CRC32: 32비트 CRC 계산 결과
- Sect_Valid: 섹션 인증 구간
- End_Payload: 섹션의 끝

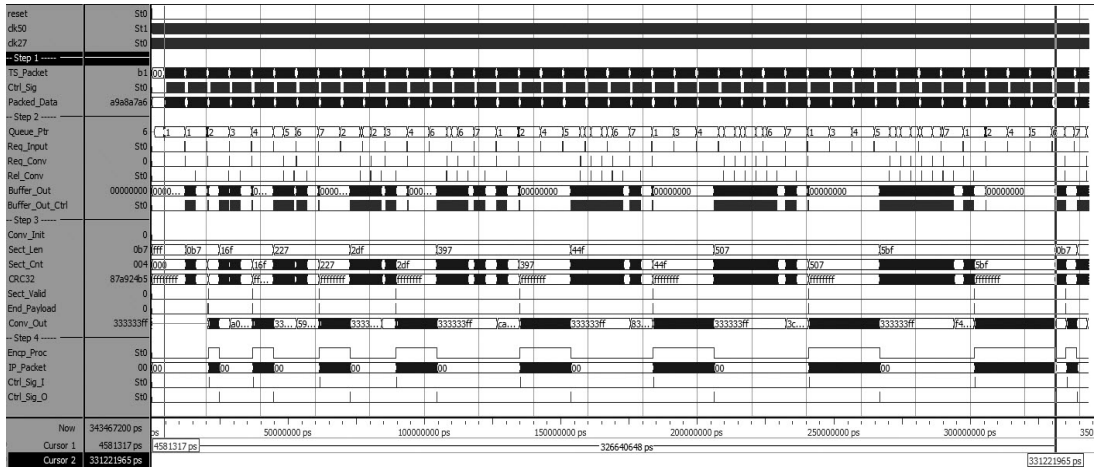


그림 8. 변환모듈의 모의실험 결과 파형

- Conv_Out: 적절한 섹션의 출력
- Step 4. 이더넷 프레임 구성
- Encp_Proc: 이더넷 프레임 구성
 - IP_Packet: 이더넷 프레임 출력
 - Ctrl_Sig_I: 이더넷 프레임의 시작
 - Ctrl_Sig_O: 이더넷 프레임의 끝

- 위성 튜너 사용 시 빈번히 발생하게 될 케이블 재 연결 후 섹션 수신 여부,
- TS가 송출되고 있는 상황에서 섹션 수집 기능,
- Video/Audio 및 DSM-CC 섹션 동기 수집 기능 테스트 등을 통해 설계된 모듈이 제대로 동작함을 확인하였다.

다양한 테스트를 위해 섹션의 길이를 각각 180, 364, 548, 732, 916, 1100, 1284, 1468 바이트로 설정하여 DSM-CC 섹션을 구성하였다. 이들을 순차적으로 연결하여 MPEG-2 TS 패킷으로 변환시켜 출력하는 모듈을 설계한 후 본 논문에서 제안한 모듈의 입력으로 설정하여 IP 패킷으로 출력되는 결과를 확인하였다. 또한 이들 6,592 바이트를 처리하는데 소요되는 시간은 그림 8에서 보는 바와 같이 326,640,648ps가 걸리며 대략 152 Mbps의 처리속도를 지원할 수 있음을 확인하였다.

본 논문에서 제안하는 역다중화기를 ALTERA사의 FPGA로 구현하여 위성수신기 보드(FRM)에 튜너와 함께 장착한 후 실제적인 필드 테스트를 다음의 단계로 나누어 수행하였다.

- 다양한 길이를 갖는 섹션 추출 기능 확인을 위해 섹션 데이터가 섹션을 구성하는 TS 수만큼의 TS에 포함될 수 있는 최대 길이인 경우와 최대 길이보다 4바이트 작은 경우,

IV. 결론

본 논문에서는 통신위성으로부터 전송된 MPEG-2 TS 패킷 스트림을 수신받아 복호화 과정을 거친 후 패킷의 특성에 맞도록 역다중화를 수행하여 IP 패킷으로 구성한 후 이를 인터넷에 전송시키기 위한 역다중화기의 하드웨어 설계를 제안하였다. 역다중화를 위한 캡슐화 및 패킷변환모듈들을 제외한 나머지 기능을 담당하는 모듈들은 기존의 연구개발로 상용화가 되었기에 본 논문에서는 기존에 소프트웨어로 처리되었던 캡슐화와 패킷변환 부분의 하드웨어 설계에 초점을 두었다.

기존의 아날로그 방송 또는 고화질 디지털 방송 시 마이크로웨이브를 이용한 위성 전송의 비용을 절감하기 위해 방송화면을 MPEG-2 TS 데이터로 압축하여 위성보다 저렴한 유선에 IP 데이터로 전송함으로써 비용절감 및 서비스의 안정성을 확보할 수 있다. 지상파,

케이블과, IPTV, DMB, 유무선 인터넷방송 등의 다양한 방송서비스의 원거리 전송에 사용될 수 있으며, Transcoding 기능을 이용하여 각 전송망에 최적화된 화질을 제공할 수 있을 것이다.

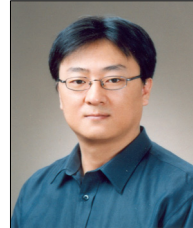
참 고 문 헌

- [1] 장현석, 멀티미디어를 다중화하는 MPEG-2 시스템, 한국전자통신연구원 방송기술연구부, 1999.
- [2] *Digital video Broadcasting(DVB); Transport of DVB Services over IP*, DVB Document A086, July 2004.
- [3] ETSI TS 102 034 V1.1.1, *Digital Video Broadcasting(DVB); Transport of MPEG-2 Based DVB Services over IP Based Networks*, March 2005.
- [4] ESTI EN 300 468 v.1.5.1, *Digital Video Broadcasting(DVB); Specification for Service Information(SI) in DVB System*, May 2003.
- [5] Pro-MPEG Code of Practice #4 release 1, *Transmission of High Bit Rate Studio Streams over IP Networks*, Pro-MPEG Forum, July 2004.
- [6] Pro-MPEG Code of Practice #3 release 2, *Transmission of Professional MPEG-2 Transport Streams over IP Networks*, Pro-MPEG Forum, July 2004.
- [7] ETSI TR 101 202 V1.2.1, *Digital Video Broadcasting(DVB); Implementation guideline for Data Broadcasting*, Jan. 2003.
- [8] ETSI EN 301 192 V1.4.1, *Digital Video Broadcasting(DVB); DVB Specification for Data Broadcasting*, Nov. 2004.
- [9] *Application Note 374; Video Over IP Reference Design Ver1.1.1*, ALTERA, June 2005.

저 자 소 개

이 형(Hyung Lee)

정회원



- 1997년 2월 : 충남대학교 컴퓨터공학과(공학석사)
- 2005년 2월 : 충남대학교 컴퓨터공학과(공학박사)
- 2001년 3월 ~ 현재 : 대전보건대학 방송제작과 조교수

<관심분야> : 영상/비디오처리, 디지털방송