

전류형 인버터 설계를 위한
전력회로 시뮬레이션 연구

최 호 현 , 김 경 서
금 성 계 전 (주) 연구 소

A Study on Power Circuit Simulation
for Design of Current Source Inverter

Ho-Hyon Choe , Kyung-Seo Kim
GoldStar Instrument & Electric Co. Ltd., R&D Lab.

Abstract

In this paper, two methods of power circuit simulation is described in order to obtain the back data for design of current source inverter. One is steady-state analysis by differential equations during the various operating modes. Another method uses switching function, which represents the switching pattern of inverter, and direct-quadrature model of induction motor. The results of digital computer simulation by two methods are compared with the results of laboratory test

1. 서 론

유도 전동기 가변속 구동 장치는 전압형과 전류형으로 구분된다. 전류형 인버터의 경우는 전압형과 다르게 부하의 용량이나 구동 전동기의 회로 정수값에 따라 전력회로의 설계값이 달라져야 한다. 따라서, 전력회로의 설계에 앞서 예비 자료를 얻기 위하여 인버터-전동기 시스템의 수학적 모델링 및 시뮬레이션 작업이 필요하다.

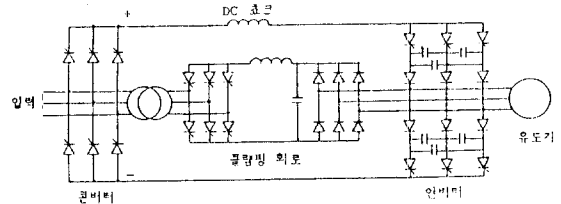


그림 1 전류형 인버터의 전력회로

전류형 인버터의 전력회로 해석에 대하여는 여러 연구 논문이 발표되었으나 Stefanovic [1]의 방법이 인버터의 전류(Commutation) 동작 해석에 거의 접근하고 있다. 그러나 대용량 인버터의 경우는 출력 전압의 Spike를 억제하기 위하여 그림 1과 같은 전압 클램핑 회로가 필요하게 되며, 따라서 클램핑 회로를 포함하는 새로운 해석이 필요하다. 클램핑 회로의 동작에 대하여는 Palaniappan [2]가 명확히 하고 있다.

위의 방법들을 기초로 클램핑 회로가 포함된 전류형 인버터의 전력회로 시뮬레이션(시뮬레이션 I)을 행하였다. 이 방법은 클램핑 회로를 포함하는 전력회로의 동작상태에 따라 한 주기를 몇개의 구간으로 분할하고, 각 구간의 회로 방정식을 유도하여 컴퓨터 시뮬레이션에 의하여 변수들의 변화를 얻어내는 것이다. 그러나 수식화 단계에서 수반되는 몇가지의 가정들로 인하여 파악되지 않는 현상들이 있어, 이를 보완하기

위한 새로운 시뮬레이션 방법(시뮬레이션 II)을 시도 하였다. 두번째의 방법은 인버터의 스위칭 동작을 스위칭함수 [4]로 나타내고, 유도 전동기의 d-q 모델 [5]을 이용하여 시스템 방정식을 구한 다음, 시간의 미소 증가에 따른 변수들의 상태변화를 추적하는 것이다. 이 방법으로 콘버터의 위상제어에 의한 영향이나 비딩 현상등을 알아낼수 있지만, 인버터의 전류(Commutation) 동작에서 기인하는 현상들은 파악되지 않는다. 따라서, 위의 두가지 방법의 결과를 보완함으로써 적절한 결과를 얻을수 있다.

2. 시뮬레이션 I

1) 동작 해석

전류형 인버터의 동작 해석을 위하여 다음의 가정이 필요하다.

- 정상상태 운전
- 고조파분 무시
- DC Link 전류 일정

그림 2는 인버터의 전력회로 구성이며, 회로 동작을 출력전류 파형을 기준으로 그림 3과 같이 구분하여 몇개의 Mode로 나누었다.

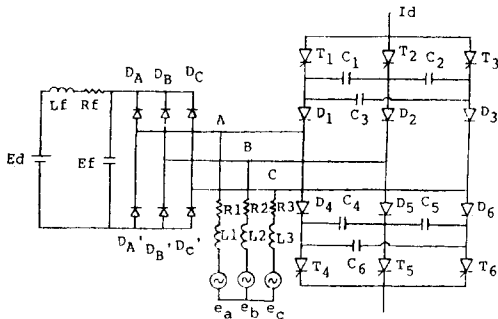


그림 2 인버터 전력회로 구성

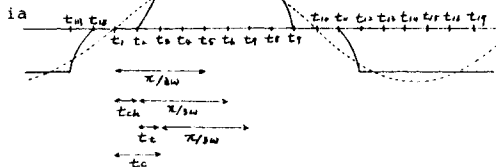


그림 3 출력 전류 파형

(1) Charging Mode

t_1 시간에 SCR T1을 턴온시키면 콘덴서 C1의 전압은 I_d 에 의하여 직선적으로 증가한다.

$$V_{c1}(t) = I_d(t-t_1)/3C$$

$$V_{c3}(t) = -V_{c5}(t)$$

$$= -V_o + I_d(t-t_1)/3C$$

Diode D1에 정방향 전압이 걸리면 이 Mode가 끝나고 Transfer Mode가 시작된다.

(2) Transfer Mode

선간 전압 V_{ca} 와 콘덴서 전압 V_{c5} 가 같아지는 시간 t_2 에 D1이 도통하여 C상의 전류가 A상으로 transfer 된다.

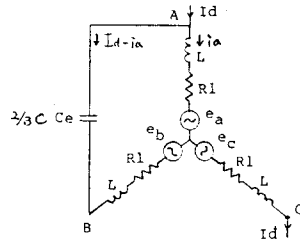


그림 4 Transfer Mode의 등가회로

그림 4는 이때의 등가회로로 상전압은

$$V_{an} = (R1I_d + e_a + e_c - V_{c5})/2$$

콘덴서 충전 전압은

$$V_o = I_d(t_{ch} + t_t)/3C - 1/3C \int_0^{t_t} i_a(t) dt$$

이다.

(3) Clamping Mode 1

Clamping Mode는 콘덴서 전압 V_{c5} 가 E_f 와 같아지는 순간 E_f 로 충전 전류가 흐르면서 시작되며, 그림 5는 이때의 등가회로이다.

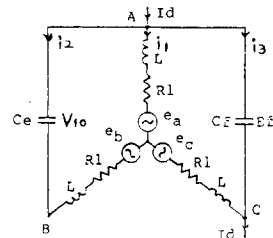


그림 5 Clamping Mode 1의 등가회로

이 Mode가 시작되는 경계조건은

$$V_{ab} = R1 i_a + L di/dt + e_a - e_b + R1 I_d = E_f$$

이다.

(4) Clamping Mode 2

Vac가 Ef에 도달하면 클램핑 회로를 통하여 Vac가 일정 전압으로 유지된다. 그림 6은 등가회로이고 이 Mode가 시작되는 경계조건은 다음과 같다.

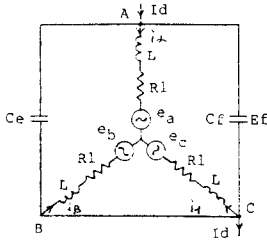


그림 6 Clamping Mode 2의 등가회로

$$V_{ac} = L \frac{di}{dt} + Ri_1 + e_a - e_c - Ri_2 - L \frac{di_2}{dt} = E_f$$

(5) Clamping Mode 3

앞의 Mode에서 i_b 가 0가 되면 이 Mode가 시작된다. 그림 7은 이때의 등가회로로 회로 방정식은 다음과 같다.

$$2L \frac{di_{11}}{dt} + 2Ri_{11} + e_a - e_b = E_f$$

$$i_{11} + i_{33} = I_d$$

i_{11} 이 I_d 에 도달하면 이 Mode가 끝난다.

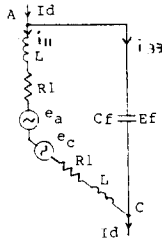


그림 7 Clamping Mode 3의 등가회로

(6) Normal Mode

Diode D1으로 전류가 완전히 전이된 상태에서 부터 다음 SCR이 턴온될때까지가 이 Mode에 속한다. 콘덴서 전압은 일정히 유지되며, I_d 가 인버터를 통하여 2개의 상(Phase)에 흐른다.

이 Mode가 끝나면 새로운 Charging Mode가 시작된다.

2) 반복 시행법

유도된 식들에서 동작과정을 결정하는 변수는 7개이나, 관련된 식들은 6개이므로 Charging Mode가

끝나는 시간 t_2 에 대한 초기값을 주어 반복 시행법에 의하여 변수의 값들을 찾아낸다.

A상 전류는

$$i_a = a_1^2 + b_1^2 \sin(Wt + \tan^{-1}(b_1/a_1)) = I_1 \sin(Wt + \nu)$$

이며, a_1 과 b_1 은 A상 전류의 기본파 성분이다.

위식에 $t_2 = t_2' + \nu/W$ 를 반복수행의 보정값으로 넣어준다.

그림 8은 시뮬레이션을 위한 순서도이다.

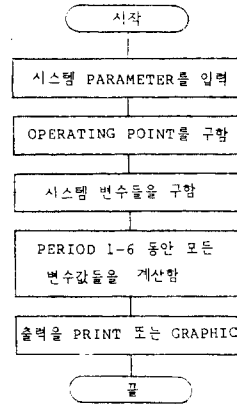


그림 8 순서도

3. 시뮬레이션 II

1) 수식화

스위칭 행렬을 사용하여 인버터의 스위칭 동작을 표현하였다. 그림 9는 각 모드에서의 출력 전류 파형과 이때의 회로 연결 상태이다.

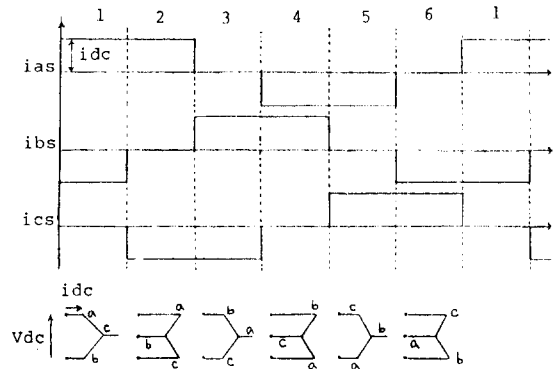


그림 9 (a) 출력전류 파형 (b) 회로 연결

스위칭 행렬을 다음과 같이 정의하면

$$S_{i, Mode} = \begin{bmatrix} 1 & 1 & 0 & -1 & -1 & 0 \\ -1 & 0 & 1 & 1 & 0 & -1 \\ 0 & -1 & -1 & 0 & 1 & 1 \end{bmatrix}$$

K번째 모드에서의 전압과 전류 관계는

$$i_{abc}^S = S_i \cdot i_{dc}$$

$$v_{dc} = S_i^t \cdot v_{abc}^S$$

이고, 여기서 S_i 는 $S_i, mode$ 의 K번째 열이다.

정지형 d-q 변환 행렬은

$$S_{dq} = \frac{\sqrt{2}}{\sqrt{3}} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & -\sqrt{3}/2 & \sqrt{3}/2 \end{bmatrix}$$

이다.

$S_{k, mode} = S_{dq} \cdot S_i, mode$ 라 하면

$$S_{k, mode} = \begin{bmatrix} \sqrt{3}/\sqrt{2} & \sqrt{3}/\sqrt{2} & 0 & -\sqrt{3}/\sqrt{2} \\ 1/\sqrt{2} & -1/\sqrt{2} & \sqrt{2} & -1/\sqrt{2} \\ -\sqrt{3}/\sqrt{2} & 0 & & \\ -1/\sqrt{2} & \sqrt{2} & & \end{bmatrix}$$

K번째 모드에서

$$i_{dq}^S = S_k \cdot i_{dc}$$

$$v_{dc} = S_k^t \cdot v_{dq}$$

이다.

유도기의 정지형 d-q 식은

$$\begin{bmatrix} V_{qs} \\ V_{ds} \\ 0 \\ 0 \end{bmatrix} = \begin{bmatrix} r_s + PLS & 0 & PM & 0 \\ 0 & r_s + PLS & 0 & PM \\ PM & -WrM & r_r + PLr & -WrLr \\ WrM & PM & WrLr & r_r + PLr \end{bmatrix}$$

$$\times \begin{bmatrix} i_{qs} \\ i_{ds} \\ i_{qr} \\ i_{dr} \end{bmatrix}$$

이며 이때 자속 변수식은 다음과 같다.

$$P\theta_{qr} = -R_r/L_r \cdot \theta_{qr} + Wr\theta_{dr} + R_r M/L_r \cdot i_{qs}$$

$$P\theta_{dr} = -Wr\theta_{qr} - r_r/L_r \theta_{dr} + R_r M/L_r \cdot i_{ds}$$

새로운 상수를 다음으로 정의하면

$$R' \equiv r_s + r_r M^2/L_r^2$$

$$L' \equiv L_s - M^2/L_r$$

$$a \equiv r_r M/L_r^2$$

$$b \equiv M/L_r$$

다음 결과를 얻는다.

$$V_{qs} = R' \cdot i_{qs} + L' P i_{qs} - a \theta_{qr} + b Wr \theta_{dr}$$

$$V_{ds} = R' \cdot i_{ds} + L' P i_{ds} - b Wr \theta_{qr} - a \theta_{dr}$$

이때 토오크식은

$$T = P M/2L_r \cdot (i_{qs} \theta_{dr} - i_{ds} \theta_{qr})$$

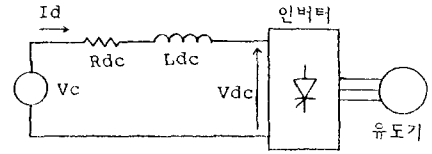


그림 10 시스템 등가회로

그림 10은 시스템 등가회로로 DC 링크 전압 방정식은

$$V_c = R_{dc} i_{dc} + L_{dc} P i_{dc} + v_{dc}$$

이며

$$P i_{dc} = -R_{eq}/L_{eq} \cdot i_{dc} - S_k^t \cdot K \theta_{dq} / L_{eq}$$

$$+ V_c / L_{eq}$$

여기에서

$$R_{eq} \equiv R_{dc} + 2R'$$

$$L_{eq} \equiv L_{dc} + 2L'$$

$$K \equiv \begin{bmatrix} -a & bwr \\ -bwr & -a \end{bmatrix}$$

토오크 평형 조건으로부터

$$P W_r = P^2 M/4J L_r \cdot (S_{k1} \theta_{dr} - S_{k2} \theta_{qr}) i_{dc}$$

$$- B/J \cdot W_r - P/2J \cdot T_1$$

이상에서 시스템 방정식은 다음과 같다.

$$P \theta_{qr} = -r_r/L_r \cdot \theta_{qr} + Wr \theta_{dr} + r_r M/L_r \cdot S_{k1} \cdot i_{dc}$$

$$P \theta_{dr} = -Wr \cdot \theta_{qr} - r_r/L_r \cdot \theta_{dr} + r_r M/L_r \cdot S_{k2} \cdot i_{dc}$$

$$P i_{dc} = -R_{eq}/L_{eq} \cdot i_{dc} + (V_c + (a S_{k1} + b S_{k2} W_r)$$

$$\cdot \theta_{qr} + (a S_{k2} - b S_{k1} W_r) \theta_{dr}) / L_{eq}$$

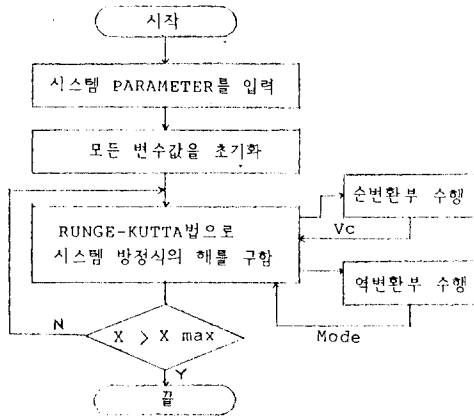
$$P W_r = P^2 M/4J L_r \cdot (S_{k1} \theta_{dr} - S_{k2} \theta_{qr}) i_{dc}$$

$$- B/J \cdot W_r - P/2J \cdot T_1$$

여기에서 $S_{k1} = S_{k, mode}(1, K)$

$$S_{k2} = S_{k, mode}(2, K)$$

2) 순서도



4. 실험 결과

실험용으로 제작된 전류형 인버터는 100KVA 용량으로 75KW M-G Set를 부하로 사용하였다.

그림 11-14는 시뮬레이션 I, II의 결과와 실험에 의한 실측 파형을 비교한 것이다.

그림 11과 12는 인버터 출력 전압 파형과 입력 전압 파형으로 시뮬레이션 I의 결과가 실측 파형에 근사함을 알 수 있다. 시뮬레이션 II의 경우 인버터의 전류 (Commutation) 과정이 고려되지 않아 전압 파형에 미치는 전류 과정의 효과가 나타나지 않기 때문이다.

그림 13과 14는 인버터 출력 전류와 DC 링크 전류의 파형으로 시뮬레이션 I에서는 DC링크를 일정 전류원으로 가정하였으나, 시뮬레이션 II의 경우에는 콘버터의 위상제어에 의한 전류 리플이 고려되어 있으므로 실측 파형에 가까운 결과를 얻을 수 있다.

5. 결 론

전류형 인버터의 전력회로 설계를 위하여 2가지의 시뮬레이션을 사용하였다. 2가지 방법은 모두 해석 과정에서 몇가지의 가정들을 취하였고, 이로 인하여 시뮬레이션 결과와 실험 모델의 실측 결과와는 차이가 있었다. 시뮬레이션 I의 결과에서는 전류 (Commutation)과정으로 인한 현상들, 즉 전압 파형에는 비교적 근사하였으나 콘버터와 인버터 리플의 상호 작용에 의한 효과는 시뮬레이션 II의 결과가 실제에 가까웠다.

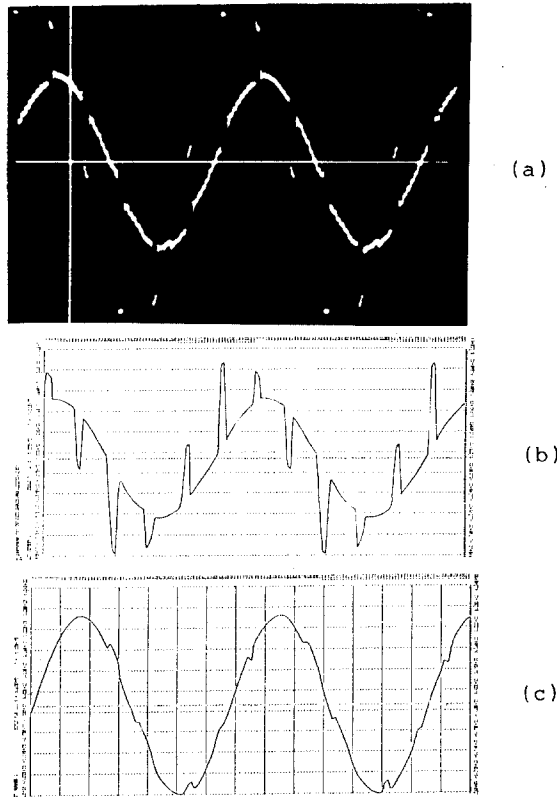


그림 11 인버터 출력 전압 파형 (a) 실험 모델 (b) 시뮬레이션 I (c) 시뮬레이션 II

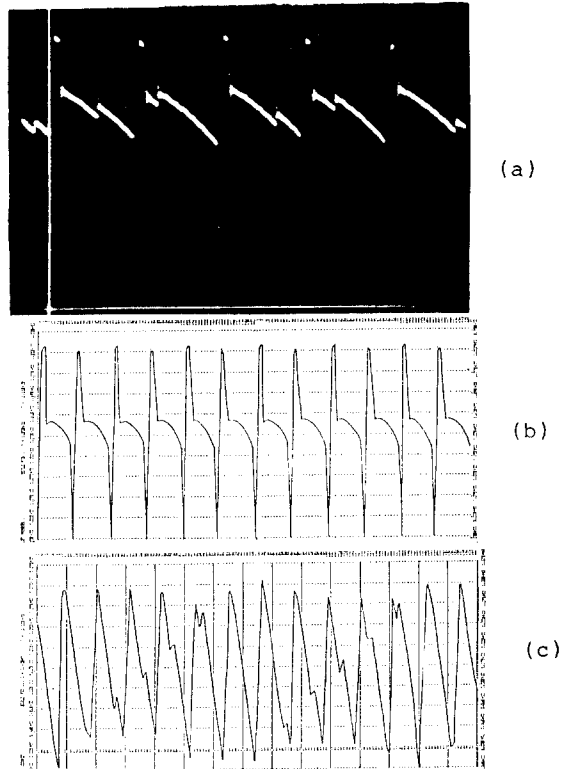


그림 12 인버터 입력 전압 파형 (a) 실험 모델 (b) 시뮬레이션 I (c) 시뮬레이션 II

따라서, 두가지 방법을 병행하여 보완함으로써 실제의 회로 상태에 근사하는 결과 예측이 가능하였다.

참 고 문 헌

- 1) M. Showleh, W.A. Maslowski, V. Stefanovic ; "An Exact Modelling and Design of Current Source Inverter", IEEE IAS-79, 13C, 1979
- 2) Dr. R. Dalaniappan ; "Voltage Clamping for CSI/IM Drives", IAS-82, 23C, 1982
- 3) V. Subrahmanyam, S. Yuvarajan, B. Ramaswami ; "Analysis of commutation of a current Source Inverter Feeding an Induction Motor Load", Trans. IEEE Vol. IA-16 No3, 1980
- 4) M. Abbas, D. W. Novotny ; "Stator Referred Circuits for Inverter Driven Electric machines", IAS-78 29A, 1978
- 5) P.C. Krause : "Simulation of Symmetrical Induction Machinery", Trans. IEEE Vol. PAS-84, No. 11, 1965

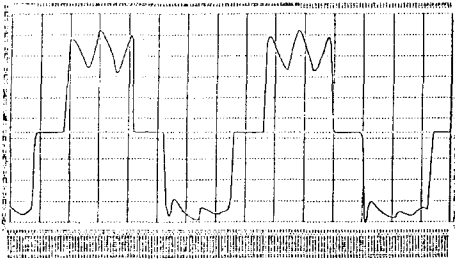
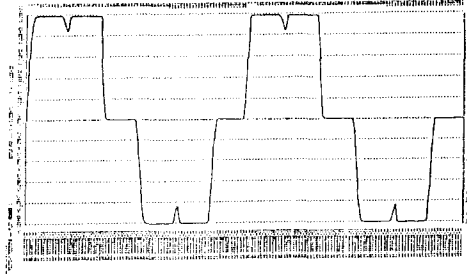


그림 13 출력 전류 파형 (a) 실험 모델
(b) 시뮬레이션 I (c) 시뮬레이션 II

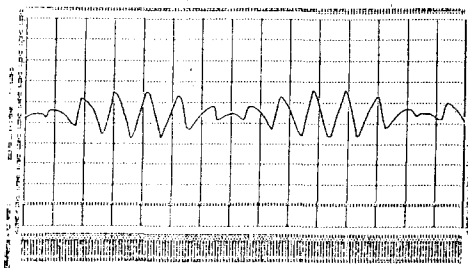
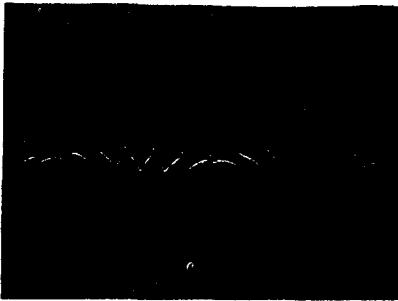


그림 14 DC 링크 전류 파형
(a) 실험 모델 (b) 시뮬레이션 II