

"수치해석에 의한 MOS Device의 외부 Bias와
표면준위에 관한 일 고찰"

주 유진·어윤종·성영권

고려대학교

A STUDY ON EXTERNAL BIAS AND SURFACE POTENTIAL OF MOS DEVICE
BY NUMERICAL ANALYSIS.

Yu-Jin Joo Yoon-Jong Her Young-Kwon Sung
KOREA UNIVERSITY

1. 서론

MOS소자의 표면준위에 관한 수치해석은 Kingston^(1,2)을
위시하여 여러선행연구가 보고되어 왔으나 주로
Kingston의 관계식에 기초를 두고 있다. 즉,

$$F(U_0, U_s) = \sqrt{2} [(U_0, U_s) \sinh U_0 - (\cosh U_0 - \cosh U_s)]^{1/2} \dots\dots (1)$$

$$Q_s = \text{sgn}(U_0, U_s) \cdot \frac{KT}{\beta \lambda_i} F(U_s, U_0) \dots\dots (2)$$

$$E_s = \frac{2 \beta n_i \lambda_i}{K \epsilon_0} F(U_0, U_s) \dots\dots (3)$$

한편, C.E. Young⁽³⁾은 상기 (1), (2), (3)식들을 이용
하여 표면준위에 따른 표면전계 및 표면전하의 관계를
컴퓨터 시뮬레이션을 통하여 그림-1, (a), (b)로
도식화시켰다.

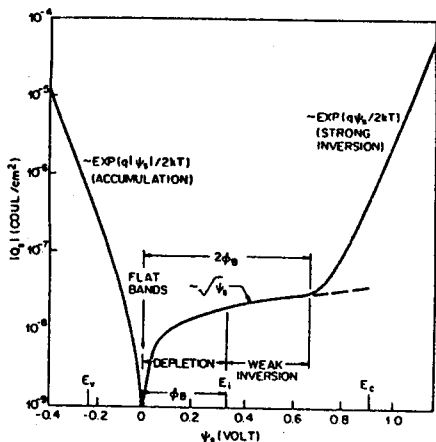
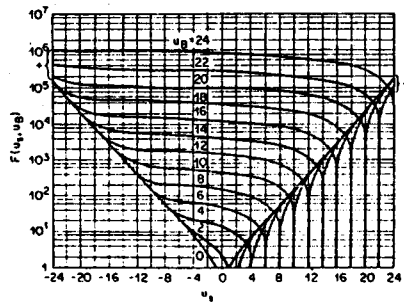


그림-1. (a) 표면전하의 표면준위 의존성



(b) 표면전계의 표면준위 의존성

그러나 상기한 수식과 도식화는 MOS소자의 특성을
예측하는데 있어 대단히 유용하나 한가지 맹점을 안고
있다. 즉, 위의 수식과 외부 바이어스를 변수로서
사용한 것이 아니라 표면준위를 변수로서 사용하고
있어 산화막의 조건에 따라 같은 외부 바이어스를
사용하더라도 표면준위는 달라질수 있다는 맹점을
여실히 드러내고 있다. 또한 U_0 역시 반도체 농도에
따라 달라지며 온도에 따라 Debye length 등이 틀려
지므로 많은 문제점을 안고 있다.

따라서 우리는 여러 파라미터, 즉 산화막 두께, 온도,
농도등을 비롯하여 포함할수 있으며 또한 외부 바이-
어스와 표면준위의 관련성등을 연구하여 결과적으로
외부 바이어스에 의한 표면전계, 표면전하의 양상을
수치해석으로 예측하고자한 결과를 보고코져 한다.

2. 검토와 결론

외부 바이어스와 표면준위에 관한 관계식을 유도하기
위해 우선 다음과 같은 가정을 둔 이상적인 MOS구조를
설정하여 수치해석을 전개하였다. 즉

- (1) 산화막 및 계면에는 어떤 전하도 존재하지 않는다.
- (2) 일함수차는 없다.
- (3) 축적되지 않는 반도체 (비축적 반도체) 를 기판으로 사용하고 있다.
- (4) 불순물 농도가 일정하다.

상기한 이상적인 MOS구조에 외부바이어스를 인가하였을 때의 전위분포 및 전계분포는 널리 알려진바와 같이 그림-2와 같다.⁴⁾

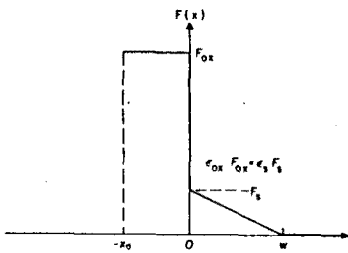
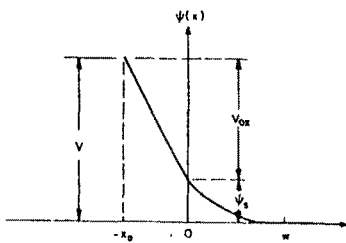


그림-2. (a) 전계분포



(b) 전위분포

그림-2로부터

$$V_g = V_{ox} + \psi_s \quad \dots\dots (4)$$

$$\epsilon_o F_{ox} = \epsilon_s F_s \quad (\text{Gauss의 법칙}) \quad \dots\dots (5)$$

$$\epsilon_s F_s = -Q_s \quad (\text{P-type의 경우}) \quad \dots\dots (6)$$

$$C_{ox} V_{ox} = Q_{ox} = \epsilon_o F_{ox} \quad \dots\dots (7)$$

$$C_{ox} V_{ox} = -Q_s \quad \dots\dots (8)$$

$$C_{ox} (V_g - \psi_s) = -Q_s \quad \dots\dots (9)$$

식을 유도 할수 있다. 여기서 (9) 식은 외부바이어스와 표면준위와의 관계를 나타내는 중요한 수식이 된다. 즉 (9) 식을 약관수정하면

$$V_g = -\frac{Q_s}{C_{ox}} + \psi_s \quad \dots\dots (10)$$

(10) 식을 무차원 표면준위에 관한 함수로서 표시할 때

$$V_g = -\frac{1}{C_{ox}} \cdot \frac{KT}{\beta \lambda_i} \cdot \sqrt{2} [(U_B - U_S) \sinh U_B - (\cosh U_B - \cosh U_S)]^{1/2} + \frac{KT}{\beta} (U_B - U_S) \quad \dots\dots (11)$$

(11) 식은 P-형에 관한 수식이면 N-형에 관하여서는 우변 첫째항의 (-)를 제거하고 대괄호안에 (-)를 붙이면 된다. 상기 식으로부터 표면 준위와 외부바이어스의 관계를 유도하여야하나 (11) 식은 초월함수까지 포함한 대단히 어려운 함수이므로 단지 컴퓨터 시뮬레이션에 의해 수식을 얻을수 있다.

그 결과 기판 농도가 $1 \times 10^{16} (\text{atoms/cm}^3)$, P-type 기판의 온도 $27^\circ\text{C} (300^\circ\text{K})$, 산화막 두께가 100 \AA 의 이상적인 MOS 구조인 경우 외부바이어스와 표면준위와의 관계는 그림-3에 나타낸 바와같이 약 1V까지의 외부바이어스에 의하여는 표면준위가 서서히 증가하나 이후에는 포화되어 외부바이어스가 증가하여도 표면준위는 좀처럼 증가하지 않는 양상을 보이고 있다. 즉, 더 이상 표면준위가 증가하지 않는 이유는 벌크내에서 공핍층 형성에 대부분의 에너지가 소모되기 때문이라고 고려된다.

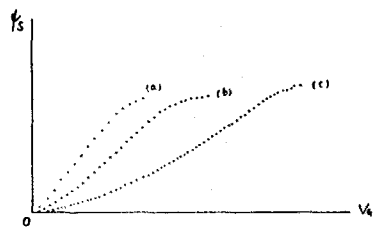


그림-3. 외부 바이어스 표면준위

이상의 이상적인 MOS 소자의 결과로 실제적인 요소인 산화막의 Fixed Oxide Charge, Interface trap density, Metal과 반도체간의 일함수차를 고려하지 않은 MOS에서만 사용되는 이론적인 계산 결과이다. 따라서 실제 MOS소자의 경우 Fixed Oxide Charge와 trap density, 일함수차등이 달라지므로 이것의 실측치와 여기서 제시된 이론치와는 대단히 큰 차이를 보인다.⁵⁾ 그러므로, 여기서 제시된 이론치는 실제 사용에 있어 한계점을 갖을수 밖에 없음을 알수 있다. 이상과 같은 고찰로부터 다음과 같은 얻을수 있었다.

(1) 산화막의 두께가 얇을 수록 외부바이어스에 의한 표면준위의 변화가 크다.

(2) 농도가 크면 클수록 표면준위의 포화치가 크다.

(3) 외부바이어스가 증가하여도 표면준위가 좀처럼

증가하지 않는 포화치 즉 잔전상태를 갖는다.

(4) 이 모델은 실제 사용에 있어 한계점을 찾을수 밖에 없다.

특히 (4)의 결론은 이상적인 MOS소자에 관한 고찰에 치우침으로서 얻어졌으며, 이 한계점을 극복하기 위해서는 소자의 특성 하나하나를 알고 있어야하는 난점을 안고 있다. 즉 측정하고자 하는 소자의 Fixed Oxide Charge, trap density, 일함수등을 알고 있어야만 정확한 데이터를 얻을수 있다. 그러므로 이러한 난제들을 위해 등장한 것이 바로 C-V Plot이나 상세한 검토 결과는 닷일에 보고 하겠다.

또한 본 보고서의 Computer Simulation의 flow Chart는 다음과 같다.

..참 고 문 헌 ..

1. R.H. Kingston and S.F. Neustadter
J. Appl. Phys., V 26, P718 (1955)
2. G.C. Dousmanis and R.C. Duncan. JR.
J. Appl. Phys., Vol 29, P1627 (1958)
3. C.E. Young J. Appl. Phys., Vol 32, P329
(1961)
4. S.M. Sze Physics of Semiconductor
Devices 2nd John Wiley & Sons, Inc.
5. J.R. Brews J. Appl. Phys., Vol 43,
P2306 (1972)
6. L.M. Terman Solid State Electronics, Vol
5, P285 (1962)
7. M.Kuhn Solid State Electronics, Vol
13, P873 (1970)

