

3.상 전류제어형 PWM 정류기의  
해석 및 시뮬레이션

박민호  
서울대

최재호  
충북대

○ 강준구  
서울대

지준근  
서울대

ANALYSIS AND SIMULATION OF THE THREE  
PHASE CURRENT-CONTROLLED RECTIFIER

Min Ho Park  
Seoul Natn'l Univ.

Jae Ho Choi  
Chungbuk Univ.

Jun Koo Kang  
Seoul Natn'l Univ.

Jun Geun Ji  
Seoul Natn'l Univ.

## I. 서론

교류-직류 전력변환장치로 Graetz Bridge에 thyristor를 도입한 위상제어 정류기(Phase-Controlled rectifier)가 많이 사용되어 왔다. 이러한 방법은 회로가 단순하고 동작이 안정한 반면 역률이 나쁘고 전류파형에 고조파 성분이 많은 단점이 있었다. 이런 단점을 개선하고자 강제전류회로를 구성하고 PWM 방식을 선택하여 역률개선을 시도하였으나 소자 자체의 스위칭 속도와 부가되는 강제전류회로의 LC회로에 의해 제한된 영역을 벗어나지 못하였다. 1,2)

근래 반도체 기술의 발달로 인해 고속 스위칭이 가능하고 자기소호능력이 있는 소자들이 개발됨에 따라 PWM AC chopper를 구성하여 정류기의 역률을 개선하고 저차수(low order)의 고조파를 제거하며 출력전압의 리플 성분을 줄이려는 연구가 진행 되어 왔다. 3,4,5)

본 연구에서는 직류전압전류방식에 의해 DC 리액터를 소거하고 양방향 전류도 통기능을 가진 전압형 정류기에 전류제어 PWM 방식을 도입하여 교류입력전류를 정현파에 가깝게 제어하여 저차 고조파 제거용 filter의 용량을 줄이고 출력전압의 리플을 억제하며 기준전류의 위상을 변화시켜 역률을 개선시키고 필요에 따라 기준전류가 상전압의 위상보다 앞서게 하여 전상역률을 얻을 수 있도록 하였다.

전류제어형 PWM에는 Hysteresis방식, 전류오차 삼각파변조방식, Predictor방식 등이 있다. 6) 인버터의 경우에는 전동기의 역기전력을 측정하기 어렵지만 정류기의 경우 3상 전원이 전동기 역기전력을 해당하여 이를 정확하게 측정할 수 있다. 따라서 삼각파 변조방식이 우수한 특성을

나타낼 수 있으며 스위칭주파수가 제한되는 장점이 있어 본 연구에서는 이를 적용하여 PWM정류기 system의 특성을 해석하고 시뮬레이션을 행하였다.

## II. 제어장치의 구성

시스템의 기준전류와 측정 상전류 사이의 전류오차를 삼각파와 비교하는 PWM 제어방식으로 Power TR의 Switching Mode를 결정한다. 기준전압  $V_{dc}$ 와 DC link전압의 차인 전압오차를 PI 제어기를 거친 후에 기준전류의 크기인  $I_m$ 으로 한다. 선간전압을 변압기로 낮춘 후  $30^\circ$  위상율이동시켜  $i_{abc}$ 를 만들고 여기에  $I_m$ 을 곱하여 기준전류  $I_{abc}$ 를 만든다. 이전류와 Hall 소자로 측정한 각 상전류의 차이가 전류의 오차가 되고 PI제어기를 거친다. 이 전류를 삼각파와 비교하여 Switching Mode가 결정되고 TR구동회로의 Base Drive로 입력되어 각 상전류를 제어하는 PWM방식 정류기가 된다.

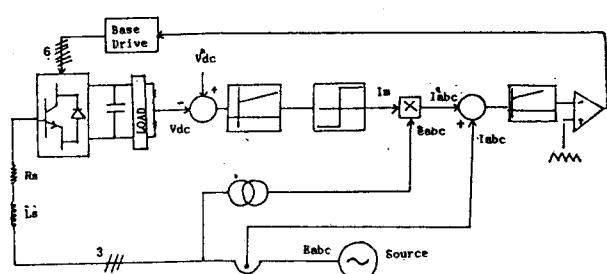


그림 2.1 제어장치의 구성도

### III. 시스템 해석

#### (1) 전압 Switching Matrix

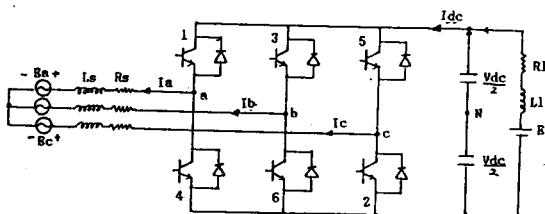


그림 3.1 PWM 정류기 회로도

그림 3.1의 PWM정류기 전체 회로도와 같이 DC Link전압에 N점을 잡고 각 상 전압  $V_{an}$ ,  $V_{bn}$ ,  $V_{cn}$  을 정의하면 시스템에서 발생할 수 있는 스위칭 Mode는 그림 3.2과 같이 모두 8 Mode이다.

각 Node Voltage  $V_n$ 은

$$V_n = \frac{V_{dc} * S_n^m}{2}$$

$m=1, 2, \dots, 8$ 로 나타낼 수 있다.  
이 때  $V_n = [V_{an} \ V_{bn} \ V_{cn}]$ ,  $S_n^m = S_n$ 의 m번째 column

단

$$S_n = \begin{bmatrix} 1 & 1 & 1 & -1 & -1 & -1 & 1 & -1 \\ -1 & -1 & 1 & 1 & 1 & -1 & 1 & -1 \\ 1 & -1 & -1 & -1 & 1 & 1 & 1 & -1 \end{bmatrix}$$

선간전압 Matrix  $V_l = S_l * V_n$  이므로

단,  $V_l = [V_{ab} \ V_{bc} \ V_{ca}]^t$ ,

$$S_l = \begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \\ -1 & 0 & 1 \end{bmatrix}$$

그러므로

$$V_l = \frac{V_{dc} * S_l * S_n}{2}$$

이다.

	2							
$V_{an}$	1	1	1	$\frac{V_{dc}}{2}$	-1	-1	-1	1
$V_{bn}$	-1	-1	1	1	1	1	-1	1
$V_{cn}$	1	-1	-1	-1	1	1	-1	1
Mode	1	2	3	4	5	6	7	8

그림 3.2 전압 Switching Mode

#### (2) 전류 Switching Matrix

그림 3.3에서 각 Switching Mode에서의 출력 전류  $I_{dc}$ 와 상전류의 관계를 나타냈으며 이때 출력 전류는

$$I_{dc} = S_i * I_{abc}$$

로 표현된다.

단,  $I_{abc} = [I_a \ I_b \ I_c]^t$

$$S_i = S_i^m$$

$$S_i = \begin{bmatrix} 0 & 1 & 0 & 0 & -1 & 0 & 0 & 0 \\ -1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & -1 & 0 & 0 & 1 & 0 & 0 \end{bmatrix}^t$$

Tr1								
Tr2								
Tr3								
Tr4								
Tr5								
Tr6								
Mode	1	2	3	4	5	6	7	8
$I_{dc}$	- $I_b$	$I_a$	- $I_c$	$I_b$	- $I_a$	$I_c$	0	0

그림 3.3 각 Mode에서의 도통전류

#### (3) dq 변환식

일반적으로 3상 평형전압 및 전류는 다음과 같이 dq 변수로 표시할 수 있다.

$$V_{dq} = S * V_{abc}$$

$$I_{dq} = S * I_{abc}$$

여기서

$$S = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & \frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & \frac{\sqrt{3}}{2} \end{bmatrix}$$

$$\text{상전압 } V_{abc} = [V_{as} \ V_{bs} \ V_{cs}]^t$$

본 시스템에서는 Node Voltage로  $V_{dq}$ 를 정의해도 무방하므로

$$V_{dq} = S * V_n$$

를 만족한다. 그러므로

$$V_{dq} = S * V_n = S * S_n * \left(\frac{V_{dc}}{2}\right) = S_d q * V_{dc}$$

$$I_{dc} = S_i * I_{abc} = S_i * S * I_{dq} = S_d q * I_{dq}$$

이다.

따라서 dq변환된 Switching Matrix  $S_{dq}$ 는 아래와 같다.

$$S_{dq} = \begin{bmatrix} \frac{1}{16} & \frac{2}{16} & \frac{1}{16} & -\frac{1}{16} & \cdot \frac{3}{16} & -\frac{1}{16} & 0 & 0 \\ \frac{1}{\sqrt{2}} & 0 & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & 0 & \frac{1}{\sqrt{2}} & 0 & 0 \end{bmatrix}$$

#### (4) system의 회로 방정식

컴퓨터의 출력단에 역기전력  $E$  [V]를 발생하는 부하를 가정하고 전압방정식을 세우면 다음과 같다.

$$\frac{d}{dt} \begin{bmatrix} I_q \\ I_d \\ I_L \\ V_{dc} \end{bmatrix} = \begin{bmatrix} -\frac{R_s}{L_s} & 0 & 0 & \frac{S_k}{L_c} \\ 0 & -\frac{R_s}{L_s} & 0 & \frac{S_k}{L_c} \\ 0 & 0 & -\frac{R_L}{L_L} & -\frac{1}{L_L} \\ S_k & -\frac{S_k}{C} & \frac{1}{C} & 0 \end{bmatrix} * \begin{bmatrix} I_q \\ I_d \\ I_L \\ V_{dc} \end{bmatrix} + \begin{bmatrix} \frac{1}{L_s} & 0 & 0 & 0 \\ 0 & \frac{1}{L_s} & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{L_L} \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} E_q \\ E_d \\ E_L \\ E \end{bmatrix}$$

단  $E_d$ : 전원 전압,  $V_{dq}$ : Node 전압  
 $Z_s, Z_L$ : line & load impedance

#### IV. 시뮬레이션

PWM컴퓨터가 원하는 동작특성을 나타낸을 검증하기 위하여 III절에서 구한 회로 방정식을 이용하여 COMPUTER 시뮬레이션하였다. 전체 PROGRAM의 순서도는 우측과 같다.

초기조건을 기준전압 250 [V], 초기 충전전압 200 [V]로 주었을 때의 전압과 전류파형을 보았다. 그림 4.2-(a)에서 정상상태일 때 A상의 실제전류가 기준전류와 같은 위상을 가지며 따라감을 보였으며 그림 4.2-(b)의 정류기 출력파형  $V_{dc}$ 도 과도상태 이후에는 기준전압과 거의 일치함을 나타냈다.

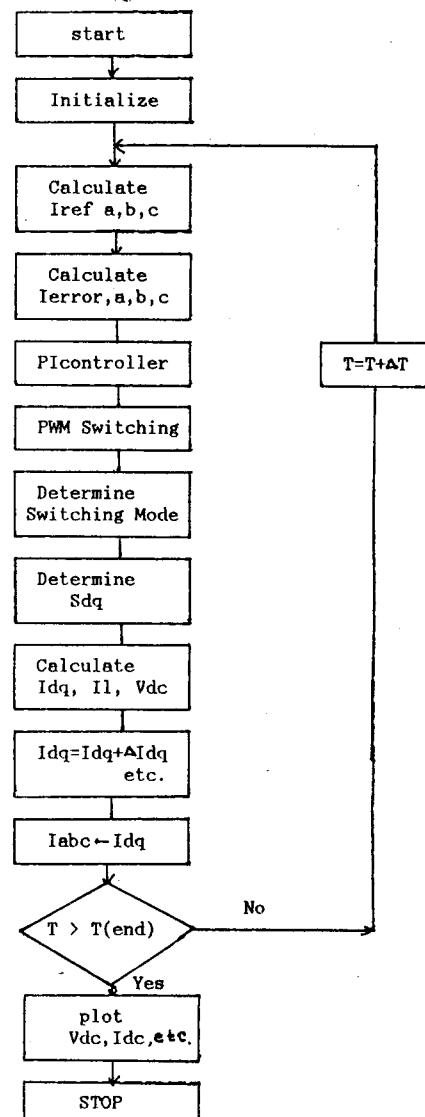


그림 4.1 Flow Chart

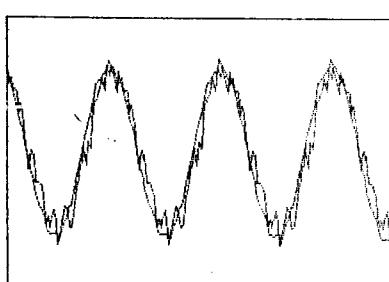


그림 4.2-(a) 기준전류와 실제전류

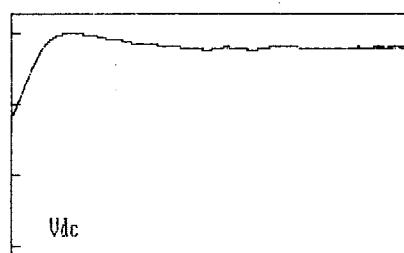


그림 4.2-(b) PWM컴퓨터 출력전압파형

#### V. 결론

본 연구에서는 전류제어형 PWM정류기의 동작을 해석하고 시스템을 회로 방정식으로 표현했으며 시뮬레이션을 통하여 시스템의 동작 특성을 규명하였다.

앞으로 시스템 특성방정식에 대한 고찰과 필터의 용량에 따른 고조파의 변화에 대한 연구 및 정확한 전류제어를 위한 Switching방식에 대한 고찰이 요망된다.

이 시스템은 억지기선 및 고조파의 측면에서 기존의 정류기보다 우수하며 제어방식의 변경을 통해 다양한 응용 분야가 예상된다. 특히 PWM 인버터와 조합하여 회생 가능한 교류전동기 제어시스템 또는 계통 내의 무효전력 보상장치로의 역할이 기대된다.

- [2] S.K.Biswas,M.S.Mahesh and B.S.R.Iyengar, "Simple new PWM patterns for thyristor three-phase AC/DC converters", IEE Proc., Vol.133, Pt.B, No.6, pp.354-358, Nov., 1986

- [3] D.M.Brod and D.W. Novotny, "Current control of VSI-PWM inverters", IEEE Trans Ind. Appl., Vol IA-21, pp 562-570, May/June 1985.

- [4] B.T. Ooi,J.W.Dixon, An Integrated AC Drive Using A Current Controlled PWM Rectifier, PESC.1986 pp.494-501

- [5] K.Kinoshita and Y.Watanabe, "Investigation of combining PWM with phase leading method applied in AC power control circuit", Trans.IEE Japan Vol.61-B77, pp.1-8, Aug., 1986

#### VI. 참고 문헌

- [1] S.R.Doradla,C.Nagamani and S.Sanyal, "A sinusoidal pulselwidth modulation three-phase AC to DC converter fed DC motor drive", IEEE Trans. Ind. Appl., Vol. IA-21, No.6, pp.1394-1408, Nov./Dec., 1985