

DDC 신호방식의 계단파 PWM 인버터

정 언 택\*, 한 경 회\*, 이 종 수\*\*  
 \* : 명지대학교, \*\* : 영진전문대

A Stair Case Waves PWM Inverter of DDC Signal Method

Y.T.CHUNG\*, K.H.HAN\*, J.S.LEE\*\* °

\* : MYUNG-JI UNIVERSITY, \*\* : YEUNGJIN JUNIOR COLLEGE

1. 서 론

신뢰성 있는 인버터 출력력을 얻기 위해서는 DDC (digital direct control) 신호방식이 요구된다. 이러한 신호방식으로는 캐리어 삼각파 신호에 대한 비고기존신호의 샘플링을 위한 natural sampling 방식이 있으나 스위칭 시간이 초월함수로 되어 requal sampling 방식으로 디지털화 하였다.<sup>1)</sup>

본 연구는 기존신호에 대한 동기식 PWM 신호를 얻는 natural sampling 의 스위칭 시간을 임정범위로 계수화 한 DDC 신호 방안을 제시하였다. 또 이 신호로 동작하는 5전위 계단파 PWM 인버터를 운전하고 그 특성을 검토하였다.

2. 동기식 PWM 신호

2.1 스위칭 위치

3전위 W형 PWM 신호를 변조하는 방식은 그림 1(a)와 같이 기준정현파신호 v와 캐리어 삼각파신호 er, er'로부터 동기형 PWM 출력을 갖도록 변조된다. 그림 1(b)의 v > er, v < er'인 구간출력을 나타내는 스위칭위치 θ(t)는 그림 1(c)이다. 이때 스위칭 온 θ<sub>1</sub>(t)와 스위칭 오프 θ<sub>2</sub>(t)는

$$\left. \begin{aligned} \theta_1(t) &= (-1)^m \pi a \sin \omega st \\ \theta_2(t) &= (-1)^{m+1} \pi a \sin \omega st \end{aligned} \right\} \quad (1)$$

단, a = V<sub>m</sub> / E<sub>r</sub>  
 n = 1, 2, 3, ...

이다. 이는 0-π와 π-2π가 서로 같은 부호를 가지므로, 0-π인 반주기 동안에 있어서 스위칭 위치값의 계산을 위하여 퍼유니트 전압- 위상관계를 나타내면 그림 2와 같다. 캐리어 삼각파 er, er'를 나타내는 직선과 정현파 특성의 θ<sub>1</sub>(t)와 θ<sub>2</sub>(t)는 그림 2로부터

$$\left. \begin{aligned} \theta_1(t); y &= 2p\theta_1(t) - (2m-1) = -a \sin \pi \theta_1(t) \\ \theta_2(t); y &= 2p\theta_2(t) - (2m-1) = a \sin \pi \theta_2(t) \end{aligned} \right\} \quad (2)$$

단, P = PWM 펄스수, n = 1, 2, 3, ... P

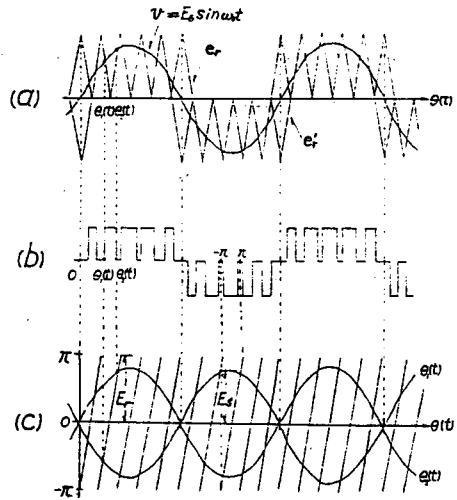


그림 1. 신호와 스위칭위치

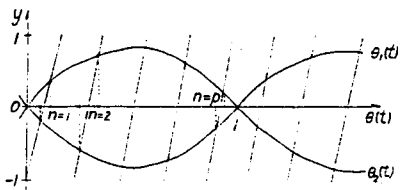


그림 2. 전압- 위상 스위칭관계

식(2)의 관계를 갖는다. 식(2)로부터 p = 5, a = 0.8인 경우의 스위칭위치수는 2p 이고 그 계산결과치는 표 1과 같다. 표 1의 각운력 신호중 홀수번호는 그림 2의 θ<sub>1</sub>(t) 값이고, 짝수번호는 θ<sub>2</sub>(t)의 값이다. X(I) 값은 스위칭위치값으로 식(2)를 만족하는 삼각파 값 TRI(I) 과 정현파 값 SIN(I) 의 차이(DIFF)가 10<sup>-5</sup> 이상의 허용오차 범위이다. 이 값의 범위는 ROM 의 각 data line 의 주소번호를 999(한주기 번지 1998)로 하여 3상의 3의 배수 위상차를 갖는 10<sup>-5</sup> 범위 유효 자릿으로 한것이다.

2.2 ROM data 작성

3전위 PWM 신호에 의한 인버터 출력의 유도부하에 적용하기 위해서는 PWM 발생신호와 동기전력 제어신호가 필요하다. 따라서 표 1의  $10^{-3}$  범위의 유효자극 번저인 999번저를 PWM 발생신호 ROM1 과 동기전력 제어신호 ROM2 로 각 ROM 의 data line 범 data 가 입력될 주소번저가 표 2와 같이 작성된다.

ROM 1 의 data line D0-D5 의 주소번저 구간을 그림 2의  $\theta_{21}(t) - \theta_{22}(t)$  구간으로 각 data line 에 data 가 입력될 주소번저를 나타낸다. ROM 2 는 ROM 1 의 data line 번호와 같은 data line 번호 첫펄스 오프주소+1번저에서 999+(첫펄스 온주소-1) 번저 까저로 기록하여 PWM 펄스 오프후 발생하는 동기전력을 흡수하는 신호를 공급한다.

2.3 변조신호의 특성

표 2의 ROM1 data line 으로 부터 그림 1(b) 의 PWM 파 싯호치 E 는 그림 2의 머 유니트 전압-위 상관계에서 식(3)으로 표시된다.

$$E = \sqrt{\frac{1}{T} \int_0^T f^2(t) dt} = \sqrt{\frac{P}{m_m} \theta_{2m}(t) - \theta_{1m}(t)} \quad (3)$$

식(3)은 식(2)의 임의로 선정한 PWM 펄스수 P 에 따라 각 변조비 a 에 대한 PWM 싯호값을 알 수 있다. 따라서 변조비 1.0일 때의 싯호치 E 에 대한 각 변조비 범 싯호치의 비율에 따라서 일정비 E / F특성을 갖는 주파수 F를 알 수 있게 된다.

일정비 E/F 값을 갖는 변조비 a 와 주파수 F 의 관계도 부터 전동기 운전의 기준주파수를 60 [Hz] 로 할 때 변조비  $a_n$  과 인버터 출력전압 V 는

$$\left. \begin{aligned} a_n &= (F_n / 60)^2 \\ V &= E * \text{인버터 권원전압} \end{aligned} \right\} \quad (4)$$

로 된다. 이로 부터 V/F (일정자속) 제어를 위한 주파수 범 변조비와 PWM 싯호치는 표 3과 같다.

표3의 계산기준은 표1의 스위칭위저를  $10^3$  배 범 위인 data 로 제한하였으므로 E/F 의 값은  $10^{-3}$  까지 오차가 없음을 알 수 있다. 여기서 data 번저범위를 확대하면 출력오차는 그 범위만큼 축소된다. 또한 PWM 펄스수 변화에 대한 일정변조비에 있어서 식(4)의 값은 변동이 없었으며, 이는 PWM 펄스수가 고조파 발생 차수에만 관계<sup>2)</sup> 될 뿐 E/F 값은 변동이 없는 관계이다.

2.4 DDC 계통 구성

교류전원으로 부터 가변전압, 가변주파수의 출력을 갖는 인버터 운전을 위한 DDC 방식의 신호 변환 계통은 그림 3과 같다.

이 계통은 타임어(주파수) 설정 속도에 의한 번저 막은며, 2개의 ROM, 각 ROM 출력파형 합성회로, 인

버터 구동회로 및 인버터로 구성된다.

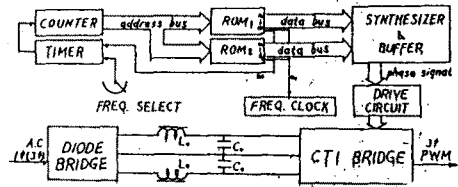


그림 3. DDC 신호 계통도

3. 계단파 인버터회로

3.1 인버터 구동회로

ROM1 과 ROM2 의 각 data line D0-D5 로 부터 번저와 포토크플럭에 의한 각 상별도 독립된 파형합성회로가 구성된다. 그림 4는 한상분으로 ROM1 과 ROM2 의 파형합성된 정 부 3전위 출력신호이다.

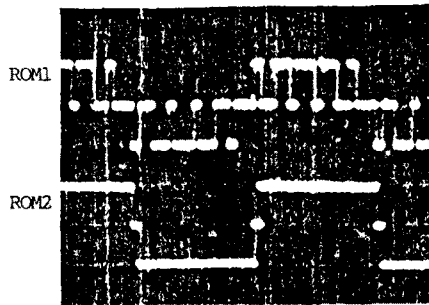


그림 4. 인버터 구동신호 파형

3.2 인버터 회로

3전위 PWM 신호의 오프구간에 있어서는 유도부하의 중심점 전위에 대한 동기전력이 발생하게 된다. 따라서 그림 5와 같이 중심점 전위를 갖는 CTI (complementary transistor inverter) 기본회로<sup>2)</sup>를 유도부하에 운전하기 위해서는 동기전력 소거신호회로가 부가된다.

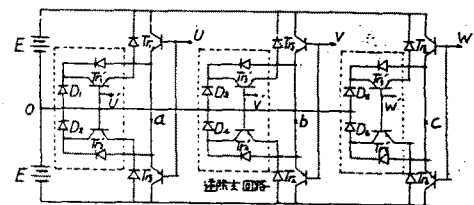


그림 5. CTI 회로

그림 5의 U, V, W 단자에는 그림 4의 ROM1 신호가, U', V', W' 단자에는 ROM2 신호가 각각 상별도 NPN - PNP 상보형 트랜지스터를 구동시킨다. 그림 6은 전동기부하의 3전위 상전압과 5전위 선간전압의 특성을 보인것으로 고조파발생추파대의 3배수 고조파가 개선됨을 전류파형에서 알 수 있다.

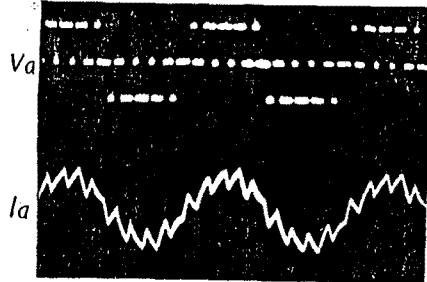
4. 결 론

동기식 W 형 PWM 신호의 스위칭위치에 의한 DDC 방식 신호는 PWM 펄스수에 따라 주파수별 변조비의 스위칭위치가 계산된 ROM data table 의 주소번지 작은 턴도 발생되어 이에 의한 V/F 제어 특성은 다음과 같다.

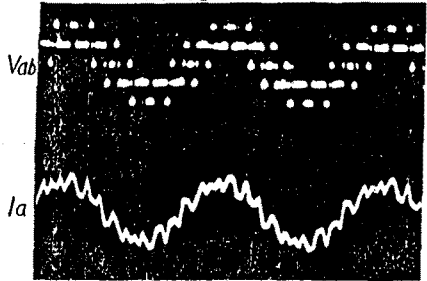
- (1) natural sampling 의 스위칭위치를 메모리하므로 계산시간이 절약된다.
- (2) 변조오차를  $10^{-3}$  범위일때 11비트 주소번지로 3상출력을 구성할 수 있으며, 변조오차 범위에 따라 주소번지는 확장된다.
- (3) 제어주파수 간격에 따라 임정전원으로 부하 V/F 운전이 되고,
- (4) CTI 확로는 3전위 PWM 신호이므로 단상운전이 가능하며, 5전위 3상 PWM 출력이 된다.

참 고 문 헌

- (1). S.R.Bowes: "Microprocessor control of PWM inverters" Proc.IEEE, 128, 6, pp293-304, 1981.
- (2). J.S.Lee: "Three phase stair casewaves PWM inverter of complementary transistor bridge method" KIEE, 37, 2, pp42-48, 1987.



(a) 상출력 파형



(b) 선간출력 파형

그림6. 유도전동기의 파형

표1.

PWM PULSE=5 A=0.3				
COUNT	X(I)	TRI(I)	SIN(I)	DIFF
1	.8008422852D-01	-.1991577148D+00	.1991569499D+00	-.7649486457D-06
2	.1323028564D+00	.3230285645D+00	.3230216620D+00	.6902472228D-05
3	.2444305420D+00	-.5556945801D+00	.5557015822D+00	.7002120192D-05
4	.3737945557D+00	.7379455566D+00	.7379389676D+00	.6589023649D-05
5	.4223678589D+00	-.7763214111D+00	.7763250679D+00	.3656767619D-05
6	.5776321411D+00	.7763214111D+00	.7763250510D+00	-.3639879080D-05
7	.6262054443D+00	-.7379455566D+00	.7379389406D+00	-.6616032353D-05
8	.7555694580D+00	.5556945801D+00	.5557015319D+00	-.6951808721D-05
9	.8676971436D+00	-.3230285645D+00	.3230215980D+00	-.6966455734D-05
10	.9199157715D+00	.1991577148D+00	.1991568822D+00	.8326850302D-06

표2.

ROM 1								PWM PULSE=5 A=0.8		
D0	D1	D2	D3	D4	D5	D6	D7			
80-132	1079-1131	746-798	1745-1797	1412-1464	413-465	1999	0-999			
244-373	1243-1372	910-1039	1909-40	1576-1705	577-706					
422-577	1421-1576	1088-1243	89-244	1754-1909	755-910					
626-755	1625-1754	1292-1421	293-422	1958-89	959-1088					
867-919	1866-1918	1533-1585	534-586	201-253	1200-1252					
A+	A-	B+	B-	C+	C-			RESET		FREQ.

ROM 2					
D0	D1	D2	D3	D4	D5
133-1078	1132-79	799-1744	1798-745	1465-412	466-1411
A+	A-	B+	B-	C+	C-

표3.

PWM PULSE=5			
F	A	E	E/F
47	.6136112000	.63324560796D+00	.1347331081D-01
48	.6400000000	.64265076052D+00	.1338855751D-01
49	.6669444000	.65802735505D+00	.1342912969D-01
50	.6944444000	.67007462271D+00	.1340149245D-01
51	.7225000000	.68337398253D+00	.1339948985D-01
52	.7511111000	.69641941386D+00	.1339268104D-01
53	.7802780000	.71063352018D+00	.1340817963D-01
54	.8099999000	.72456893731D+00	.1341794143D-01
55	.8402780000	.73688533708D+00	.1339791522D-01
56	.8711111000	.75279402388D+00	.1344632186D-01
57	.9025000000	.76354436675D+00	.1339551521D-01
58	.9344444000	.77781745931D+00	.1341064585D-01
59	.9669444000	.79309520236D+00	.1344229157D-01
60	1.0000000000	.80436310209D+00	.1340605170D-01