

몬테 칼로 방법을 이용한 실리콘 MOSFET의 드레인영역에서  
77 K 와 300 K 의 Impact Ionization 특성

\*이 준 구, \*박 영 준, 한 민 구  
서울대학교 전기공학과 \*서울대학교 전자공학과

Impact Ionization Characteristics Near the Drain of  
Silicon MOSFET's at 77 and 300 K Using Monte Carlo Method

\*Jun-Koo Rhee, \*Young-June Park, and Min-Koo Han  
Dept. of Electrical Eng., Seoul National Univ.  
\*Dept. of Electronics Eng., Seoul National Univ.

Abstract

Hot electron simulation of silicon using Monte Carlo method was carried out to investigate impact ionization characteristics near the drain of MOSFET's at 77 and 300K. We successfully characterized drift velocity and impact ionization at 77 and 300 K employing a simplified energy band structure and phonon scattering mechanisms. Woods' soft energy threshold model was introduced to the Monte Carlo simulation of impact ionization, and good agreement with reported experimental results was resulted by employing threshold energy of 1.7 eV. It is suggested that the choice of the critical angle between specular reflection and diffusive scattering of surface roughness scattering may be important in determining the impact ionization characteristics of Monte Carlo simulation near the drain of MOSFET's.

기관전류에 대한 정확한 해석이 가능해지면 게이트와 기관전류의 상관관계에 의해 게이트전류를 예측 할 수 있게 된다[3][4].

MOSFET의 기관전류의 원인이 되는 impact ionization 은 전자에너지분포의 고에너지 tail 형태의 함수가 된다. 비교적 약한 전계에서는 energy relaxation 근사 방법에 의한 해석이 가능하지만 매우 강한 전계에서는 hot carrier에 의한 에너지분포함수와 속도분포함수의 일그러짐 때문에 이 방법에 의한 예측이 부정확하게 된다[5]. 몬테 칼로 방법은 강한 전계에서 고에너지 영역을 해석하는 가장 적절한 방법으로 알려져 있다.

본 연구는 MOSFET 소자의 드레인에 가까운 채널 영역에서와 같이 고전계가 걸리며 캐리어의 흐름과 수직방향의 전계가 인가되어, 반도체표면과의 표면충돌이 있는 경우의 77K와 300K의 캐리어의 impact ionization을 모델링하기 위한 기초작업이다. 몬테 칼로 방법을 이용하여, 고에너지 영역의 에너지분포를 시뮬레이션하기 위해 실리콘 에너지밴드의 non-parabolicity를 고려하고 impact ionization을 고려하여, 77K와 300K의 강한 전계가 인가된 inversion layer에서 경계면에 대한 직각전계의 변화와 경계면의 diffusive scattering과 specular reflection의 임계각도(AS)의 변화[6]에 따른 impact ionization rate의 변화를 관찰하였다.

I. 서 론

실리콘은 고밀도집적, 균일한 결정, 고속소자의 제작에 적합하여 CMOS에 널리 이용되고 있다. COMS는 저전력 소비의 잇점이 있고, 저온에서 동작시킴으로서 소자특성을 향상시키게 된다[1]. 그러나 CMOS의 고밀도 집적에 따라 실리콘소자의 크기가 매우 감소하게 되고 소자의 내부의 강한 전계에 의하여 impact ionization이 증가하게 된다. 소자를 저온동작시킴에 따라 impact ionization의 영향은 더욱 커지게 되는데[2], 이것은 소자의 노화에 직접적인 관련이 있다[3]. 따라서 MOSFET 소자의 신뢰도를 향상시키기 위하여 impact ionization 에 의한 기관전류를 감소시켜야 한다. 또한 게이트전류의 증가에 따라 소자의 노화가 심해지게 되는데

II. 77 K 와 300 K 에서 전자의 모델링

몬테 칼로 시뮬레이션을 이용하여 실리콘의 에너지밴드 구조에 따른 전자의 에너지분포에 관한 연구가 보고되고 있으나[7][8], 실리콘의 에너지밴드의 구조가 복잡하고, 이에 따른 scattering rate의 계산이 매우 복잡하여 방대한 양의 컴퓨터 메모리와 계산시간이 필요하게된다. 본 연구에서는 non-parabolicity를 고려한 구형 에너지밴드 근사법을

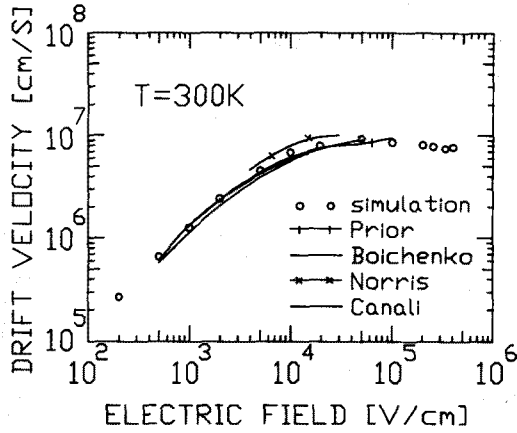


그림 1.(a)

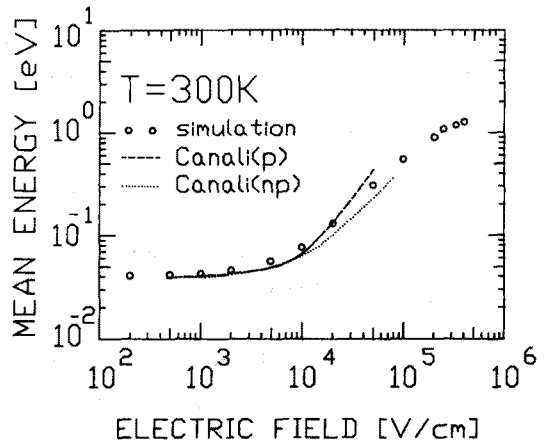


그림 2.(a)

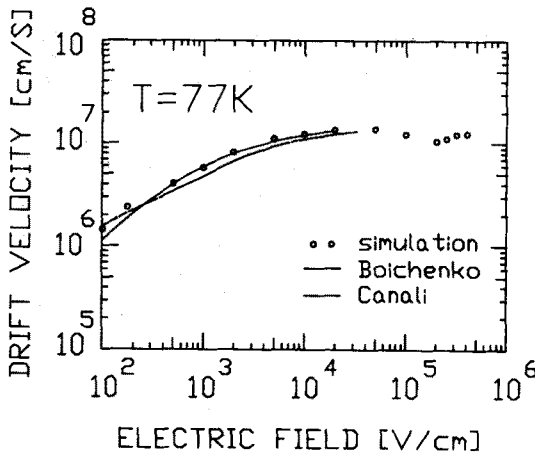


그림 1.(b)

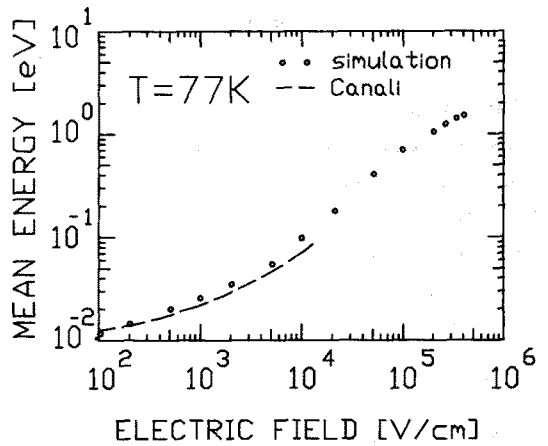


그림 2.(b)

그림 1. 인가전계에 따른 실리콘 전자의 유동속도  
(a) 300 K, (b) 77 K [14][15][16]

그림 2. 인가전계에 따른 실리콘 전자의 평균 에너지  
(a) 300 K, (b) 77 K [16][17]  
; 그림 (a)의 (p)와 (np)는 각각 parabolic band, nonparabolic band를 나타낸다.

선택하였는데, bulk와 inversion layer의 impact ionization의 모델링이 가능하였다.

본 연구에는 phonon scattering mechanism으로 acoustic phonon scattering과, 고온(630K) optical phonon scattering, 저온(190K) optical phonon scattering을 채택하였다[9][10]. 그림 1 과 그림 2 는 각각 77K와 300K에서 실리콘 bulk의 전자 유동속도와 평균에너지를 전계의 함수로 나타낸 것이다. 인가 전계가  $1 \times 10^5$  V/cm 이하의 영역에서, 몬테 카를로 시뮬레이션에 의한 77K와 300K의 전자 유동속도가 실험결과와 5% 이내에서 일치하였다. 전자의 에너지가 2 eV 이상의 영역에서 실리콘의 conduction band의 density-of-state가 매우 적어져 scattering rate가 작아지게 되어 [7] 유동속도의 포화 특성을 나타내게 되는데, 이러한 현상은 본 논문의 영역을 벗어나므로 고려하지 않았기 때문에 인가전계가  $1 \times 10^5$  V/cm 이상인 영역에서 포화 유동속도가 15% 정도 감소함이 나타나고 있다. Impact ionization scattering은 Woods의 soft energy

threshold 모델[11]이 사용되었다. Woods의 모델에 의한 impact ionization scattering rate는,  $E_{th}$  를 impact ionization의 threshold energy,  $N$ 을 ionization을 일으킬 수 있는 valence band의 전자밀도,  $E$  가 충돌하는 전자의 에너지라고 할 때,

$$\frac{1}{\tau} = \frac{Ne^4}{8\pi\epsilon E_{th}(2m^*E)^{1/2}} \left[ \frac{E}{E_{th}} - 1 \right]$$

단,  $\epsilon$  : 유전율

$m^*$  : 전자의 유효질량

이다. 본 연구에서는  $E_{th} = 1.7$  eV,  $N = 2.5 \times 10^{20}$  /cm<sup>3</sup> 을 채택하였다. Impact ionization이 일어난 후의 전자의 에너지  $E_a$  는,  $r$  이 0 과 1 사이에 균일하게 분포하는 난수,  $E$  가 충돌한 전자의 에너지,  $E_g$  가 실리콘의 band gap일 때,  $E_a =$

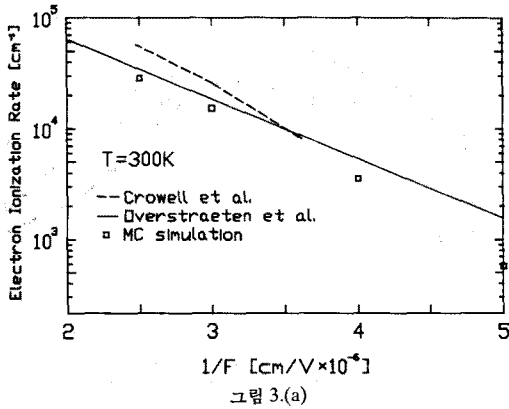


그림 3.(a)

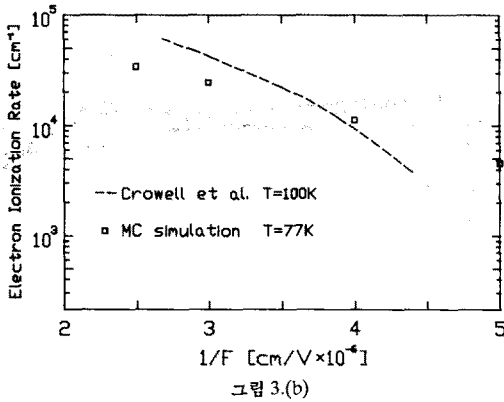


그림 3.(b)

그림 3. 인가전계의 역수에 따른 전자의 impact ionization rate (a) 300 K, (b) 77 K [18][19]

$(E - E_g) r/3$  으로 결정되었다[12]. 그림 3 은 77K와 300K에서 실리콘 bulk의 ionization rate를 전계의 역수의 함수로 나타낸 것이다. 77K의 ionization rate에 관한 실험자료는 보고된 자료를 구할 수 없기 때문에 100K의 자료[14]를 표시하였다. 그림 3 (b)의 몬테 칼로 시뮬레이션에 의한 77K의 ionization rate가 Crowell *et al.*[19]의 실험결과와 비교하였을 때, ionization rate 직선의 기울기의 차이가 나타나지만, 그림 3 (a)의 300K 자료에서 유추하여 비교해 볼 때 몬테 칼로 시뮬레이션에 의한 전자의 impact ionization 특성이 타당함을 알 수 있다. 본 연구에서 ionized impurity scattering도 고려되었으나, 강한 전계가 인가된 inversion layer에서 영향이 매우 적고, 몬테 칼로 시뮬레이션에서 scattering rate가 매우 커져 많은 계산 시간을 소요하게 되므로 ionized impurity scattering은 제외시켰다.

실리콘 표면과의 surface roughness scattering은 specular reflection과 diffusive scattering 모델[6]을 채택하였다. 계면에 충돌하는 전자의 법선에 대한 각도가 계면입계각(AS)보다 작은 경우 diffusive surface scattering을 하게 된다.

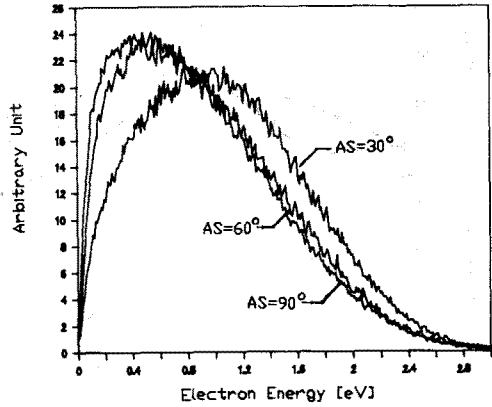


그림 4.(a)

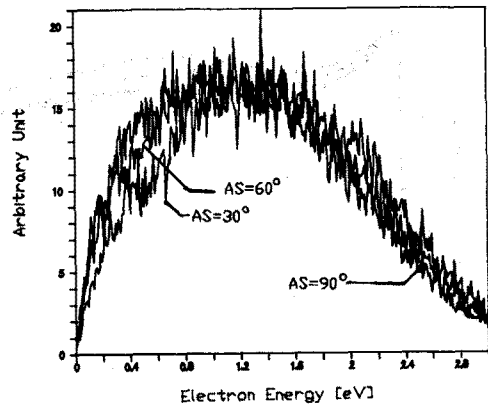


그림 4.(b)

그림 4. 77 K에서 AS의 변화에 따른 전자의 에너지 분포 (a)  $\epsilon_i = 2.5 \times 10^5$  [V/cm],  $\epsilon_n = 8 \times 10^5$  [V/cm] (b)  $\epsilon_i = 4.0 \times 10^5$  [V/cm],  $\epsilon_n = 8 \times 10^5$  [V/cm]

### III. Inversion Layer의 Impact Ionization 특성

MOSFET의 드레인 근처에는 매우 강한 평행전계( $\epsilon_i$ )와 직각전계( $\epsilon_n$ )가 인가되고 이 영역의 impact ionization 특성은  $\epsilon_i$  뿐만 아니라  $\epsilon_n$ 의 영향을 받게 된다. 게이트전압이 증가함에 따라 MOSFET의 saturation 영역에서 기판전류가 감소하게 되는데[2], 이것은 직각전계의 인가로 인하여 전자의 에너지 분포함수가 변하며 전자의 평균에너지의 감소하는 사실로서 설명될 수 있다. 그림 4는 77K에서 에너지밴드의 형태를 삼각형우물로 근사시킨 inversion layer의 몬테 칼로 시뮬레이션에 의한 전자의 에너지분포를 diffusive surface scattering의 계면입계각 AS의 변화와  $\epsilon_n$ 의 변화에 따라 보여 주고 있다. 전자의 에너지분포는  $\epsilon_n/\epsilon_i > 1$ 인 경우 AS의 변화에 많은 영향을 받게 된다. 그림 5와 그림 6에서 각각 77K와 300K에서 삼각형 우물로 근사화된 inversion layer의

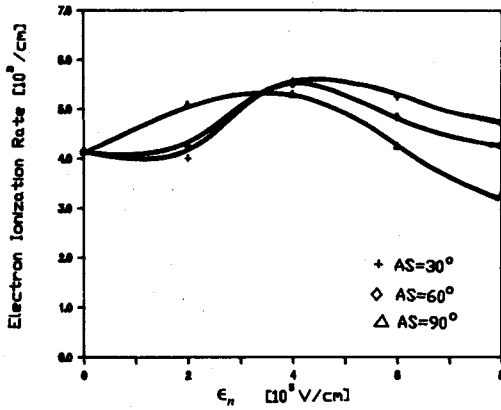


그림 5.(a)

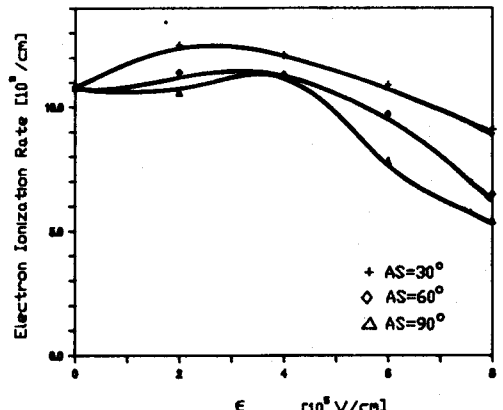


그림 6.(a)

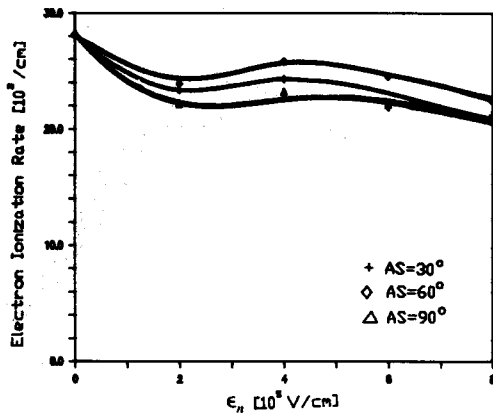


그림 5.(b)

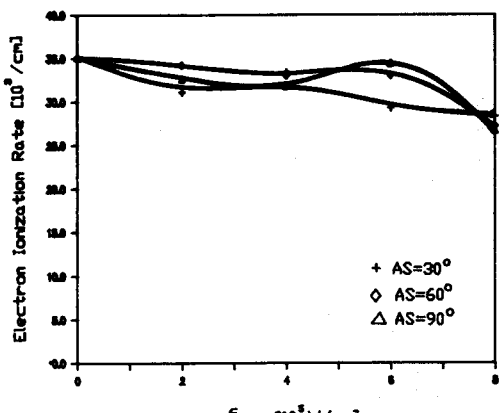


그림 6.(b)

그림 5. 300 K 에서 AS 값의 변화와  $\epsilon_n$ 의 변화에 따른 전자의 ionization rate  
(a)  $\epsilon_t = 2.5 \times 10^5$  [V/cm], (b)  $\epsilon_n = 8 \times 10^5$  [V/cm]

그림 6. 77 K 에서 AS값의 변화와  $\epsilon_n$ 의 변화에 따른 전자의 ionization rate  
(a)  $\epsilon_t = 2.5 \times 10^5$  [V/cm], (b)  $\epsilon_n = 8 \times 10^5$  [V/cm]

impact ionization rate의 특성을 제면입계각(AS)과 직각전계( $\epsilon_n$ )의 함수로 나타내었다.  $\epsilon_n/\epsilon_t \sim 1$  인 영역에서 AS 값의 변화의 영향이 비교적 적으나  $\epsilon_n/\epsilon_t \gg 1$  인 영역에서 AS 값에 따라 직각전계( $\epsilon_n$ )의 impact ionization에 대한 영향의 정도가 변화됨을 알 수 있다. 따라서 surface roughness scattering이 많이 일어나는 경우( $\epsilon_n/\epsilon_t \gg 1$  인 경우) 입계각의 결정은 드레인 영역에서 impact ionization rate를 결정하는데 있어 중요함을 알 수 있다. 본 연구의 몬테 칼로 시뮬레이션에 의하면  $\epsilon_n/\epsilon_t \sim 1$  인 영역에서는 전자의 운동이 bulk와 비슷한 특성을 지니고 있어[6], 그림 7 에서 볼 수 있듯이  $\epsilon_n$ 의 인가가 고에너지 tail의 분포를 증가시키고 impact ionization rate를 증가시킨다. 이는  $\epsilon_n$ 의 크기가 캐리어의 에너지를 증가시키는 방향으로 작용하는 영역으로 생각된다. 실험적으로는  $V_G$ 의 증가시 기판전류가 증가하다가 다시 감소하는데, 이는  $V_G$ 의 증가에 따른 드레인전류의 증가에 의한 것으로 간주되어 왔다. 그러나, impact ionization rate의 증가가 그림 5, 그림 6에서와 같이  $V_G$  증가에 따른

변화에도 받게 된다. 이 영향이 드레인 전류의 영향과 비교하여 정량적으로 어느정도의 크기인가를 알아내는 것이 앞으로의 연구과제이다.

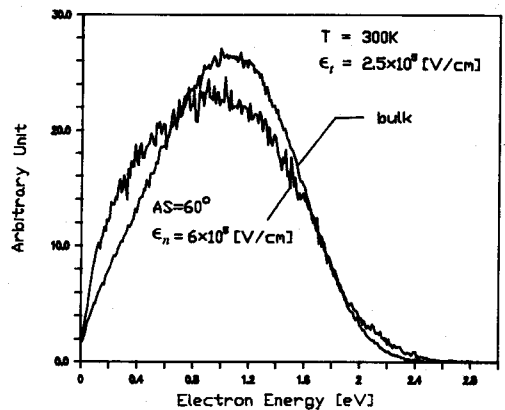


그림 7.  $\epsilon_n$ 의 변화에 따른 전자의 에너지분포 변화

IV. 결 론

본 연구에서는 실리콘의 에너지밴드 구조를 non-parabolicity를 고려한 구형 에너지밴드로 근사시키고, intervalley scattering을 대신하여 630K와 190K의 optical phonon scattering을 사용하고, Woods의 soft energy threshold impact ionization 모델을 사용한 몬테 카를로 시뮬레이션을 이용하여 77K와 300K에서 인가전계에 따른 전자의 유동속도와 impact ionization rate 특성을 구하였다.

직각전계가 인가된 채널에서 직각전계에 따른 전자의 에너지분포의 변화를 보였으며 몬테 카를로 시뮬레이션에서 surface scattering의 계면입계각도(AS)의 변화가 전자의 에너지분포와 impact ionization rate에 미치는 영향을 정량화하였다. 본 연구의 몬테 카를로 시뮬레이션에 의하면 계면입계각도의 결정이 MOSFET의 기관전류를 모델링하는데 있어 중요한 영향을 주는 것으로 나타났다.

본 연구에서 MOSFET의 inversion layer의 impact ionization특성에 관한 연구가 수행되었으나, 소자특성 해석에 적용하기 위해서는 드레인영역의 전자의 유동속도와 impact ionization의 비국부성(nonlocality)에 관한 연구가 [13] 선행되어야 한다.

참 고 문 헌

[1] A. E. Schmitz and J. Y. Chen, "Design, Modeling, and Fabrication of Subhalf-Micrometer CMOS Transistors," IEEE Trans. Electron Devices, vol. ED-33, p. 148, 1986.

[2] A. K. Henning, N. N. Chan, J. T. Watt, and J. D. Plummer, "Substrate Current at Cryogenic Temperatures: Measures and a Two-Dimensional Model for CMOS Technology," IEEE Trans. Electron Devices, vol. ED-34, p. 64, 1987.

[3] C. Hu, S. C. Tam, F. Hsu, P. Ko, T. Chan, and K. W. Terrill, "Hot-Electron-Induced MOSFET Degradation - Model, Monitor, and Improvement," IEEE Trans. Electron Devices, vol. ED-32, p. 375, 1985.

[4] S. Tam, P. Ko, C. Hu, R. S. Muller, "Correlation Between Substrate and Gate Current in MOSFET's," IEEE Trans. Electron Devices, vol. ED-29, p. 1740, 1982.

[5] K. Kato, "Hot-Carrier Simulation for MOSFET's Using a High Speed Monte Carlo Method," IEEE Trans. Electron Devices, vol. ED-35, p. 1344, 1988.

[6] Y. Park, T. Tang, and D. H. Navon, "Monte Carlo Surface Scattering Simulation in MOSFET Structures," IEEE Trans. Electron Devices, vol. ED-30, p. 1110, 1983.

[7] J. Y. Tang and K. Hess, "Impact Ionization of Electrons in Silicon (steady state)," Journ. of Appl. Phys., vol. 54, No. 9, p. 5139, 1983.

[8] S. E. Laux and M. V. Fischetti, "Monte Carlo Simulation of Submicrometer Si n-MOSFET's at 77 and 300 K," IEEE Electron Device Lett., vol. EDL-9, p. 467, 1988.

[9] D. Long, Phys. Rev., vol. 120, p. 2024, 1960.

[10] D. K. Ferry, "First-order Optical and intervalley scattering in semiconductors," Phys. Rev. B, vol. 14, No. 4, p. 1605, 1976.

[11] R. C. Woods, "Soft Energy Thresholds in Impact Ionization: A Classical Model," IEEE Trans. Electron Devices, vol. ED-34, p. 1116, 1987.

[12] J. M. Higman, K. Hess, C. G. Hwang, and R. W. Dutton, "Coupled Monte Carlo-Drift Diffusion Analysis of Hot-Electron Effects in MOSFET's," IEEE Trans. Electron Devices, vol. ED-36, p. 930, 1989.

[13] J. M. Higman, I. C. Kizilyalli, K. Hess, "Nonlocality of the Electron Ionization Coefficient in n-MOSFET's: An Analytic Approach," IEEE Electron Device Lett., vol. EDL-9, p. 399, 1988.

[14] B. L. Boichenko and V. M. Vasetskii, "Temperature Dependence of the Conductivity of Silicon in Strong Electric Fields," Soviet Physics-Solid State, vol. 7, p. 1631, 1966.

[15] C. Y. Duh and J. L. Moll, "Electron Drift Velocity in Avalanche Silicon Diodes," IEEE Trans. Electron Devices, vol. ED-14, p. 46, 1967.

[16] C. Canali, C. Jacoboni, F. Nava, G. Ottaviani, and A. Alberigi-Quaranta, "Electron Drift Velocity in Silicon," Phys. Rev. B, vol. 12, p. 2265, 1975.

[17] C. Jacoboni, R. Minder, and G. Majni, "Effects of Band Non-Parabolicity on Electron Drift Velocity in Silicon above Room Temperature," Phys. Chem. Solids, vol. 36, p. 1129, 1975.

[18] R. Van Overstraeten and H. De Man, "Measurement of the Ionization Rates in Diffused Silicon p-n Junctions," Solid-State Electronics, vol. 13, p. 583, 1970.

[19] S. M. Sze, Physics of Semiconductor Devices, New York: John Wiley & Sons, 1984.