

1 $\mu$ m 이하의 게이트 길이를 갖는 GaAs MESFET

조 현룡<sup>o</sup> 권 영세

한국 과학 기술원, 전기 및 전자공학과

GaAs MESFETs with the submicronmeter gate length

H. R. Cho<sup>o</sup> Y. S. Kwon

Dept. of EE, KAIST

Absrtact

GaAs MESFETs with the submicron gat are fabricated.  $G_{m,max} = 195\text{mS/mm}$  with the  $0.5\mu\text{m}$  gate length and  $G_{m,max} = 170\text{mS/mm}$  with the  $0.6\mu\text{m}$  gate lenth.  $f_{max} = 7\text{GHz}$  with the  $1.5\mu\text{m}$  gate length and the  $120\mu\text{m}$  gate width. We can estimate that  $f_{max} = 15\text{GHz}$  with  $0.6\mu\text{m}$  gate length and that  $f_{max} = 18 \sim 20\text{GHz}$  with the  $0.5\mu\text{m}$  gate length.

I. 서론

화합물 반도체로 GaAs를 이용한 소자는 Si에 비해 전자의 이동도가 크고 반질연성 기관이 존재함으로써 해서 1960년대 부터 Si 다음 세대의 초고주파, 초고속 소자로 주목을 받아왔다. 1970년대 중반에 GaAs FET가 GHz 이상에서 동작하는 저잡음 증폭기 및 고풍력 신호발생 증폭용으로 실용화되었다. 그후에 이것을 이용한 마이크로파, 밀리파 영역에 이르는 고주파에서의 MMIC(Monolithic Microwave Integrated Circuit)로 발전하게 되었다. 특히, 위성통신의 발전이 고도화되고 system의 디지털화, 가입자 무선등의 밀리파 영역에서 새로운 응용이 개발됨에 따라 그 중요성이 점점더해 고있다. 이같은 추세에 따라 국내에서도 GaAs FET 기술개발의 필요성이 증대되며, 그같은 기술을 바탕으로 MMIC, HEMT등 고도의 기술집약을 요하는 새로운 수요가 창출되고 있으며, 따라서 이러한 신기술의 개발이

필요하게되었다.

본실험에서는 GaAs MESFET을 제작하기 위한 단위공정의 확립과 그에따른 인자값의 최적조건 확립에 대한 연구가 수행되었다. 단위공정 중에서 미세패턴 제작, 금속 증착 및 열처리 공정기술이 확립되고, 이러한 단위공정으로부터 안정된 GaAs MESFET의 DC 및  $R_f$  특성을 얻을수 있었다.

II. GaAs MESFET의 제조공정

반도체 소자의 제작에는 단위공정 설계, 단위공정 확립 및 전과정의 공정조합에 따른 인자 값들의 결정이 요구된다. 이에 따라, 소자의 제작에 있어서 여러 형태의 공정을 조합하여 수행하고, 그 결과에 따른 인자 값을 최적화하는 작업을 하여 공정조건을 확립한다.

본 실험에서 사용된 wafer는 MOCVD로 증착된 것이며, Undoped Buffer(  $\sim 1 \times 10^{15}$  )를 약  $3\mu\text{m}$ ,  $N_D = 4 \times 10^{17}$  인 활성층을  $0.2\mu\text{m}$ , 저항집축을 위한  $n^+$ (  $\sim 4 \times 10^{18}$  )을  $0.1\mu\text{m}$  인 것을 사용하였다. GaAs MESFET의 제작에서 소오스와 드레인을 형성하기 위한 저항집축의 형성에 금속으로는 Au/Gc/Ni 이나 AuGe/Ni/Au를 사용하였다. AuGe/Ni/Au를 사용 할 경우가 AuGe/Ni 보다 표면의 평면도가 뛰여 있으며 저항 집축의 특성도 크게 차이를 보이지 않았다. 저항집축을 위한 열처리 방법은 적외선 전등을 이용한 금속열처리 방법(Rapid Thermal Annealing ; RTA)를 이용 하였다.

이 때에 제작된 MESFET의 저항접촉 특성은 TLM 방법으로 약  $8 \times 10^{-6} \Omega \text{cm}^{-2}$ 로 측정되었다.

다음으로 MESA의 형성은 습식식각을 이용하였고, 식각용액은  $1\text{NH}_4\text{OH}:1\text{H}_2\text{O}_2:100\text{H}_2\text{O}$  를 이용하여 약  $0.3\sim 0.4\mu\text{m}$ 의 MESA를 형성하였으며, 식각시간은 90초 정도였다.

공정과정 중 가장 중요한 단계가 바로 게이트의 형성이다. 미세 패턴의 형성은 AZ5214D를 이용한 상반전 공정 (Image Reversal Process)를 이용하여  $0.5\mu\text{m}$ 까지의 패턴을 형성할 수 있었으며, 금속 증착을 위하여 3층 PR의 PMMA-Ge-AZ5214D 구조를 이용한 Lift-Off 공정을 사용하였다. 이때, PMMA는 두께가 약  $1\mu\text{m}$  정도이고 Ge은  $100\text{\AA}$ , AZ5214D는 약  $0.3\mu\text{m}$  정도로 Coating하였다.

Recess를 형성하기 위해서는 3층 PR 구조를 이용한 Lift-Off 공정이 절대 필요하며 식각은  $1\text{NH}_4\text{OH}:1\text{H}_2\text{O}_2:500\text{H}_2\text{O}$  의 식각액을 사용한 습식 식각으로 포화전류를 측정하여 요구되는 포화전류에서 recess 식각을 정지한다.

게이트 금속으로는 Al을 thermal evaporator를 이용하여 증착하였다. 이 때 형성된 게이트의 전자현미경 사진을 그림 1에서 보여 준다. 그 다음으로, 전기 도금법에 의하여 Au를 약  $2\mu\text{m}$  정도 소오스, 그레이인 및 게이트 Pad 부분에 증착시키고, Polyimide 나  $\text{Si}_3\text{N}_4$  등의 유전체를 이용하여 Passivation 한 다음, 측정용 Jig 나 Package에 Bonding하여 모든 공정을 마치게 된다.

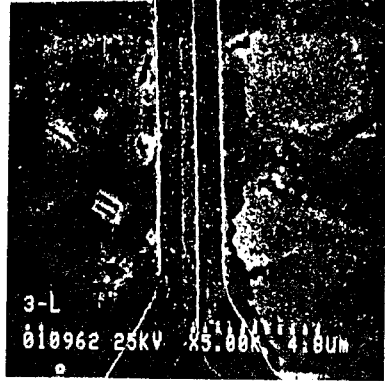
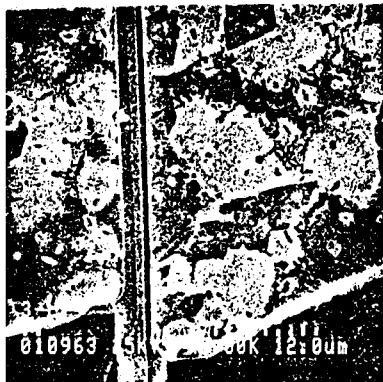


그림 1. 게이트 금속증착후의 전자현미경사진



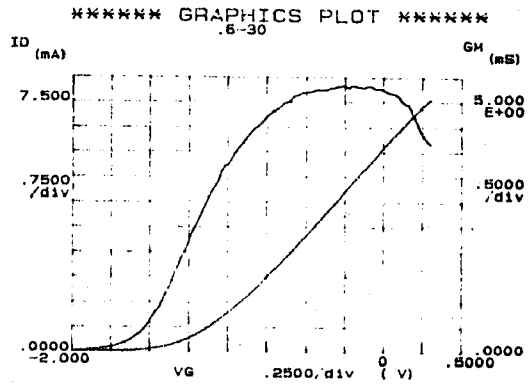
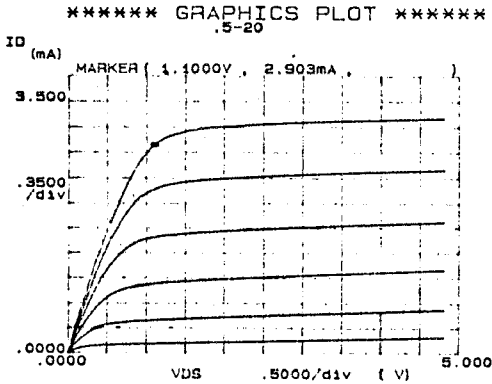
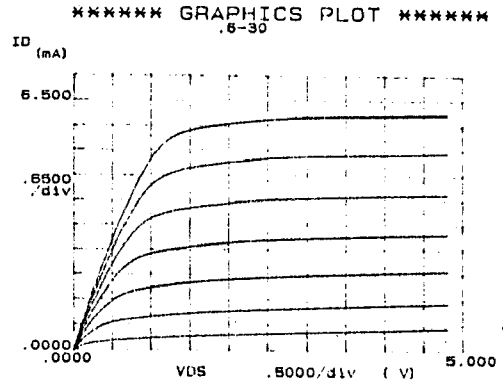
### III. GaAs MESFET의 측정

GaAs MESFET 특성의 측정을 DC 측정과  $R_f$  측정으로 구분하여 측정하였다. GaAs MESFET의 동작회로를 추출하는 것을 목적으로 할때, DC 측정에서는 주로 전압-전류(I-V) 특성과 게이트 쇼트키 장벽에 의한 트랜지스터의 인자값들을 추출한다. 또,  $R_f$  측정에서는 Network Analyser를 이용하여 S-Parameter를 측정하고, Noise Figuer Meter로 특정 주파수에서의 NF(Noise Figure)를 측정하게된다.

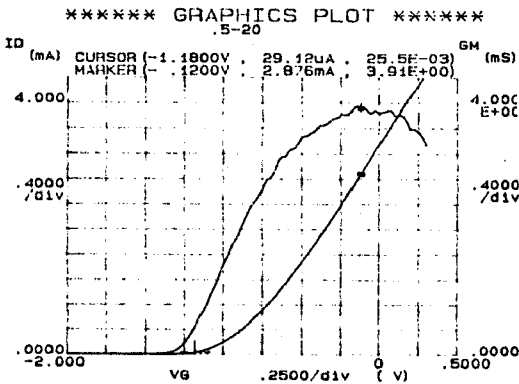
제작된 MESFET I-V 특성은 Gate 길이와 폭에 따라 그림 2에서  $0.5\mu\text{m}$  길이에  $20\mu\text{m}$  너비의 소자와  $0.6\mu\text{m}$  길이에  $30\mu\text{m}$ 의 너비를 갖는 소자를 보여 주고 있다.  $0.5\mu\text{m}$ 의 게이트 길이를 갖는 소자의 경우에는  $g_m$ 이 약  $195\text{mS/mm}$ 이고  $I_{DSS}$ 는  $170\text{mA/mm}$  이다.  $0.6\mu\text{m}$ 의 게이트 길이를 갖을 때에는  $g_m$ 이 약  $170\text{mS/mm}$ 였다.

$R_f$ 의 측정은 그림 3에서  $1.5\mu\text{m}$ 의 게이트 길이와  $120\mu\text{m}$ 의 게이트 너비를 갖는 소자의 특성을 보여 주고 있다. 이 때에 측정을 HP8510A Network Analyser로

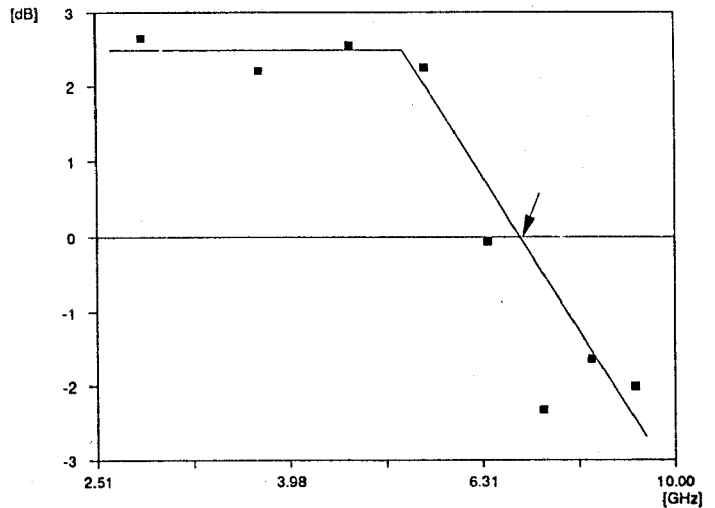
수행하였으며, 최대 가능 전력이득 (Maximum Available Power Gain)  $f_{max}$ 는 약 7GHz 정도임을 알 수 있다. 이 경우 게이트 길이가  $0.5\mu\text{m}$  및  $0.6\mu\text{m}$ 인 경우에는 게이트 너비가 너무 작아 전류 이득의 충분치 못 함과 Bonding 기술의 난점으로 측정을 할 수 없었다.  $1.5\mu\text{m}$ 의 게이트 길이를 갖는 소자의 특성으로 미루어 짐작 할 경우  $0.5\mu\text{m}$ 의 게이트 길이를 갖는 소자는  $f_{max}$ 가 약 18~20GHz 정도임을 추정할 수 있다.



2-(b)



2-(a)



Maximum available power gain

그림 2. GaAs MESFET의 I-V 특성

2-(a)  $0.5\mu\text{m}$  gate length,  $20\mu\text{m}$  gate width.

2-(b)  $0.6\mu\text{m}$  gate length,  $20\mu\text{m}$  gate width.

그림 3. 게이트길이  $1.5\mu\text{m}$  FET의 주파수 특성

## IV. 결 론

Gate 길이를 0.5, 0.6, 1.5 $\mu$ m로 달리하는 GaAs MESFET을 제작하여, GaAs MESFET 제작공정의 확립과 게이트 길이 및 너비의 변화에 따른 DC 및  $R_f$  특성의 변화를 보았다. 0.5 $\mu$ m의 게이트 길이를 갖는 MESFET의 경우  $g_{m, max}$ 는 약 195mS/mm로 측정되었고, 0.6 $\mu$ m의 경우는 약 170mS/mm로 측정되었다.  $f_{max}$ 는 1.5 $\mu$ m의 게이트 길이를 갖는 소자에서 약 7GHz 정도의 특성을 나타냄을 보였다. 이에 따라 0.5 $\mu$ m 경우에는 약 18~20GHz 정도의 주파수 특성을 나타낼 것이라는 추정을 할 수 있었다. 개선할 점을 Au-plating 및 Bonding 기술의 확립과 소오스와 드레인의 저항 접촉특성의 향상이 가장 큰 과제이다.

## &lt;참 고 문 헌&gt;

- [1] Robert Soares, "GaAs MESFET Circuit Design", Artech House, 1988.
- [2] Thompson Wilson, Bowden, "Introduction to Microlithography", ACS Symposium series 219, 1983.
- [3] M. Shur, "GaAs Devices and Circuits", Plenum, 1987.
- [4] Robert Soares, Jacques Graffeuil, Jaun Obregon, "Application of GaAs MESFETs", Artech House, 1983.
- [5] Raymond S. Oengelly, "Microwave Field-Effect Transistors - Theory, Design and Applications", Research Studies Press, 1982.
- [6] Samuel Y. Lioa, "Microwave Solide State Devices", Prentice - Hall, Inc., 1985.
- [7] David K. Ferry, "Gallium Arsenide Technology", Howerd W. Sams & Co., Inc., 1985.
- [8] J. V. Dilorenzo, D. O. Khandelwal, "GaAs FET Principles and Technology", Artech House, 1982.
- [9] Ralph E. Williams, "Gallium Arsenide Processing Techniques", Artech House, 1984.
- [10] S. M. Sze, "Physics of Semiconductor Devices", John Wiley & Sons, 1981.