

12상 다중 GTO 인버터

오동섭*, 이규종*, 성세진*, 최수현**

* 충남대학교 전기공학과 ** 한국동력자원연구소

12 Phase Multiple GTO Inverter

Dong Sub Oh*, Kyu Jong Lee*, Se Jin Seong*, Soo Hyun Choi**

* ChungNam University ** Korea Institute of Energy & Resources

Abstract

Fuel cell system needs DC-AC conversion inverter system because its output is DC. And the inverter system can be operated not only in stand-alone load but also in interactive mode. In interactive mode, it is necessary to control active-reactive power of inverter and to synchronize inverter output voltage to power line voltage.

In this paper, a 12 phase multiple VSI type GTO inverter system for fuel cell is described.

Synchronization between power line voltage phase and inverter output voltage phase, and reduction of harmonics in the output voltage phase are the purpose of this inverter system. This control algorithm for the system is realized by the software method utilizing 8031AH 8bit Microprocessor.

1. 서 론

연료전지 발전시스템은 연료전지 출력이 직류이기 때문에 직류를 교류로 변환하는 인버터 장치를 필요로 한다. 또한 이러한 전력변환장치는 단독부하에 전력을 공급하는 경우도 있겠으나 전력계통과 연계운전을 해야 하기 때문에 연계시의 유·무효전력제어 기능을 갖추어야 함은 물론 계통보호장치가 요구된다.

이에 본 연구에서는 계통연계의 기초작업으로 계통전압의 위상과 인버터 출력전압의 위상을 동기시키거나, 원하는 위상차를 내게 할 수 있게 하였으며 3상 인버터 2대의 출력을 중첩하여 고조파를 저감하기 위해 12상 다중화를 선택하였다.

이를 위한 제어개는 8031AH 8bit Microprocessor에 의한 소프트웨어적인 방법에 의해 구현되었다.

2. 연료전지용 GTO 인버터 시스템

2.1 시스템의 개요

연료전지용 인버터는 단독부하에 전력을 공급하는 경우도 있겠으나 전력계통과 연계운전을 할 수 있어야 하므로 연계시 유·무효전력제어 기능을 갖추어야 한-

다. 그러므로 본 연구에서는 연료전지의 DC출력(50~100V)을 Chopper에 의해서 변압시키고 유효전력의 제어를 담당하게 하며 인버터 자체는 3상 220V를 내고 무효전력의 제어를 행하는 방식을 선택하였다.

본 논문은 이러한 방식에서 인버터부의 구성에 대한 논문으로 그림1에 시스템의 구성도를 나타낸다. 출력측의 고조파를 제어하기 위해 인버터 2대를 30°의 위상차를 두고 운전하며 그 출력을 번압기로 중첩하는 12상 다중화 방식으로 구성하였다. 부하는 우선 단독부하로 가정하고 연계의 기본이 되는 동기화 방식은 microprocessor를 사용하여 간단히 구성하였다.

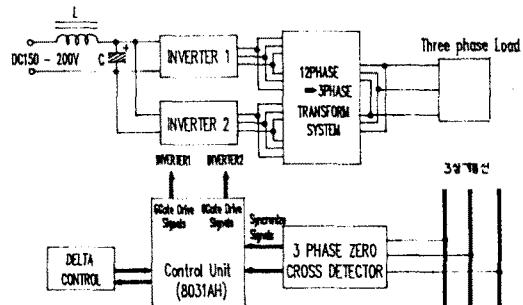
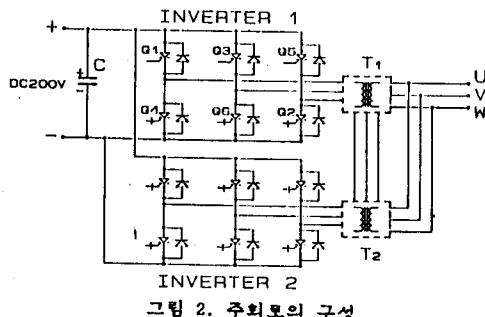


그림 1. 시스템의 구성도

2.2 주회로의 구성

그림 2에 주회로의 구성도를 나타낸다. 입력측은 DC 200V를 Thyristor 정류장치에서 가져주게 되어있고, 3상 GTO인버터 2대로 구성되어 있으며 인버터 1은 계통의 위상과 동기되어 운전되고 인버터 2는 30°의 위상차를 가지며 운전된다. 두 인버터에서 나오는 출력은 번압기의 걸선 방식에 의해 중첩된 하나의 3상 220V 출력을 내게 되어있다.



2.3 Microprocessor에 의한 제어

2.3.1 계통연계의 기본

인버터의 출력을 계통에 연결할 경우를 그림3과 같이 나타낼 수 있다.

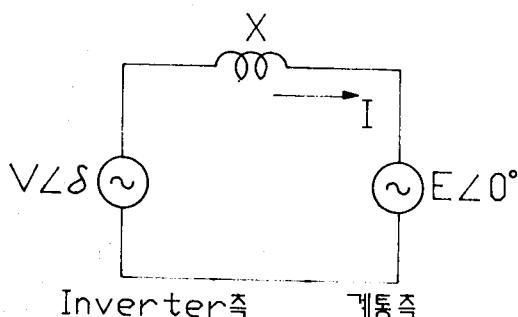


그림3에서 X는 출력변압기의 인덕턴스 성분에 의한 리액턴스이고, Inverter는 계통과 δ의 지연각으로 운전되고 있다고 가정한다.

먼저 I는

$$I = \frac{V\angle\delta - E\angle 0}{jX}$$

$P = EI$ 에서

$$P = E\angle 0 \frac{V\angle\delta - E\angle 0}{jX}$$

이때 $V\angle\delta = V\cos\delta + jV\sin\delta$ 이므로

$$\begin{aligned} P &= \frac{V\cos\delta - E + jV\sin\delta}{jX} E \\ &= \frac{EV\sin\delta}{X} - j\left(\frac{V\cos\delta - E}{X}\right)E \quad (1) \end{aligned}$$

위 (1)식의 허수분이 인버터 출력의 무효전력으로 인버터와 계통의 위상 δ를 변화시킴으로써 무효전력을 제어할 수 있다.

2.3.2 Microprocessor에 의한 제어회로

이제와 같은 시스템을 제어하기 위해 본 논문에서는 8031AH One-chip Microprocessor를 사용하였다. 본 제어계의 기능은 다음과 같다.

- 1) 인버터 1의 출력위상을 3상계통의 위상과 동기시킨다.
- 2) 인버터 2의 출력위상을 인버터 1과 30°의 지연출력을 내게 한다.
- 3) 계통 연계시 필요한 δ의 제어를 가능하게 한다.

그림4에 제어계의 구성도를 나타낸다. 2개의 8031AH CPU와 ROM 그리고 3PHASE ZERO CROSS POINT DETECTOR로 구성되어 있다. δ의 제어는 단지 2개의 스위치로 UP, DOWN을 명령하도록 하였으며 위의 제어기능들은 모두 프로그램으로 처리되었다.

제어흐름을 설명하기 위해 먼저 본 제어계에 사용된 영점검출기에 대해서 설명한다. 그림 5에 이의 동작파형을 나타내었다. 주 계통의 각상에 대해 두점(0°, 180°)을 검출하여 U상의 0°를 START단자로 내고 나머지 5개의 파형은 OTHERS의 단자로 내주는 구조이다. 이제 그림 6에 제어흐름도를 나타낸다. 제어흐름도에서 맨 처음으로 DELTA의 계산에서 외부의 조건(UP, DOWN)을 판단하여 δ를 결정하며 영점검출기의 출력 START1이 들어오기를 기다렸다가 START1이 들어오면 지연각 δ 만큼의 Timer를 동작시키고 CPU2를 동작시키는 START2를 출력하며, 소자의 단락상태를 방지하기 위한 DEAD TIME TABLE을 출력한다. 다음으로 LOOKUP TABLE을 출력한다. 이 LOOKUP TABLE은 3상 인버터에서 각 소자의 ON, OFF상태를 60°간격으로 결정해서 얻어진다. 이상의 출력이 처음 60°간의 출력이 되고 영점검출기의 OTHERS2를 받으면 CPU2로 OTHERS2를 보내주고 다시 출력루프로 돌아가 다음 테이블을 출력하며 N=0이 될 때까지 5번의 루프를 돌아 한 주기의 출력을 내게 된다. 이때 TABLE을 출력하는 서브루틴은 맨 처음 0°의 DATA만을 넣어도 계산하여 다음 테이블을 만들도록 되어 있다. CPU2는 CPU1과 같은 프로그램으로 단지 CPU1에서 보내주는 신호로 동작하며 30°의 Timer루틴만이 추가되어 있다.

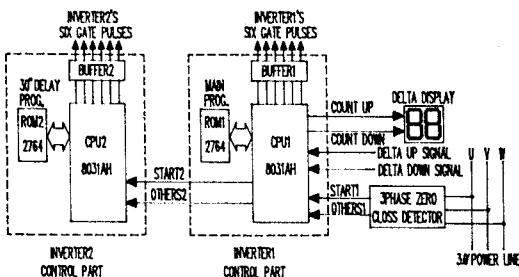


그림 4. 제어계의 구성도

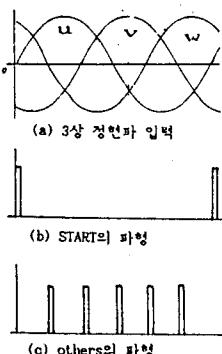


그림 5. 3상 영점 검출기의 파형

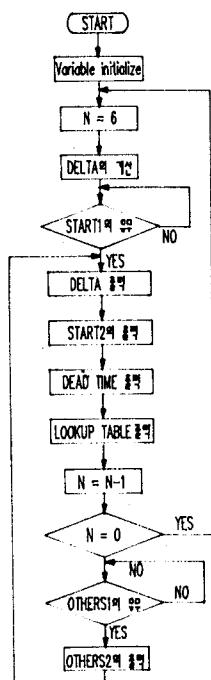


그림 6. 제어 흐름도

3. 12상 구성을 위한 고조파 저감 효과

본 장치의 결선을 그림 7에 표시한다.

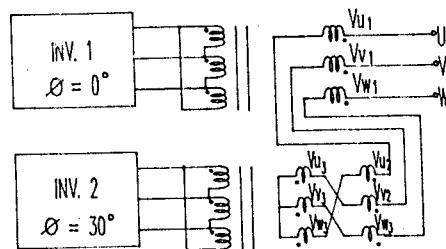


그림 7. 인버터의 2단 접속 구성

이와 같은 변압기의 결선에 의한 U상의 벡터도와 출력파형을 그림 8에 나타내었다.

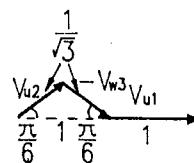
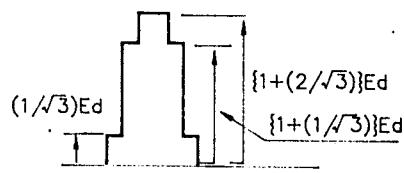


그림 8. U 상의 출력파형과 벡터도

이때 출력의 각 권선에 걸리는 전압파형은 모두 120° 의 방형파이므로 이를 Fourier Series로 전개하면 다음과 같다.

$$V = \sum_{n=1}^{\infty} \frac{3E_d}{n\pi} \sin nwt$$

E_d : 입력전압

n : 고조파 차수 ($n=1, 5, 7, \dots$)

w : 기본파 각 주파수

출력 U상의 전압 V_u 는

$$V_u = V_{u1} + V_{u2} - V_{u3}$$

이 때

$$V_{u1} = \frac{3E_d}{\pi} (\sin wt + \frac{1}{5} \sin 5wt + \frac{1}{7} \sin 7wt + \dots)$$

$$V_{u2} = \frac{3E_d}{\pi} (\sin wt + \frac{1}{5} \sin 5(wt-30^\circ) + \frac{1}{7} \sin 7(wt-30^\circ) + \dots)$$

$$V_{u3} = \frac{3E_d}{\pi} (\sin wt + \frac{1}{5} \sin 5(wt-150^\circ) + \frac{1}{7} \sin 7(wt-150^\circ) + \dots)$$

이고

$$V_{U1(5th)} + V_{U2(5th)} - V_{U3(5th)} = 0$$

$$V_{U1(7th)} + V_{U2(7th)} - V_{U3(7th)} = 0$$

가 됨을 알 수 있다. 그러므로 $n = 5, 7, 17, 19 \dots (12m-6\pm 1)$ 에서 고조파는 0으로 된다. 또한 제 3고조파 및 그 배수파도 0으로 되므로 출력에 포함되는 고조파 성분은 $n = 11, 13, 23, 25 \dots (12m\pm 1)$ 만으로 되어 고조파의 저감효과를 얻을 수 있다.

4. 시제작 결과 검토

그림9의 (a)는 GTO(GFT50B12:1200V/50A용)의 Turn-on파형이고 (b)는 Turn-off파형이다. 인가전압은 125V이고, 전류는 15A가 흘렀음을 알 수 있다.

그림10은 Microprocessor의 Q₁, Q₂, Q₃, Q₄ 출력을 나타낸다. 전압은 5V로 각 출력이 60°의 간격으로 움직일 수 있다.

그림11은 계통 U상의 전압과 인버터 1, 2의 변압기를 거치기 전의 출력파형이고, 파형중간의 왜행이 생기는 곳은 DEAD TIME에 의한 것으로 생각된다. 그림12는 변압기를 거친 후의 파형과 계통 U상과의 위상을 보여준다(독립부하 인 경우). 다만 이는 실제 GTO인버터의 구동파형이 아니고 소출력 TRIAC인버터를 구성하여 파형이 중첩됨을 보여주기 위한 것이다. 실험결과로 볼때 본 연구에서 제안한 제어가 그대로 향이짐을 알 수 있다.

5. 결 론

본 논문은 연료전지의 직류출력을 교류 220V 60Hz로 변환해 주는 GTO Inverter에 관한 논문으로 계통연계의 기초인 동기화 과정과 출력파형의 고조파를 줄이기 위한 12상 다중화 인버터 방식에 대해 논하였다. 제어 알고리즘은 microprocessor로 구현함으로써 보다 간단히 실현할 수 있었으며 12상 다중 방식에 의해 출력파형을 개선하였다. 계통과의 동기는 전원투입시 즉시 이루어지거나, 실제통에 연결될 경우는 부하에 따라 변동할 우려는 있다.

앞으로 연구해야 할 과제는 먼저 Chopper와 연결하고 출력 전력을 원하는 값으로 하기 위한 알고리즘의 세부 설계와 출력단의 필터회로 및 최종 시스템의 보호회로에 대한 연구 등이다.

끝으로 연구의 전반에 걸쳐 도움을 주신 동력자원연구소의 유관 종 박사님께 감사드립니다.

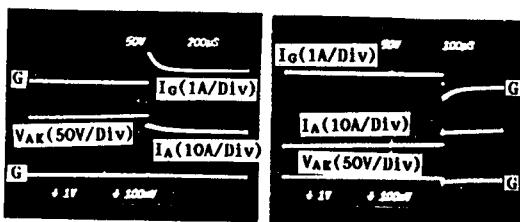


그림 9. (a) Turn ON (b) Turn OFF

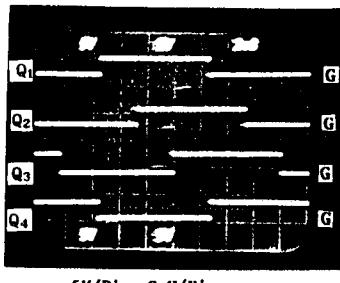


그림 10. microprocessor의 출력파형

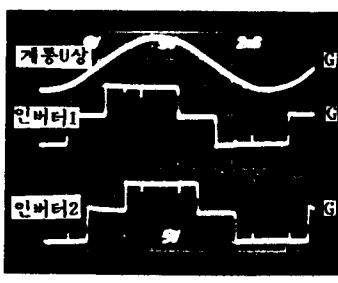


그림 11. 인버터 1, 2의 출력파형

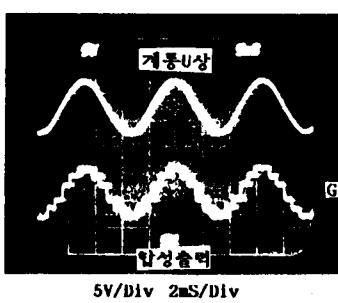


그림 12. 중첩된 출력파형

참고문헌

- 出中秀幸, “燃料電池用 インバータ”, 明電時報通卷 第 203 號, 1988, No.6
- Masateru Kuniyoshi, Osamu Higa, “太陽電池・燃料電池用 系統連系インバータ”, 東芝 レビュー (43 卷 4 號), 1988
- 關 張隆, 竹内 南, “ターンオフサイリスタ”, 電気書院, 1983
- 神崎孝政, 外, “車輛用50KVA静止形補助電源装置”, 東芝 レビュー (36 卷 9 號), 1981
- Yasuhiko Ikeda, Syuroku Sakurada, “Gate-Turn off Thyristor and Drive Circuits”, Hitachi Review Vol.29(1980), No.3