

低價, 高密度의 자려식 DC/DC 컨버터에 관한 연구

백주원*, 유동욱*, 오성철*, 위계조**, 김명한***

* 한국전기연구소 전력전자연구실
** (주) 동아전기 *** (주) 행성사

A Study on a Self Oscillating DC/DC Converter with Low Cost, High Power Density

J. W. Beak* D. W. Yoo* S. C. Oh* K. J. We** M. H. Kim***

* Korea Electro-technology Research Institute ** Dong Ah Electric co, Ltd

*** Haeng Sung co, Ltd

Abstract - This paper presents a study on a self oscillating dc/dc converter with low cost, high power density. This converter only consists of power filter, switch and comparater and time delay reduction parts. But it has better characteristics than the conventional self-oscillating dc/dc converter. And it can be made by a few devices and can be smaller size. These type of converters find their applications in many industrial equipments. And the performances of the proposed system are verified through experiment.

1. 서론

최근 각종 산업용 기기의 소형화, 경량화의 추세에 따라 이에 대응할 수 있는 전원장치의 개발이 산업현장에서 요구되고 있다. 이에 따라 현재, 직류 전원 공급장치에 있어서 기존의 PWM 방식의 컨버터와 공진을 이용한 컨버터등에 많은 연구가 진행되고 있다.

여러형태의 컨버터중에서 실제, 산업현장에서 소용량의 직류전원 공급장치에 DC/DC 컨버터를 적용할 때, 여러문제 중에서 가격이 중요한 문제가 된다. 그러므로 PWM 방식의 컨버터와 공진형 컨버터를 자려형의 컨버터와 비교해볼 때 자려형이 훨씬 간단한 구조으로 전압을 얻을 수 있으므로 다른 형태의 컨버터보다 상당한 이점을 가진다. 따라서 기존의 다른 형태의 컨버터에 비해 제반 특성이 다소 떨어지는 면은 있으나 상당한 안정성을 가짐은 물론 저가로 구성할 수 있으므로 많은 용용분야를 가질 수 있다.^[1]

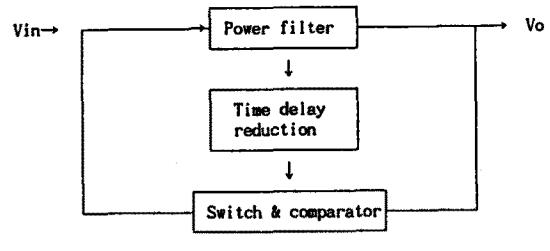
본 연구에서는 단순히 비교기의 시지연만을 이용하여 동작하며 기존의 자려형 컨버터에서의 단점이었던 스위칭 주파수 변동 문제, 출력단 전압 리플문제, 효율문제에서 상당히 개선된 특성을 갖는 자려형 DC/DC 컨버터를 제시한다.

그리고 실험을 통해 8 ~ 13V 의 입력전압의 변동에 대해 5 V의 정전압 출력을 얻으며, 스위칭 주파수 200kHz ~ 350 kHz, 효율 80% 이상, 출력 리플전압 5mV, 스파이크 전압 25mV 의 사양을 충족시키는 회로를 구성하여 제시한 자려식 컨버터의 타당성을 검토한다.

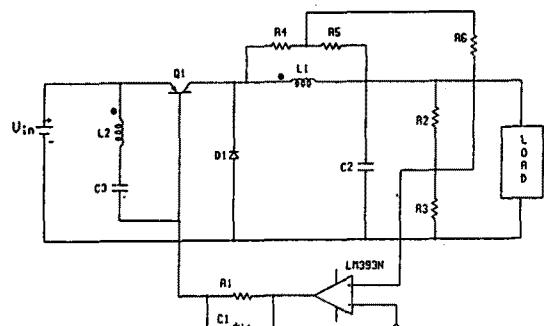
2. 본론

2-1. 회로 구성 및 동작원리

다음 그림 1은 제시된 자려식 컨버터 시스템의 블록도와 개략적인 전체 회로도이다. 그림 1(a)에서처럼 시스템의 동작은 비교기의 시지연을 이용하므로 히스테리시스를 이용하는 자려식 컨버터보다 훨씬 간단한 구조으로 이뤄지며 크게 비교기부분과 출력필터 부분 그리고 시지연 조정부분으로 볼 수 있다. 그리고 그림 1(b)에서 나타내었듯이 Buck 형의 컨버터를 자려식으로 동작할 수 있게 구성한 형태로서 출력단 인덕터에 2차권선을 감아서 보다 빠른 스위칭 동작을 하게 함은 물론 인덕터 양단에 저항을 분압하여 인덕터 전압 변화에 따라 그 신호를 비교기에 피드백하며 이에 따라 비교기의 시지연을 줄여 시스템 동작을 안정시키는 특징을 갖는다.



(a) 블록 선도

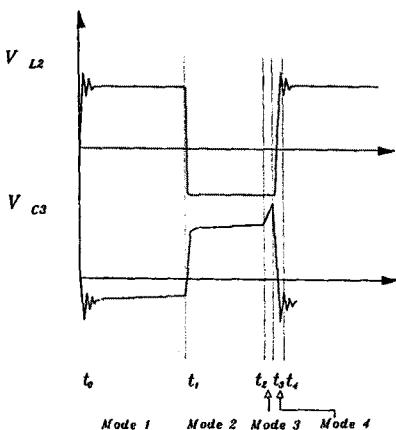


(b) 시스템의 회로도

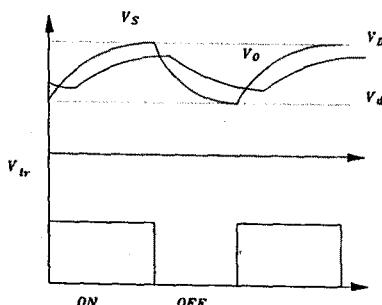
그림 1. 전체 시스템의 블록선도와 회로도

2-2. 동작 모드

다음 그림 2는 정상상태시의 각 부분들의 양단 전압파형이다. 그리고 그림 3에서 각 모드별 동가회로를 나타내었다. 여기서 설명의 간략성을 위해 인덕터 이후의 부하단은 동가의 전압원으로, 입력전압은 일정하다고 가정하였다. 그리고 입력전압, 부하전류 그리고 L2와 C3등에 의해서 동작 주파수가 결정되지만 부하전류와 인덕터 양단 저항에서의 궤환신호 그리고 비교기에 의한 시지연폭에 의해서 비교기의 Low, High 동작시간이 결정되므로 L2, C3 그리고 비교기의 동작으로 회로의 동작을 그림 3에서처럼 4가지 모드로 나눈다.



(a) V_{L2}, V_{C3} 의 전압 파형



(b) 출력전압과 스위치 동작 전압파형
 V_s : 비교기 + 단자전압
 V_d : 비교기 + 단자 High 전압
 V_o : 비교기 + 단자 Low 전압

그림 2. 시스템의 각 부분의 전압파형

[모드 1: $t_0 - t_1$]

기준전압보다 비교기의 + 단자전압이 낮은 상태에서 스위치가 온으로 동작한다. 그리고 비교기 + 단자 전압은 출력전압보다 빨리 기준전압보다 높아지며 일정기간의 시지연후에 스위치가 오프 한다. 이에 따라 시지연을 줄이는 것과 같은 효과를 가져오며 그림 3(a) 와 같이 동작하게 된다. 전류 I는 양의 방향으로 흐르고 부하 전압은 서서히 상승하게 된다. 스위치 트랜지스터의 V_{BE} 전압이 약 0.7V 이므로 L2와 C3의 양단전압의 합은 약 0.7V가 된다.

[모드 2: $t_1 - t_2$]

모드 1의 동작이후 스위치가 오프되고 그림 3(b)와 같이 모드 2로 동작한다. 인덕터의 1차와 2차측의 극성이 역으로 되고 T_r 을 급속히 오프시킨다. 비교기의 전압이 High 이므로 C3는 그림 2의 동작파형처럼 일정전압으로 충전된채 고정된다. 비교기의 + 단자 전압이 다시 기준전압보다 낮아진 뒤에 일정시간후 비교기의 출력이 Low가 된다.

[모드 3: $t_2 - t_3$]

비교기의 출력이 Low가 되면 인덕터의 이차측 L2와 C3의 공진에 의해 그림 2의 파형에서 보듯이 C3의 전압이 급속히 상승하며 다음 그림 3(c)와 같이 회로가 동작하게 된다.

[모드 4: $t_3 - t_4$]

C3가 다시 방전을 하며 그림 3(d)와 같이 동작한다. 그리고 다시 스위치가 온하게 된다. 모드 3과 4의 시간은 L2 - C3의 공진에 의해 결정되며 모드 3과 4의 시간과 각 소자들의 시지연에 의해 최소의 턴 오프 시간이 결정된다.

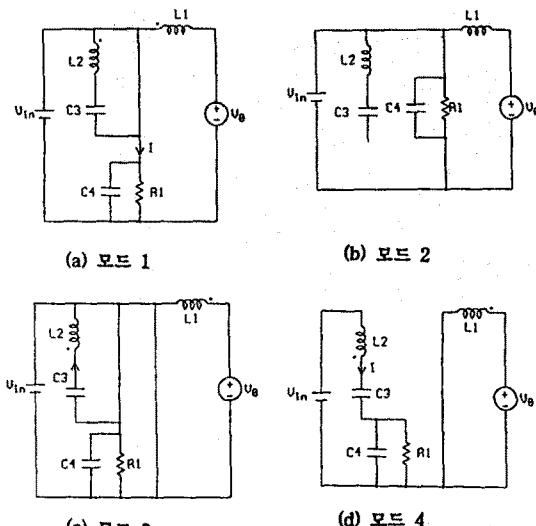


그림 3. 모드별 동가회로

3. 회로설계

인덕터 설계에서 1차측 권선은 기존의 설계식을 이용하였다.^[2] 2차측 권선은 스위치의 오프시에 최소의 입력전압에서 V_{BE} 양단전압이 최소한 0 V가 되도록 다음식과 같이 설계하였다.^[3]

$$V_{in}/N < 0.7$$

N : 권선비 ($N1/N2$) , V_{in} : 입력전압

그리고 시지연에 의한 비교기의 + 단자의 High 전압 V_D 는 스위치의 턴오프 시지연만을 고려해 볼때 다음식과 같이 표현된다.^[3]

$$V_D = \frac{R}{R + rc} \cdot \frac{rc}{L} (V_{in} - [1 + \frac{n}{R} a + \frac{L}{CRc}] V_o) \tau$$

$$\text{여기서 } a = \frac{R(1 + V_a/V_{in})}{rL + R(1 + V_a/V_o)}, V_a : \text{정류 다이오드 전압}$$

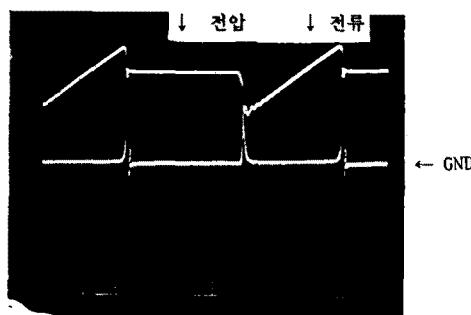
$$rc : \text{ESR}, \quad n : \text{인덕터 직렬저항}, R : \text{부하}$$

그리므로 위식에서 시지연은 각 소자들의 모든 파라메터에 영향을 받음을 볼 수 있다.

R4, R5, R6의 설계는 R4, R5로 인덕터에서의 분압 전압을 결정한 뒤 R6로 주파수 변동이 거의 없는 최적의 동작점을 갖게 하였다.

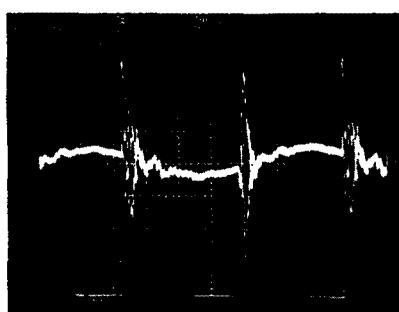
4. 실험 결과

실험에서는 SMT 형의 부품을 이용하였으며 출력전류는 500mA로 두었다. 그림 4는 스위치 양단의 전압과 전류파형 그리고 그림 5는 출력 리플전압 파형이다. 출력 리플은 5mV이내 임을 볼 수 있다. 그리고 그림 6은 입력전압 변동에 따른 주파수와 효율의 변화를 나타낸다. 최대 입력전압에서 약 80 %의 효율을 가짐을 알 수 있다. 그리고 그림 7은 부하의 변동에 따른 주파수의 변동폭을 나타내고 있다. 기존의 자려식 컨버터에 비해 주파수의 변화량이 작음을 알 수 있다.



Input voltage : 13V
Scale : Vce (5 V/div)
Ic (0.2A/div), 0.5us/div
Load : 5V, 500mA

그림 4. 스위치 양단 전압, 전류파형



Input voltage : 13V
Scale : 0.5us/div, 5mV/div
Load : 5V, 500mA

그림 5. 출력전압 리플전압 파형

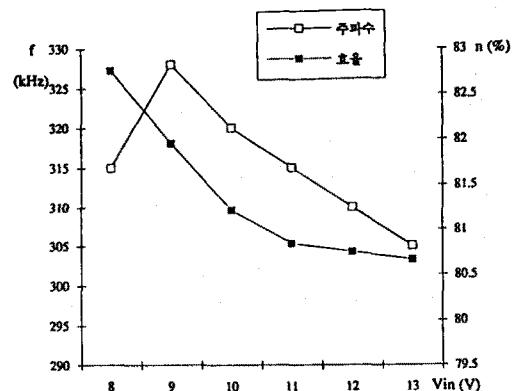


그림 6. 입력전압 변동에 따른 효율 및 주파수 변동표

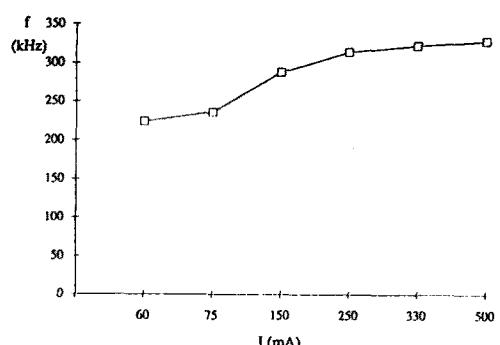


그림 7. 부하변동에 따른 주파수 변동표

5. 결론

본 연구에서는 시지연을 이용해 동작하며 기존의 자려식 컨버터에 비해 상당히 개선된 특성을 갖는 자려식 DC-DC 컨버터의 해석과 설계를 하였다. 자려식 컨버터의 장점으로 작은 소자수를 가지고 회로의 구성이 가능하므로 소형화가 용이하고 상당한 안정성을 가지고 있음을 물론 제시된 컨버터는 부하의 변화에 비해 작은 주파수의 변동을 가짐을 볼 수 있었다.

현재, 많은 분야에서 소형의 전원장치로는 이와같은 자려식 컨버터의 용용이 가능하리라 보며 이를 위해 여러가지 조건에서 최적의 설계가 용이한 방법이 앞으로 개발되어야 할 연구과제라고 생각된다.

6. 참고문헌

- [1] G. W. Wester, "Describing - function analysis of a ripple with slew-rate limits and time delays," PESC '90 Record (IEEE Catalog no. 90CH2873-8), pp 341-346.
- [2] L. H. Dixon Jr, "Filter inductor and transformer design for switching power supplies," Unitrode Switching Power Supply Design Seminar Manual, 1991.
- [3] A. S. Kislovski, R. Redl and N. O. Sokal, "Dynamic Analysis of Switching - mode dc/dc converters," VAN NOSTRAND REINHOLD, pp 231-242.