

## 비정질 실리콘 박막에서 결정상 실리콘의 입자성장에 관한 고분해능 투과전자현미경에 의한 연구

김진혁, 이정용  
한국과학기술원, 전자재료공학과  
전자현미경실험실

### I 서론

비정질 기판 위의 다결정 실리콘 박막 트랜지스터(thin film transistors)는 액정표시소자, 3차원 집적회로, 센서, VLSI 메모리셀 등에 높은 수행능력을 지니고 응용될 가능성이 높기 때문에 최근 많은 관심의 대상이 되고 있다. 다결정 실리콘 내의 전하 전송자의 이동도를 감소시키는 가장 주된 원인은 실리콘 입자사이의 입계와 입자내부의 결함이므로, 최근 수 년간 이 문제를 해결하기 위하여 고상결정화<sup>[1]</sup>, 레이저열처리<sup>[2]</sup>, 이온주입법<sup>[3]</sup> 등의 방법을 이용하여 실리콘 입자의 크기를 증대시켜 입계면적을 감소시키고, 내부결함을 최소화시켜 전송자 이동도를 높이기 위한 노력이 계속 되어 왔다. 하지만 비정질 실리콘 박막에서 결정질 실리콘의 핵생성과 입자 성장 및 결함 형성에 관한 근본적인 연구가 행해진 예는 드물다.<sup>[4,5]</sup> 더우기 선행 연구들은 모두 실리콘 입자의 핵생성 초기 단계와 입자성장시 발생하는 각종 결함의 형성원인, 그리고 결함이 입자성장에 미치는 영향에 관하여 원자단위의 설명은 못하였다. 그러므로 본 연구에서는 고분해능 투과전자현미경(high-resolution transmission electron microscopy) 기술을 이용하여 비정질 위의 비정질 실리콘 박막을 결정화시킬 때, 결정질 실리콘 핵이 생성되는 초기 핵과, 결정화된 실리콘 입자내부, 성장하는 입자의 비정질/결정질 계면 등에 위치하는 원자들의 배열등을 직접 육안으로 관찰하고 확인하여, 핵의 모양을 알아내고 결정화된 입자내부에 존재하는 각종 결함을 원자단위로 분석하였다.

### II. 실험 방법

5" 단결정 실리콘 기판 위에 실리콘 산화막을 650 nm 입힌 후, 기판을 520 °C로 유지하며 저압화학증착법을 이용하여 실리콘 산화막 위에 실리콘을 비정질 상태로 50 nm 증착시켰다. 이와 같은 방법으로 제작한 비정질 위의 비정질 실리콘 박막을 한 종류는 550 °C, 건조 질소 분위기에서 로 열처리 방법으로 결정화시키고, 다른 한 종류는 XeCl excimer pulse laser를 이용하여 결정화 시켰다. 열처리된 시편을 HF : H<sub>2</sub>O = 1 : 1 용액속에 담가두어 결정화시킨 실리콘 박막과 단결정 실리콘 기판 사이의 실리콘 산화막을 녹여내는 lift-off 방법을 이용하여 투과전자현미경 시편을 제작하였다. 고분해능 투과전자현미경상을 얻기 위한 시편은 HF : CH<sub>3</sub>COOH : HNO<sub>3</sub> = 1 : 1 : 5 용액으로 결정화시킨 실리콘 박막을 약간 녹여내어 두께를 감소시킨 후 lift-off 방법을 이용하여 시편을 제작하였다. 결정화시킨 실리콘 박막의 미세구조는 투과전자현미경을 이용하여 명시야상, 암시야상, 전자회절상, 고분해능상 등의 분석기술을 사용하여 조사하였다. 고분해능 투과전자현미경상은 가속전압이 200 kV이며, 고분해능 pole piece를 지니고 있는 JEOL사의 JEM-2000EX 투과전자현미경을 이용하여 관찰하였다.

### III. 결과 및 고찰

로 열처리한 시편의 결정질 실리콘 핵은 원형으로 형성되었고, 성장된 입자의 모양은 타원 혹은 수직상구조이었다. 모든 입자내부에는 긴 방향에 평행한 {111} 정함계면을 갖는 쌍정이 많이 존재하였고 성장된 입자는 {111} 쌍정면에 평행한 <112> 방향으로 길게 자라는 형태가 되는 사실을 밝혔다. 결정질 실리콘 입자내부에는 쌍정의에도 intrinsic 적층결함, extrinsic 적층결함, 30° 부분전위, 쌍정면의 이동에 의해 형성된 부분전위 등과 같이 적층순서의 오류에 의하여 생성될 수 있는 결함들이 존재하였지만 소성변형이나 여분의 실리콘 혹은 공공의 도입에 의하여 형성될 수 있는 완전전위, Frank 부분전위들은 존재하지 않았다. 이 결과로, 비정질상에서 고상결정화되는 실리콘 입자내부에 존재하는 결함들은 결정화 과정에서 발생하는 적층순서의 오류에 의하여 생성되는 사실을 밝혔다.

Laser를 이용하여 열처리한 시편을 관찰한 결과 다음과 같은 사실을 발견하였다. 조사된 모든 영역이 완전히 결정화되었으며, 조사되지 않은 영역과의 계면에는 작은 입자가 조사된 영역의 큰 입자와 이웃하고 있었다. 결정화된 입자는 로 열처리된 시편의 입자모양과는 다르게 등방형의 구조를 갖었다. 입자의 크기는 전반적으로 약 수 십 nm정도이고, 중간 중간 약 500 nm정도의 크기를 갖는 입자들이 모여 이룬 영역이 존재하며, 이 영역은 50 nm정도의 크기를 갖는 입자들에 의하여 일정하게 둘러 쌓여 있었다. 결정화된 입자내부에는 로 열처리된 입자내부보다 적은 밀도의 결함이 존재하였으며, 그 결함들은 쌍정과 적층결함이었다. 그림 1은 laser 열처리된 입자 내부에 존재하는 결함의 한 예를 보여주는 고분해능 투과전자현미경상 사진이다. 본 연구에서는 laser에 의하여 열처리된 부분과 되지 않은 부분사이의 계면을 원자단위로 관찰하여 laser를 이용한 열처리시 실리콘의 결정화 기구를 밝히고, 이를 토대로 결정화된 입자의 모양이 등방형의 구조를 갖는 이유를 밝히고, 결정화된

입자내부에 결함이 비교적 적게 형성되는 이유에 대하여 연구하고, 입자내부에 존재하는 각종결함에 대하여 분석한 결과를 발표한다. 또한 500 nm정도 크기의 입자와 주위의 작은 입자와의 계면을 원자단위로 관찰하여 기대한 입자성장예에 미치는 작은 입자의 역할에 대하여 연구하고, 사진 로 열처리로 실리콘 입자의 핵이 형성된 시편을 laser로 열처리하여 사진 열처리시간이 최종 입자의 크기에 미치는 영향과, 일정한 사진 열처리 시간을 갖는 시편의 laser energy density 변화에 따른 입자크기변화에 대하여 연구한 결과를 발표하고자 한다.

#### IV. 결론

결정질 실리콘 핵은 원형으로 형성되었고, 성장된 입자는 {111} 쌍정면에 평행한 <112> 방향으로 길게 자라는 형태가 되는 사실을 밝혔다. 결정질 실리콘 입자내부에는 쌍정외에도 intrinsic 적층결함, extrinsic 적층결함, 30° 부분전위, 쌍정면의 이동에 의해 형성된 부분전위 등과 같이 적층순서의 오류에 의하여 생성될 수 있는 결함들이 존재하였지만 소성변형이나 여분의 실리콘 혹은 공공의 모입에 의하여 형성될 수 있는 완전전위, Frank 부분전위들은 존재하지 않았다. 이 결과로, 비정질상에서 고상결정화되는 실리콘 입자내부에 존재하는 결함들은 결정화 과정에서 발생하는 적층순서의 오류에 의하여 생성되는 사실을 밝혔다.

Laser에 의하여 결정화된 입자는 로열처리된 시편의 입자모양과는 다르게 등방형의 구조를 갖고, 입자의 크기는 전반적으로 약 수십 nm정도였다. 결정화된 입자내부에는 로 열처리된 입자들보다 훨씬 적은 밀도의 결함이 존재하며, 그 결함은 쌍정과 적층결함이었다.

#### 참고 문헌

- [1] T. Aoyama, G. Kawachi, N. Konish, T. Suzuki, Y. Okajima, and K. Miyata, "Crystallization of LPCVD silicon films by low temperature annealing," *J. Electrochem. Soc.*, vol. 136, no. 4, pp. 1169-73, 1989.
- [2] H. Kuriyama, S. Kiyama, S. Noguchi, T. Kuwahara, S. Ishida, T. Nohda, K. Sano, H. Iwata, S. Tsuda, and S. Nakamura, "High mobility poly-Si TFT by a new excimer laser annealing method for large area electronics," *IEDM*, pp. 563-566, 1991.
- [3] C. Spinella and S. Lombardo, "Grain growth kinetics during ion beam irradiation of chemical vapor deposited amorphous silicon," *Appl. Phys. Lett.*, vol. 57, no. 6, pp. 554-556, 1990.
- [4] A. Nakamura, F. Emoto, E. Fujii, Y. Uemoto, A. Yamamoto, K. Senda, and G. Kano, "Recrystallization mechanism for solid phase growth of poly-Si films on quartz substrates," *Japan. J. Appl. Phys.*, vol. 27, no. 12, pp. L2408-L2410, 1988.
- [5] T. Noma, T. Yonehara, and H. Kumomi, "Crystal forms by solid-state recrystallization of amorphous Silicon films on SiO<sub>2</sub>," *Appl. Phys. Lett.*, vol. 59, no. 6, pp. 653-655, 1991.

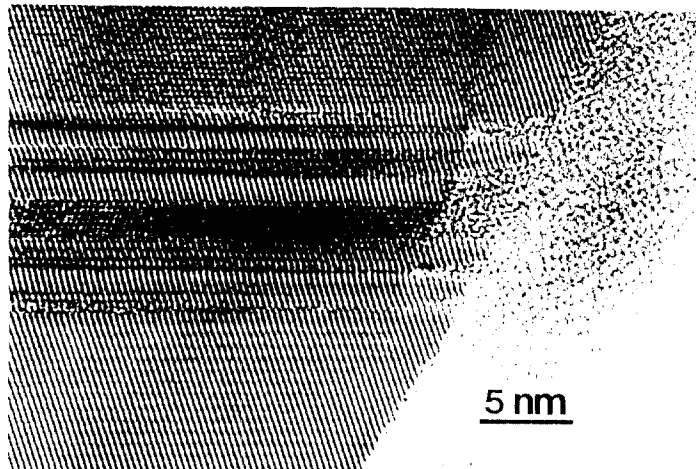


Figure 1. High-resolution transmission electron micrograph of the defects in the silicon grain annealed by the XeCl excimer pulse laser.