

D.C 와 Pulsed D.C 조건하에서의 Al-1%Si 박막금속화의 Electromigration 현상에 관한 연구.
 (A Study on the electromigration phenomenon in Al-1%Si metallization under D.C and
 Pulsed D.C conditions)

* 배성태 김대일 전국진 김진영

광운대학교 전자재료공학과
 (* 서울대학교 반도체공동연구소)

I. 서 론.

반도체 소자의 고밀도, 고집적화에 따른 소자의 축소화(scale down)가 $1\mu\text{m}$ 이하의 design rule에 까지 이르게 됨에 따라, 고속, 고밀도 반도체 소자의 제조공정중의 하나인 박막배선공정은 submicron이하의 범위를 갖는 미세화된 선폭과 적층구조를 갖는 박막배선의 형태로 연구가 진행되어지고 있다.¹⁾

그러나, 선폭의 미세화는 소자동작시에 흐르는 고정된 전류조건하에서 박막금속화내에 고전류밀도를 유발시켜, electromigration와 같은 금속화 결함기구를 촉진시키므로써 소자의 신뢰성 판정에 큰 변수로써 작용하게 되었다. 이러한 electromigration현상에 대한 연구는 가속화 조건의 하나인 DC조건하에서 박막배선의 geometry변화, 새로운 박막배선재료의 개발, 중착조건, 박막배선의 미세구조등의 여러변수를 변화시켜가며, electromigration에 대한 강한 저항성을 가지며, 소자에 고 신뢰도를 얻을 수 있는 측면으로 진행되어, 현재에 이르러서는 실제로 소자가 동작하는 범위인 AC signal과 clock pulse인 pulsed DC상태에 대한 연구가 주목되고 있다.^{2,3,4)}

이에 본 연구에서는 Al-1%Si 박막금속화를 제작하여 실온(RT)상태에서 DC와 Pulsed DC를 인가함으로써 electromigration에 대한 박막배선의 수명 및 특성을 조사하여 차세대 극소전자 반도체의 신뢰성 개선에 대한 자료를 제시하고자 한다.

Key Word : submicron metallization, electromigration, pulsed D.C., current density.

II. 실험 방법

본 실험에 사용된 test pattern은 work station의 construct tool을 이용하여 design한 후, 열산화 방법으로 형성된 평균두께 5000Å인 산화막을 갖는 p-type (100) 실리콘 웨이퍼위에 MRC 920M D.C. magnetron sputter를 이용하여 두께 7000Å의 Al-1%Si(metal 1)을 중착시켜, standard photolithography 공정으로 pattern을 형성하였다. test pattern은 선폭 3μm, 길이 21080μm, 100μm × 100μm pad구조를 갖는 meander type structure로, passivation layer(SiO₂ / PSG)가 1000Å / 8000Å의 두께로 overcoating되어 있고 제작된 시편은 DIP(Dual Inline Plastic package)상태로 패키징하여 실험을 진행하였다.

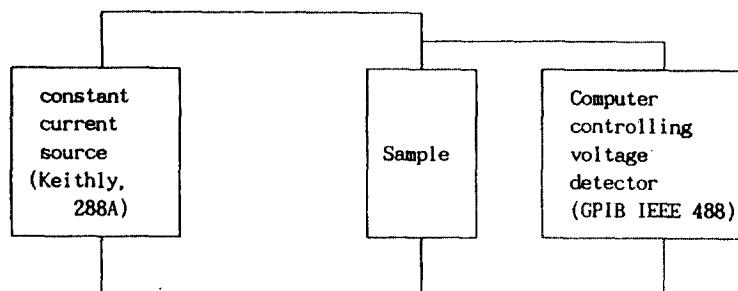
실험조건은 Keithley 238A constant current source를 사용하여 D.C. $1 \times 10^6 \text{ A/cm}^2$, $2 \times 10^6 \text{ A/cm}^2$, $1 \times 10^7 \text{ A/cm}^2$ 의 고정된 전류밀도를 인가하였고(그림. 1), HC04 TTL inverter를 이용한 pulse generator로부터 200KHz, 800KHz, 1MHz, 4MHz의 주파수를 갖는 pulsed D.C.를 인가하였다.(그림.2) 이때 PDC상태의 duty factor는 0.5이었으며(그림. 3), peak current density는 $2 \times 10^6 \text{ A/cm}^2$, $1 \times 10^7 \text{ A/cm}^2$ 이었다. Al-1%Si 박막금속화의 결함발생시간인 TTF(Time-To-Failure, t_f)를 측정하기 위한 out voltage detector는 computer controlling GPIB(General Purpose Interface Bus) interface를 이용하였으며, 결함발생지역에 대한 결함분석은 광학현미경, SEM(Scanning Electron Microscopy)등을 이용하여 관찰하였다.

III. 결과 및 고찰.

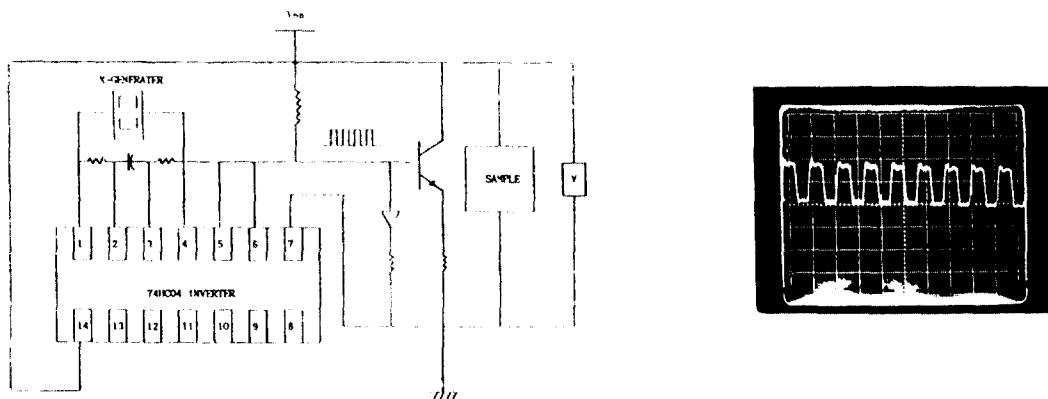
그림. 4는 DC와 PDC 조건하에서 고정된 전류밀도 $2 \times 10^6 \text{ A/cm}^2$ 를 인가하였을 때의 Al-1%Si 박막배선의 수명(lifetime)에 대한 저항변화곡선을 보여주고 있다. DC인가시에는 524시간이 지난후에 저항이 급격히 증가하여, SEM을 이용하여 관찰한 결과(그림. 5), 박막배선에 결함이 발생한 것을 확인할 수 있으나, PDC인 경우에는 저항의 급격한 증가가 관찰되지 않아 off-time시에 박막배선에 발생하는 이완현상(relaxation phenomena)에 의한 수명의 증가를 예측할 수 있었다.

IV. 결 론

박막배선에 DC와 PDC를 인가하여 electromigration에 의한 결함현상을 관찰한 결과, DC보다 PDC조건하에서 박막배선의 수명이 더 긴것으로 나타났으며, PDC조건하에서 박막배선의 수명은 인가된 전류밀도, duty factor, 주파수등에 의존성을 갖는다는 것을 알 수 있었다.

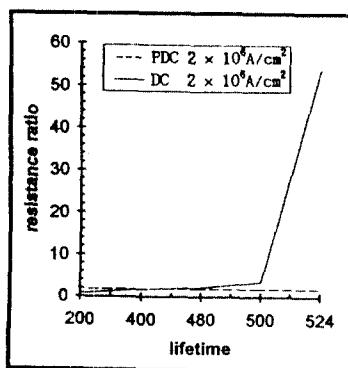


< 그림. 1> DC조건하에서의 electromigration test 장치도.

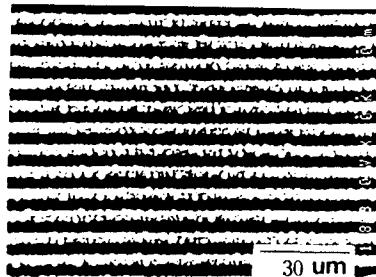


< 그림. 2> Constant current pulse generator의 회로도.

<그림. 3> 4MHz DC Pulse (Duty : 0.5)



< 그림. 4> 고정된 $2 \times 10^6 \text{ A}/\text{cm}^2$ 의 전류밀도하에서의 박막배선의 수명과 저항변화곡선.



< 그림. 5> Electromigration test 후 test pattern에 발생한 결함지역에 대한 SEM사진.
(DC 2×10^6 A/cm 2)

IV. 참 고 문 헌.

1. Tetsuaki Wada, Hiromu Higuchi, and Tsuneo Ajiki, "Electromigration in Double-Layer Metallization", IEEE Trans. Relib., Vol. R-34, No.1, PP2-7, (1985).
2. R. E. Hummel, I. Yamada, "Electromigration behavior of aluminum films deposited on silicon by ionized cluster beam and other techniques.", Appl. Phys. Lett., Vol. 54, PP18-20, (1988).
3. Kenji Hinode, Takeshi Furusawa, and Yoshio Homma, "Relaxation Phenomenon During Electromigration Under Pulsed Current.", IRPS, 30th pro., No.92 CH3084-1, PP205-210, (1992).
4. B. K. Liew, N. W. Cheung, and C. Hu, "Electromigration Interconnect Lifetime Under AC and Pulse D.C. Stress", IRPS, 27th pro. No.89 CH2650-0, PP215-219, (1989).