

## [II-7]

### 0.2μm MOSFET 제작을 위한 X-선 마스크 제작

최상수, 전영진, 이진호, 이상윤\*, 유형준, M. Gentili\*\*

한국전자통신연구소 반도체연구단, \* 경북대학교 물리학과, \*\*CNR-IESS in Italy

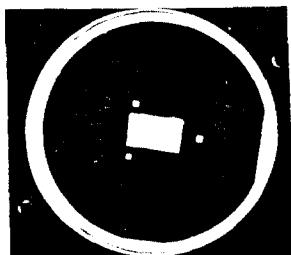
0.2μm 이하 선폭 수준의 소자(1GDRAM) 제작을 위한 리소그래피 기술로서 최근 전자빔 및 X-선 리소그래피 기술이 활발히 연구되고 있다. 전자빔 리소그래피 기술은 묘사 속도가 너무 늦어 VLSI 소자 제작에 사용되기 어렵다<sup>(1)</sup>. X-선 리소그래피는 0.2μm 해상도 및 소자의 심한 단차에서도 선폭을 변화없이 형성할 수 있으나 X-선 마스크 제작이 어렵다는 문제점을 갖고 있다<sup>(2)</sup>. 본 논문은 X-선 노광으로 0.2μm MOSFET 제작을 위한 X-선 마스크 제작 및 X-선 리소그래피 공정 연구에 관한 내용이다. 0.2μm MOSFET의 게이트 layer만을 미국 Wisconsin 대학 소재의 800MeV급 SOR에 장착된 XRS 200 X-선 스텝페를 사용하였으며, 그 이외의 layer는 광스텝페와의 mix and match 방법으로 소자를 제작하였다.

X-선 마스크의 제작은 (그림 1)과 같이 설계 제작한 2μm Si<sub>3</sub>N<sub>4</sub> 박막의 브랭크 마스크를 사용하여 도금기본물질(Cr 0.1μm/Au 0.2μm)을 증착한 후, PMMA 전자빔 리소그래피 공정을 거쳐 X-선 흡수체인 Au 0.4μm을 도금하여 (그림 2)와 같이 제작하였다. (그림 3)은 브랭크 마스크에 사용되는 박막의 광투과 특성을 나타낸 것으로 충간정렬시 사용하는 He-Ne 레이저 파장대인 633nm에서 Si<sub>3</sub>N<sub>4</sub>는 60%로 나타났으며, 도금기본물질이 증착된 상태에서는 광투과도가 15%로 감소하는 것으로 나타났다. 이것으로 Au 도금 후 반드시 도금기본물질을 제거해야 힘을 알았다. (그림 4)는 변형가우시안 전자빔 리소그래피장치를 이용하여 0.6μm 두께의 PMMA 레지스트와 MIBK:IPA = 1:1 헌상액을 사용하여 설계 선폭별 적정 에너지를 구한 것으로 설계 선폭이 클수록 후방산란전자의 영향이 많음을 알 수 있다. (그림 5)는 전자빔 리소그래피로 형성한 PMMA 0.2μm 선폭의 단면이며, (그림 6)는 X-선 흡수체를 형성하기 위해서 Au cynide 용액에서 전류밀도 2.5mA/cm<sup>2</sup>에서 1분 동안 전기도금하여 형성된 0.2μm 게이트 패턴이다. (그림 7)는 200mJ/cm<sup>2</sup> X-선 에너지로 형성한 0.2μm 게이트 패턴으로 그 단면이 수직으로 형성되었다. (그림 8)은 최소 0.2μm 선폭이 0.5μm 단차 위에 선폭의 변화가 없이 잘 형성되었음을 보여준다.

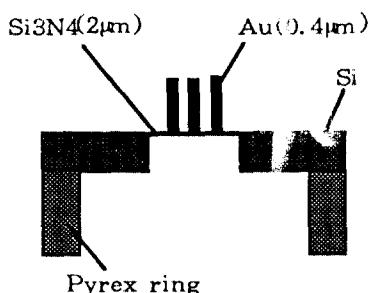
Si<sub>3</sub>N<sub>4</sub> 2μm 박막을 갖는 브랭크 마스크에 0.4 μm Au X-선 흡수체를 갖는 0.2μm 게이트 X-선 마스크의 제작을 통해서 (그림9)과 같은 nMOSFET의 특성을 일었으며, 0.5μm 단차 상에서 선폭의 변화없이 패턴을 형성할 수 있음을 확인하였다.

(1) F. J. Hohn, SPIE Vol. 1263(1990), pp152-163

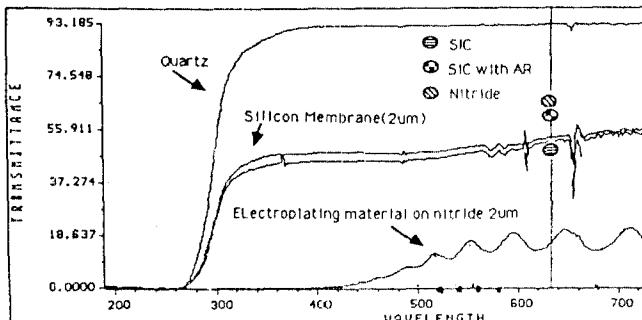
(2) F. Cerrina, Jpn. J. Appl. Phys. Vol. 31(1992) pp. 4178-4184



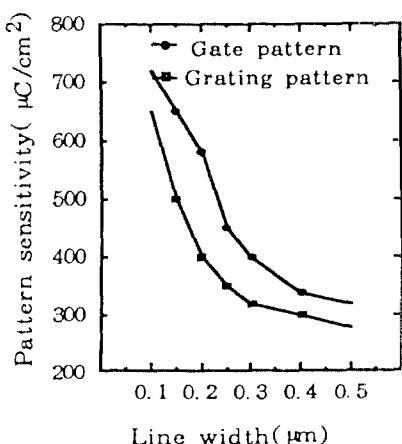
(그림 1) 사용된 X-선 브랭크 마스크 layout



(그림 2) 제작한 X선 마스크의 구조



(그림 3) 박막 종류별 광투과 특성



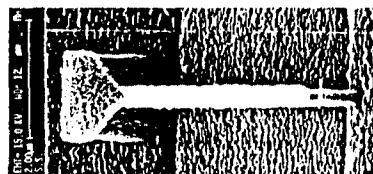
(그림 4) 선폭크기에 따른 적정에너지



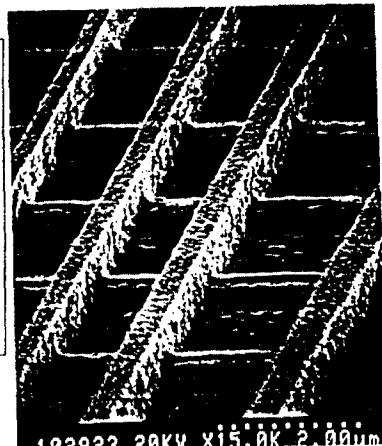
(그림 5) 전자빔 리소그래피로 형성한 PMMA 0.2μm 패턴 단면



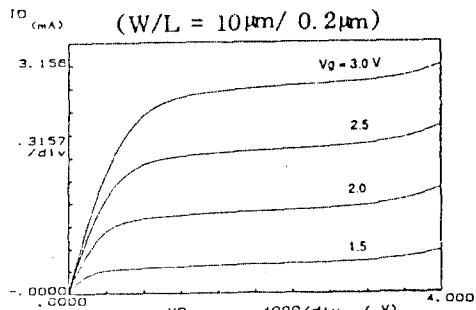
(그림 6) 전기도금후 0.2μm 게이트 패턴



(그림 7) X-선 리소그래피로 형성한 0.2μm 게이트 패턴



(그림 8) 0.5μm 단차에서 X-선 리소그래피로 형성한 테스트 패턴



(그림 9) XRL로 제작한 nMOSFET의 특성