

[II-8]

CMP를 이용한 절연막 평탄화 연구 (A study on the planarization of dielectric film using CMP)

조상기, 이용일, 백종태, 유형준, 박신종
한국전자통신연구소 반도체연구단

최근 반도체 소자는 대용량화, 저전압화, 고속화, 다기능화되고 있으며, 소자의 제조공정기술은 선폭의 초미세화, 배선구조의 다층화 등의 기술이 더욱 중요시되고 있다. 이에 따라 표면의 단차폭은 더욱 심하게 되고, 미세패턴 형성 공정에서 촛점심도의 차이가 커지게 되므로 포토마스크의 align 공정이 매우 어렵게 된다. 이러한 단차에서 오는 촛점심도 문제를 해결하기 위해서는 웨이퍼의 전면, 혹은 부분적인 평탄화 공정이 필요하다.

층간절연막이나, 금속배선막을 평탄화하는 여러가지 방법 중 CMP (chemical mechanical polishing)을 이용한 평탄화 기술은 웨이퍼 전면의 global 평탄화에 매우 유용하다.

본 실험에서는 층간절연막 평탄화를 위해 실리콘 웨이퍼 위에 $1\mu\text{m}$ 두께의 산화막을 형성한 후 CMP 기술을 이용하여 절연막을 평탄화하고자 하였다. Primary 패드는 Rodel사의 IC60을 사용하였고, 슬러리는 Cabot사의 SC1을 사용했다. 그리고 primary 패드와 웨이퍼 carrier의 회전속도를 각각 10-50 RPM으로 변화시키면서 실험하였다. 그 결과 primary 회전속도가 18 RPM, 웨이퍼 carrier 회전속도가 30 RPM일 때 가장 양호한 균일성을 얻었다. 이는 primary 패드와 웨이퍼 carrier의 회전속도에 대해 절연막 표면의 궤적운동을 시뮬레이션 한 결과와 잘 일치하였다. 이때 산화막 식각속도는 180 nm/min 정도로 측정되었다. 그리고 웨이퍼의 중심보다 가장자리에서의 산화막 식각속도가 높은 것으로 나타났는데, 이는 슬러리에 의한 산화막 식각속도가 웨이퍼 가장자리에서 상대적으로 빠르기 때문이다.