

## 차세대 디지털 보호 계전기의 기술동향

조 경래<sup>0</sup> 정병태<sup>\*</sup> 강용철<sup>\*</sup> 박종근<sup>\*</sup>

\* 서울대학교 전기공학과

강상희<sup>\*\*</sup>

\*\* 명지대학교 전기공학과

### State of Art of the Advanced Digital Protection Relay

K. R. Cho<sup>\*</sup> B. T. Jung<sup>\*</sup> Y. C. Kang<sup>\*</sup> J. K. Park<sup>\*</sup>

S. H. Kang<sup>\*\*</sup>

\* Dept. of Elec. Eng. SNU

\*\* Dept. of Elec. Eng. Myongji Univ.

**Abstract** - Recently, advanced digital protection relays were developed in Japan. This improved relaying system for the next generation is expected to have higher performance for the discrimination of the fault, functions for multi-purpose use of acquired data, easy operation and maintenance, and also have friendly man-machine interface. This paper describes the system configuration of the developed relay and its representative characteristics.

**Keywords** - Digital Relay, Man-Machine Interface

#### 1. 서 론

근래, 산업의 발달과 국민 소득의 증가에 편승하여 전력 수요뿐만 아니라 양질의 전력에 대한 요구도 높아지고 있는 실정이다. 전력 계통의 복잡화 및 다양화됨에 따라 고장이 발생하면 다른 건전 계통 심지어는 국내 전체 계통까지 불고할 위험성이 커지고 있다. 따라서 계통의 고장을 신속 정확하게 검출하여 전체 계통을 보호하고 신뢰도 높은 양질의 전력을 공급하기 위한 보호계전기의 역할은 매우 중요하다. 그러나 지금까지 사용해오던 아날로그 보호계전기들로서는 이러한 역할을 수행하기에는 부족한 면이 많아 기억능력과 다양한 연산 능력이 뛰어난 디지털 보호계전기에 대한 연구가 80년대 이후 국내외로 활발히 진행되어왔다.

초기 단계에는 단순히 아날로그 보호계전기의 기능을 대체하는 수준에서 연구되었던 디지털 보호계전기는 마이크로 프로세서 기술의 발달에 힘입어 나날이 눈부신 성장을 거듭하여 종래의 아날로그 계전기로서는 검출하기 어려웠던 계통의 이상요소를 고장 발생 이전에 미리 검출할 수 있는 능력까지 보유하게 되었다.

지난 80년대 후반부터 국내에서도 디지털 보호계전기의 연구가 시작되었으며, 한전과 서울대에 의한 송전선보호용 디지털 보호계전기와 변전소 종합보호 시스템의 시제품이 개발을 후 기업들의 상품화가 활발히 진행되어 현재는 23kV 급 배전용 디지털 계전기는 거의 상품화 단계에 이르고 있다. 또한 154kV 급 이상의 설비들에 대한 보호계전 장치에 대한 상품화도 조속한 시일이내에 상품화가 이루어질 것으로 보인다.

80년대 초부터 디지털 보호계전기를 연구하기 시작하여 이미 상품을 세계 각지에 수출하고 있는 일본에서는 최근에 탁월한 연산처리능력과 다양한 기능을 갖춘 차세대 디지털 계전기를 개발하였다.

이 글에서는 이들 차세대 디지털 보호 계전기를 소개하여 국내에서 보호계전기를 연구하고 개발하는데 조금이나마 보탬이 되고자 한다.

#### 2. 차세대 디지털 계전기의 개발 목표

차세대 디지털 보호계전기의 개발 목표는 아래와 같다.

- ① 각종 보호계전장치를 최적으로 실현 가능한 유연한 시스템 구성
  - ② 운영, 보수, 신뢰성, 성능, 기능의 향상
  - ③ 기술적 재산 계승, 최신 기술을 정선하여 활용(표준화)
- 그림 1에 차세대 디지털 계전기의 개발의 목적과 주요 시책을 요약하였다.

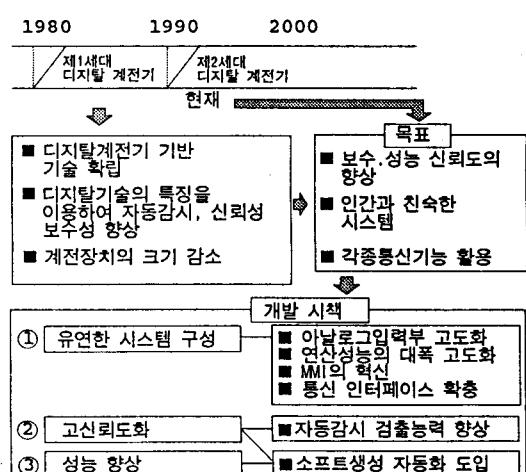


그림 1. 차세대 디지털 계전기의 기술적인 개발 시책

#### 3. 차세대 디지털 보호계전기의 기본 구성

시스템을 구성하는 각 유닛에 최신의 기술을 채용하여 우수한

보호제어시스템을 구축할 수 있으며 종래 장치의 기능단위의 유닛을 분할하는 것을 기본으로 하였다. 그리고 기본적 방침은 아래와 같다.

#### 멀티 프로세서방식의 계승과 고도화

- 시스템 제어 유니트의 구비

- 적재, 적소에 고속 처리

- 고속 32 비트 프로세서 채용

#### 보호 제어 기능과 MMI 의 분리

#### 시스템 확장성의 고도화

이를 그림 2에 도시하였다.

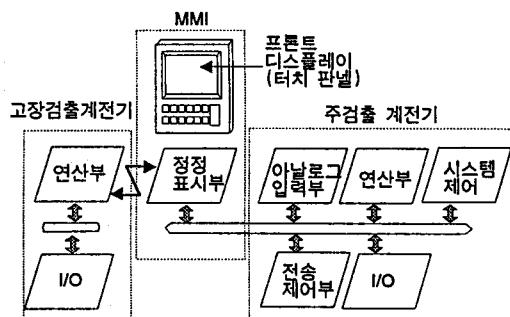


그림 2. 차세대 디지털 계전기의 구조도면

## 4. 고도화 기술

각 유니트에 채용한 고도화 기술은 다음과 같다.

### 4.1 아날로그 입력부

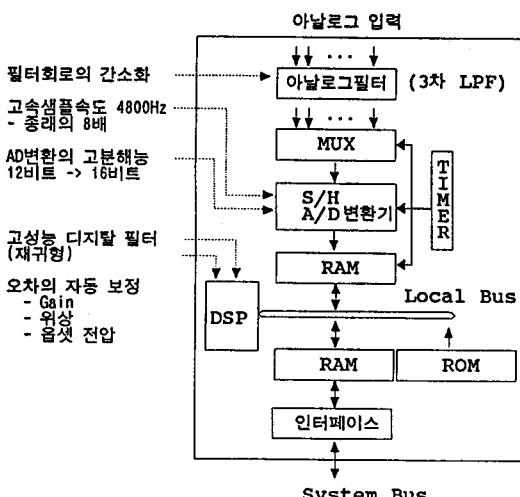


그림 3. 아날로그 입력부의 구성

그림 3에 새로 개발한 아날로그 입력부의 구성과 채용한 고도화 기술을 표시하였다. 이들에 의해 14비트 이상의 분해능을 얻을 수 있으며 아래의 효과를 얻을 수 있다.

- ① 입력회로의 고정밀도화(高精度化), 안정적인 신호의 검출(Dynamic Range의 확대)

- ② 왜곡된 파형의 정확한 인식(고장 판별 능력의 향상)
- ③ 아날로그 필터의 간소화에 의해 시간이 지남에 따라 특성이 변하는 것을 저하, 회로의 소형화(고신뢰도화)
- ④ 아날로그 입력회로의 공동화에 의한 소형화(표준화)

### 4.2 연산 성능의 고도화

그림 4에 연산성능의 고도화를 위해 필요한 기능과 채용시책을 표시하였다. 기술적 재산의 계승 및 처리능력의 대폭향상 그리고 장래성등을 고려하여

- ① 32비트 부동소수점연산형 디지털 신호 처리 프로세서(DSP)에 의한 초고속 연산

- ② 32비트 범용 프로세서를 채용하여 고속 연산

- ③ real-time OS인 μTRON을 채용하여 하드웨어와 응용프로그램의 분리

- ④ 시퀀스의 CAD화(소프트웨어의 자동생성)

등의 시책을 채용하였다. 이것들의 고도화 기술의 채용에 의해 소프트웨어의 고신뢰도화(소프트웨어의 용이한 조립, 각종 처리간의 독립성 보정 등)을 실현하고 있지만 그외에 더욱 시스템을 실현하는 하드웨어 면에서의 소형화도 가능했다. 시스템 전체의 연산성 기능은 종래와 비교하여 5배이상(부동소수점 연산 성능에는 20배이상) 실현하고 있다.

### 필요 기능

### 채용시책

#### 알고리즘의 고도화

- 역설성분의 검출과 미분근사  
· 왜곡된 파형의 정확한 인식

#### 중용소프트웨어

- 보호제전기 요소 모듈화  
· 기능단위 소프트웨어화  
· 시퀀스의 CAD화

#### 대규모시스템의 대응

- 복잡형 보호 제어 시스템  
· 계통 안정화 시스템

#### 소프트웨어의 자동생성

- 고급언어 C+ 사용  
· Real-Time OS uTRON

#### 소프트웨어의 고도화

- 소프트웨어의 중대, 복잡화  
· 고신뢰도화 대응

#### 고성능 프로세서

- 초고속 . 일정주기  
→ DSP(32 비트 float)

- 고속 . 비동기  
→ 32 비트 CPU(OS)

- 저속 . 비동기  
→ 16 비트 CPU(OS)

#### 하드웨어

그림 4. 연산 성능의 고도화를 위한 필요기능 및 채용시책

### 4.3 MMI(Man-Machine Interface)의 고도화

차세대 디지털 계전기에서는 용이한 조작에 필요한 정보를 분간하기 쉽게 제공하는 조작 표시부를 실현하였다(그림 5). 주요 특징을 아래에 기술하였다.

- ① MMI부를 보호 제어기능에서 독립

- ② 주검출, 사고검출 계전기의 MMI부의 공동화(사고검출과 MMI는 광섬유(Optical Fiber)로 결합)

- ③ 터치 패널식(초음파이용) 프론트 디스플레이의 채용

- ④ 표시부와 조작부의 일체화(LCD화면에 같이 표시)

- ⑤ Tree 구조, 3개의 계층을 기본으로 하는 메뉴 선택방식

- ⑥ 데이터 저장 기능 확충(256k Byte 이상)

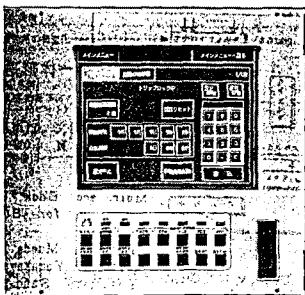


그림 5. MMI 부의 표시 화면 예

### 5. 차세대 계전기의 응용 예

#### 5.1 케이블 계통 보호용 전류차동 계전기

종래의 77kV 형 케이블 계통의 보호는 아날로그형 PW 계전장치를 적용했다. 여기서는 차세대 계전기 기술을 응용하여 낮은 전압 계급의 계전기의 간소화를 이루고 광 케이블에 직접 접속가능한 디지털형 전류차동 계전장치를 개발했으며 주요 특징은 다음과 같다.

##### ❶ 시스템 특징

- 주검출 연산부 : 주 계전기, 재폐로, 전송 제어용 CPU
- 감시 제어부 : MMI 제어 및 자동감시처리기능 독립
- 전송 인터페이스 : 레이저 다이오드  
전송부트 절체 기능

##### ❷ 전송부트의 절체의 고속화

케이블 계통에서 광섬유는 보통 동일 관속에 매설되므로, 계통의 고장과 동시에 광 케이블의 불량이 발생할 가능성이 있다. 따라서 전송 루트의 고속화를 이루어 보호동작의 지연을 최소화할 대책이 필요하다.

#### 5.2 주.후비보호 일체형 송전선 보호 계전기

종래의 500kV급 송전선 보호계전장치는 주보호 2계열, 후비보호 1계열의 구성이 표준이었으나 후비보호계전장치에 고장이 발생하면 선로를 정지가 불가피하기 때문에 중요한 표. 1 주. 후비 일체형 송전선 보호계전장치의 개요

항 목		내 용
계열구성		제1계열 : 주보호+후비보호 제2계열 : 주보호+후비보호
보호	주보호	각상전류차동계전기 대표상전압위상비교계전기(탈조검출)
	후비보호	거리계전기(저차고조파 대책, 역상 거리계전기 )
전송방식		자동동기PCM 전송방식
재폐로방식		단상, 다상재폐로, loop 재폐로
부가	고장점 표정	임피던스 연산형(다중사고, 異緣種대응)
	과부하 보호	온도상승 예측 연산형(전류계측)

송전선에 대해서는 후비보호의 2계열화가 필요하다. 본장치는 이들중에서 1계열분을 차세대 계전기 기술을 이용해 주보호 후비보호 일체형으로 하였으며 표 1에 나타내었다.

##### ❸ 보호방식 및 장치 구성의 개선

###### - 사고검출 요소 및 트립 회로의 개선

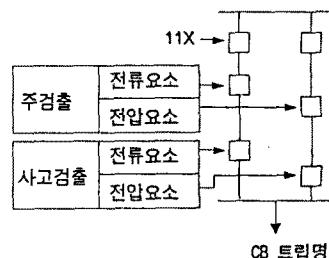


그림 6. 트립 회로의 구성도

##### - MMI의 고도화

##### - 보호성능의 개선 :

지락사고검출계전기의 개선(64ZN 채용)

지락거리계전기(44G)의 방향요소의 특성 개선

단체계전기의 정밀도개선

사고점표정기능(FL)의 개선

##### - 자동감시기능의 고도화

장치 고장 감시 외에 보수성 향상을 위해, 교환할 부위 검출, 일과성 고장의 검출 방지, 발생 빈도 감시 처리 방식 채용, 중고장과 경고장 분류 표시 등을 추가하였다.

#### 6. 결 론

최근에 개발된 차세대 디지털 보호 계전기는 탁월한 연산 능력과 정확한 샘플 데이터의 처리 등을 통하여 보다 정확한 고장 검출을 추구하였다. 뿐만 아니라 운전원의 용이한 조작 및 보수의 합리화에도 중점을 두었다. 이런 점들은 앞으로 개발될 국내의 디지털 보호 계전기의 방향 설정에 길잡이가 될 것으로 여겨진다.

#### 7. 참고 문헌

- [1] 前田 隆文, 千葉 富雄외 3인, "Development of Advanced Digital Protection Relay", 日本電氣學會 電力, 에너지 部門 大會, pp 353-354 ,1994, 8
- [2] 森田 義昭 외 5인, "Development of New Type Digital Current Differential Relay for Cable Feeder Protection", 日本電氣學會 電力, 에너지 部門 大會, pp 361-362 ,1994, 8
- [3] 安齊 俊夫외 3인, "Development of Object-Oriented Software Systems for Digital Protective Relay", 日本電氣學會 電力, 에너지 部門 大會, pp 367-368 ,1994, 8
- [4] 前田 隆文, 千葉 富雄외 4인, "Main and Back Up Protection Equipment in One Unit for Bulk Power transmission Line", 日本電氣學會 電力, 에너지 部門 大會, pp 355-356 ,1994, 8
- [5] 松田 高辛 외 7인, "Development of Advanced Digital Protection Relay", 日本電氣學會 電力, 에너지 部門 大會, pp 13-18 ,1993, 8