

다이오드형 실리콘 전계방출소자의 제작 및 특성평가

박 홍우*, 주 병권, 김 성진, 정 재훈, 박 정호*, 오 명환
한국과학기술연구원 정보전자연구부, *고려대학교 전자공학과

Fabrication and Characterization of Diode-Type Si Field Emitter Array

Heung-Woo Park*, Byeong-Kwon Ju, Seong-Jin Kim, Jae-Hoon Jung, Jung-Ho Park*, Myung-Hwan Oh
Div. of Information and Electronics Technonlogy, KIST, * Dept. of Electronics, Korea Univ.

Abstract

We fabricated diode-type silicon field emitter array device and tested the current-voltage characteristics. Silicon oxide layer having the thickness of 1 μ m is grown on the (100) oriented n-type silicon substrates. Oxide layer is patterned by the mask with 10 μ m diameter circles. Silicon substrate is then etched using NAF 1 solution to form the sharp tip arrays as an electron source. In the UHV test station, we tested the current-voltage characteristics for the samples. Turn-on voltage was about 140V and maximum emission current was 310 μ A at 164V. We studied about silicon bonding process for future work, too.

1. 서 론

최근 전자방출원(electron source)으로서 마이크로 팁을 이용하는 전계방출소자에 관한 연구가 이루어지고 있다^[1,2]. 특히, 전계방출소자의 구동전압을 낮추고 출력 전류를 높이기 위해 많은 모의실험과 연구가 이루어져 왔다. 이런 연구의 일환으로 전자방출원의 구조, 모양, 재료 등을 개선 시키려는 연구, 게이트의 구조와 모양을 개선시키려는 연구, 전계방출소자의 구조 자체를 변화시키려는 연구 등이 발표되었다. 그러나, 본 논문에서는 가장 간단한 형태의 전계방출소자를 구현하고자하는 노력의 기초연구로서 다이오드형 전계방출소자를 제작하여 전압-전류 특성을 측정, 평가하였다. 또한, 이후에 소자를 제작하는데 사용될 실리콘 접합 공정에 대하여도 연구하였다.

2. 전자방출원의 제작

본 실험에서는 직경 4인치, 두께 525 μ m(\pm 25 μ m), 저항률 5.0-8.0 Ω cm으로 P가 첨가된 n형 (100) 실리콘 웨이퍼를 사용하였으며 RCA 세척 공정을 행하였다. 표준 세척 공정을 거친 실리콘 기판의 상부에는 전기로에서 1 μ m 두께의 습식 열산화막을 성장하였다. 사진 식각 공정을 통해 20 \times 20개의 직경 2 μ m 크기의 원형 패턴을 정의한 후 등방성 습식 식각액(HNO₃ : CH₃COOH : HF = 95 : 3 : 2, 25 $^{\circ}$ C)^[3]으로 실리콘 기판을 식각하여 팁을 형성하였다. 제작된 실리콘 팁 어레이의 모양을 Fig. 1에 보였다.

식각시에 입계시진을 정확히 조절하지 못하여 팁들이 과도식각되었다.

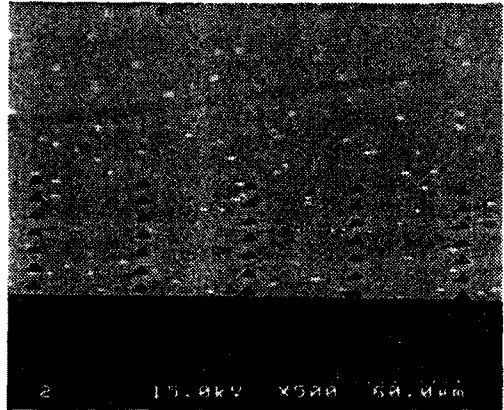


Fig. 1. SEM photograph of field emitter array

3. 전기적 특성의 측정 및 평가

측정 시스템의 개략도를 Fig. 2에 보였다. 측정은 UHV(ultra high vacuum) test station 내에서 수행하였다. 측정시의 진공은 4 \times 10⁻⁹torr로 유지하였으며 애노드 전극으로는 백금판을 사용하였다. 애노드 전극과 에미터 팁 끝 부분 사이의 거리는 약 10 μ m 정도였다.

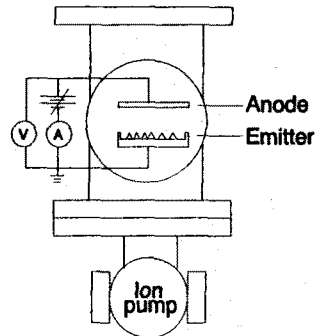


Fig. 2 Schematic diagram of UHV test system

Fig. 3는 애노드 전압에 따른 방출전류 특성을 보여주는 그래프이다. 시료의 안정된 방출특성을 위해서 진공분위기에서 200°C, 1시간의 열처리를 하였다.

측정시 방출전류가 30분 동안 서서히 증가한 후 안정된 상태가 되는 것이 관측되었다. 안정된 상태에서 turn-on 전압은 약 140V이고 인가전압이 164V 일때 방출전류는 310 μ A로 측정되었고, 텡당 방출전류는 775nA/tip 으로 나타났다.

측정시 소자의 특성 저하가 나타나기도 하였는데 이는 에미터 텡의 파괴에 의한 I-V 특성 변화에 기인한 것이다. 반대로 방출특성 향상이 관측되기도 하였는데, 이는 텡 표면의 높은 일함수를 가진 물질의 탈착과 에미터 텡과 애노드 금속판과의 거리가 불균일한 현상에 의하여 발생한 것이라고 생각된다.

Fig. 4는 Fig. 3의 I-V 특성을 Fowler-Nordheim plot으로 나타낸 그래프이다. 여기서, 전계방출 특성을 나타내는 직선을 관찰할 수 있다.

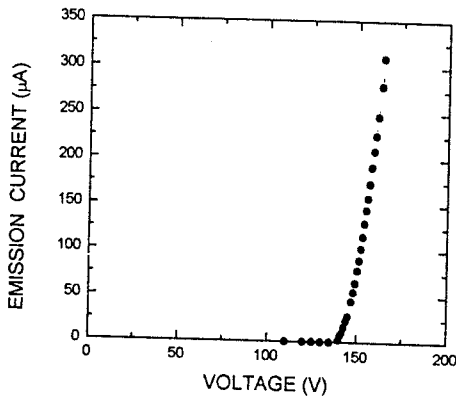


Fig. 3 Plot of field emission current-voltage characteristics

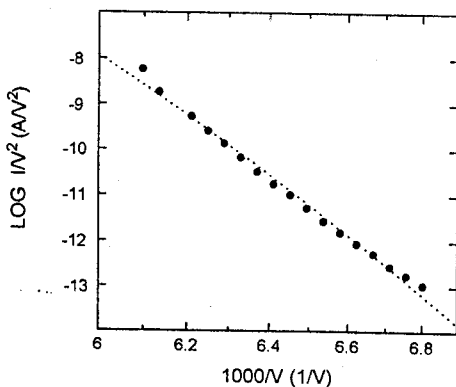


Fig. 4 Fowler-Nordheim plot obtained from diode-type Si field emitter array device

4. 실리콘 직접 집합 공정

본 실험에서는 소자를 완전히 제작하지 못하고 애노드

전극을 움직여서 측정하였다. 그러나, 이후에 소자를 제작할 목적으로 실리콘 직접 집합 공정에 대하여 연구하였다. 주로 이용되는 실리콘의 집합 방법으로는 직접 집합과 양극 집합 등이 있다^[1].

직접 집합 방법은 지금까지 많은 연구가 되어 있는 기술로서 최근에는 저온 공정이 가능할 수 있을 정도로 발전하였다. 집합 방법은 다음과 같다. 표준 세척 공정을 거친 한 쌍의 실리콘 기판을 hydrophilization 용액에 약 3분간 담근다. Hydrophilization이 끝난 시료를 rinsing 한다. 경면이 서로 마주보도록 집치 놓고 약간의 압력을 가하면 초기 집합이 이루어진다. 초기 집합이 이루어진 시료에 대해 전기로에서 열처리를 해주게 되면 강한 집합이 이루어진다. 본 연구에서는 성공적으로 bare Si + bare Si, bare Si + SiO₂/Si, Si/SiO₂ + SiO₂/Si 구조의 초기 집합을 확인하였다.

또한, 양극 집합 공정에 관한 연구도 수행하여 bare Si + bare Si, bare Si + SiO₂/Si, Si/SiO₂ + SiO₂/Si 구조의 집합도 확인하였다.

그러나, 두 가지 방법 모두 세척 공정이 가장 중요하며 양극 집합 방법의 경우에는 전계의 인가로 인한 실리콘 텡의 손상이 발생할 수도 있다는 단점이 있다.

5. 결 론

전계방출효과를 이용하는 다이오드형 전계방출소자를 제작하여 전압-전류 특성을 측정하였다. 측정은 4×10⁻⁶torr 에서 하였다. Turn-on 전압은 약 140V로 나타났으며, 160V 일때 최대 방출 전류는 310 μ A로, 텡당 방출 전류는 775nA/tip 로 나타났다. 또한, 이후에 소자를 제작하는데 이용될 실리콘 집합 공정에 대하여도 연구하여 Si/SiO₂ + bare Si 구조의 집합에 성공하였다.

참 고 문 헌

- [1] E.A.Adler, Z.Bardai, D.M.Geobel, R.T.Longo and M.Sokolich, "Demonstration of Low-Voltage Field Emission", IEEE E.D., Vol. 38, No. 10, p. 2304 (1991)
- [2] C.T.Sune, G.W.Jones, and D.Vellenga, "Fabrication of encapsulated silicon-vacuum field-emission transistors and diode", J. Vac. Sci. Technol. B, 10(6), Nov/Dec, p. 2984 (1992)
- [3] 김 성진, 박 홍우, 주 병권, 박 정호, 임 성규, 오 명환, "2단계 식각법을 이용한 실리콘 텡의 제작", 1995년도 대한전기학회 MEMS 연구회 학술발표회 논문집, pp. 1-12 (1995)
- [4] 주 병권, Microelectromechanical System을 위한 실리콘 웨이퍼의 直接 接合에 관한 研究, pp. 5-37 (1995)