

반도체 칩 캡슐화 공정의 최적조건에 관한 연구 A Study on Optimal Process Conditions for Chip Encapsulation

허용정
한국기술교육대학

Abstract

Decisions of optimal filling conditions for the chip encapsulation have been done primarily by an ad hoc use of expertise accumulated over the years because the chip encapsulation process is quite complicated. The current CAE systems do not provide mold designers with necessary knowledge of the chip encapsulation for the successful design of optimal filling except flow simulation capability. There have been no attempts to solve the optimal filling problem in the process of the chip encapsulation. In this paper, we have constructed an design system for optimal filling to avoid short shot in the chip encapsulation process which combines an optimization methodology with CAE software.

1. 서론

마이크로 일렉트로닉스 산업은 그 규모와 중요도에 있어서 비약적 발전을 거듭하여 왔다. 반도체 집적회로 칩의 연간 생산량은 1990년에 있어 280억불에 달하고 있다. 반도체 칩을 사용하는 제품의 경우 가전제품, 컴퓨터, 자동차, 로봇, 군용 장비에 이르기까지 그 범위를 넓혀가고 있다(1). 반도체 생산 공정 가운데 패키징(packaging) 작업은 반도체 칩의 신뢰도 향상에 대한 요구가 커짐에 따라 그 중요성이 점점증하고 있다.

본 연구에서는 플라스틱 패키징 공정중 반도체 칩의 캡슐화(encapsulation) 공정에 주안점을 두었다. 트랜스퍼 성형(transfer molding)은 반도체 칩을 캡슐화하기 위하여 가장 널리 사용되는 공정이다(2). 반도체 칩 캡슐화 공정을 성공적으로 수행하기 위하여 가장 중요한 요건중의 하나는 최적의 공정 조건을 구하는 것이며 이러한 작업은 전문가의 오랜 경험과 지식에 의해 수행되어 왔다. 그러나 경험에만 의존하는 방법은 대개 반복된 시작품의 제작을 통해 이루어지며 시간, 비용이 많이 요구되는 경우가 빈번하다. 그 이유중의 하나는 최적 충전조건 결정을 위해 요구되는 공정조건과 제품 품질간의 인과 관계가 고도로 연성되어 있기 때문이다.

Pandelidis와 Zou(3)는 사출성형 공정에 있어서 최적 성형 조건을 구하기 위하여 사출성형 공정 시뮬레이션 프로그램과 최적화 기법의 연계를 시도하였다. 이들은 SLMT(sequential unconstrained minimization technique)을 CAE 프로그램과 연계하여 사출 시간, 플라스틱 용융액 온도 및 금형 온도의 3가지 공정변수 최적화를 수행하였다. 목적함수는 최대 온도 분포의

차이, 과도 압입된 요소의 비, 마찰열에 의해 과도 가열된 요소의 비등이 적절한 가중치 인자에 의해 조합되어 주어진다.

이러한 연구 배경에 의하여 본 연구에서는 반도체 칩의 캡슐화를 위한 트랜스퍼 공정에 있어서 미성형을 방지하면서 충전 시간, 용융액 온도 및 금형 온도를 최적화하기 위한 시도가 이루어졌다. 트랜스퍼 성형 유동의 시뮬레이션을 위하여 코넬 대학의 CIMP(cornell injection molding program)연구진에 의해 개발된 PACK3DM2(4)가 사용되었고, 최적화를 위한 방법론으로는 콤플렉스(complex)기법(5)을 사용하였다.

2. 미성형의 판정

미성형은 반도체 칩 캡슐화 공정에 있어서 가장 중요시되는 결함중의 하나이다(2). 미성형의 발생 원인으로서 포획된 공기, 높은 유동저항과 유동 경로의 제한으로 인한 사출압력의 부족, 고분자 용융액의 조기 고화 및 부적절한 기계의 선택 등이 있다. 본 연구에서는 부적절한 기계를 선택한 경우는 고려하지 않기로 한다. Fig. 1에 전형적인 캡슐화 공정이 나타나 있다. 이것은 캡슐화 공정에 있어 미성형 실험을 수행한 결과를 보여 주고 있다. 본 연구의 목적중의 하나는 미성형을 판정하고 미성형 현상을 방지하기 위한 체계적 방법론을 얻으려는 것이다.

미성형의 판정을 위한 규칙이 다음과 같이 주어질 수 있다(6).

IF: The machine capacity is [p*Q]
AND The required for the cavity filling is higher than [p]
THEN: Short shot is possible.

여기서 Q는 유량을 의미한다. 미성형이 방지되는 즉시 최적화 프로그램이 구동되어 충전 시간, 용융액 온도, 금형 온도를 최적화하면서 미성형을 방지할 수 있는 최적 충전 조건을 구하게 된다. 이 과정에서 최적화 프로그램은 트랜스퍼 성형 공정 시뮬레이션 프로그램을 필요로 하게 되며 이러한 목적으로 PACK3DM2 프로그램이 이용되었다. 이 프로그램은 트랜스퍼 성형 공정의 충전, 압입 과정 및 큐어링(curing)과정을 해석할 수 있다.

3. 최적 충전 조건의 생성

3.1 초기 충전 조건의 생성

최적화 프로그램과 PACK3DM2를 이용하여 임의의 초기 조건으로 최적해를 구할 경우 막대한 계산시간이 요구된다. 이를 해결하기 위한 방안으로 비록 간단하지만 유용한 경험식을 이용하여 양호한 초기조건을 얻고자 하였다. 이러한 목적으로 White와 Dietz(7)의 연구결과가 이용되었다.

$$p = p_0 \left(\frac{1}{h_0 - \delta} \right)^{2n+1} \left(\frac{1}{t_f} \right)^n e^{\left(\frac{2T_f}{T_w - T_f} \right)} \quad (1)$$

위식으로부터 다음 식을 얻는다.

$$\begin{aligned} \frac{dp}{p} = & ((2n+1) \left(\frac{1}{h_0 - \delta} \right) \frac{\partial \delta}{\partial t} - \frac{n}{t}) dt \\ & + ((2n+1) \left(\frac{1}{h_0 - \delta} \right) \frac{\partial \delta}{\partial T_w} - \frac{2T_f}{(T_m - T_w)^2}) dT_w \\ & + ((2n+1) \left(\frac{1}{h_0 - \delta} \right) \frac{\partial \delta}{\partial T_m} - \frac{2T_f}{(T_m - T_w)^2}) dT_m \quad (2) \end{aligned}$$

여기서

$$\frac{\partial \delta}{\partial t} = \delta_0 \left(\frac{T_w - T_m}{T_m - T_w} \right) \left(\frac{2}{3} \right) t_f^{-\frac{1}{3}} \quad (3)$$

$$\frac{\partial \delta}{\partial T_w} = - \frac{\delta_0}{(T_m - T_w)} t_f^{\frac{2}{3}} \quad (4)$$

$$\frac{\partial \delta}{\partial T_m} = \delta_0 \frac{(T_w - T_m)}{(T_m - T_w)^2} t_f^{\frac{2}{3}} \quad (5)$$

위 식으로부터 다음 식을 얻는다.

$$\frac{d\delta}{\delta} = \frac{2}{3} \frac{1}{t_f} dt + \frac{1}{T_w - T_m} dT_w + \frac{1}{T_m - T_w} dT_m \quad (6)$$

여기서 p는 압력, h₀는 캐비티 두께의 1/2, δ₀는 유리화 층 두께, t_f는 충전 시간, n은 멱 지수(power law index), L은 캐비티 길이, T_w는 용융액 온도, T_f는 금형 온도, T_m는 파라미터이다.

$$p_0 = \left(\frac{2(1+2n)Lh_0}{n} \right)^n 2K_0 L \quad (7)$$

$$\delta = 1.86 \left(\frac{n}{4n+2} \right)^{\frac{1}{3}} \left(\frac{T_w - T_m}{T_m - T_w} \right) \left(\frac{t_f h_0 k}{L \rho c} \right)^{\frac{1}{3}} t_f^{\frac{1}{3}} \quad (8)$$

여기서 k는 열전도율, ρ는 고분자 용융액의 밀도, c는 비열을 의미하며, K₀는 어떤 값을 가지는 상수이다. 이상의 방정식

로부터 초기 충전 조건을 구할 수 있다.

3.2 최적 충전 조건 생성

미성형으로 판정되었을 경우 최적 충전 조건을 구하기 위한 최적화 루틴이 구동되게 되는 데 충전 조건의 최적화는 다음과 같이 공식화되었다.

minimize:

$$F(x) = w_1 \frac{t_f - t_{f,i}}{t_{f,u} - t_{f,i}} + w_2 \frac{T_w - T_{w,i}}{T_{w,u} - T_{w,i}} + w_3 \frac{T_m - T_{m,i}}{T_{m,u} - T_{m,i}} \quad (9)$$

subject to

$$x'_i \leq x_i \leq x''_i, \quad i = 1, 2, 3. \quad (10)$$

여기서 t_f는 충전 시간, T_w는 금형온도, T_m은 고분자 용융액 온도이다. w₁, w₂, w₃는 각각 t_f, T_w 및 T_m의 가중치이다.

4. 최적화 방안 및 적용사례

컴플렉스 방법(5)이 최적화 알고리즘을 구현하기 위하여 채택되었다. 이 방법은 원 함수의 도함수 정보를 요구하지 않기 때문에 원 함수가 트랜스퍼 성형과 같이 대단히 복잡한 경우에 최적해를 구하는 데 있어서 상대적으로 유리하다. 컴플렉스 방법의 자세한 알고리즘은 참고문헌 (5)에 소개되어 있다. 이상에 소개된 프로그램을 이용하여 사례연구를 수행하였다. 채택된 예는 치수 10*4*0.2 (cm)와 10*4*0.12 (cm)인 직사각형 캐비티이다.

사용된 고분자 재료는 폴리카아보네이트이다. 초기 공정 조건은 고분자 용융액 온도 270 deg. C, 충전 시간 2.5초, 금형 온도 90.5 deg. C으로 하였다. Table 1은 두개의 서로다른 제품 두께 2mm, 1.2mm에 대해서 각각 얻어진 최적화 결과를 보여 준다. Fig. 2는 제품두께가 1.2 mm인 경우에 있어서 최적화가 진행되는 과정을 나타내고 있다. Fig. 3은 제품두께가 2 mm인 경우에 있어서 최적화가 진행되는 과정을 도시한 것이다. Fig. 4는 각 경우에 있어서 해가 수렴되는 속도를 보여주고 있다. 얻어진 최적 공정 조건을 이용하여 다시 시뮬레이션을 시행한 결과 더 이상 미성형 현상이 발생하지 않음을 확인할 수 있었다. 이상의 결과로 볼때 컴플렉스 방법에 의해 구현된 최적화 프로그램은 미성형을 성공적으로 방지할 수 있음을 보여 준다. 초기 공정 조건을 가지고 시뮬레이션을 수행한 결과는 극심한 미성형 현상을 나타내었으나 최적화 과정을 통하여 얻어진 최적 조건을 이용할 경우 미성형 현상이 방지되었다. 최적화 과정을 종료하기 위해 사용된 수렴기준은 2n개의 컴플렉스 점에서 충전 시간의 표준편차에 대해 ε=10⁻⁶으로 주어졌고, 두개의 컴플렉스 점간의 최대 거리에 대하여 δ=10⁻⁶으로 주어졌다. 이 경우에 있어서 대개 50회회의 반복 계산후에 충전 시간이 성공적으로 수렴되었다.

5. 결론

본 연구에 있어서 반도체 칩 캡슐화 공정의 미성형 판정을

위한 모델과 미성형 해결을 위한 최적화 방안이 제시되었다. 먼저 미성형이 판정되면 최적화 과정이 구동되게 되고 미성형 방지를 위한 최적 조건이 얻어지게 된다. 최적화 과정의 합리화를 위하여 양호한 초기 조건 산정 방안이 연구되었고 성공적인 결과를 얻었다. 공정의 시뮬레이션과 최적화 과정을 통하여 칩 캡슐화 공정의 성형성 평가와 공정 조건의 최적화를 위한 방안이 성공적으로 제시되었다.

6. 참고문헌

- (1) Manzione, L.T., 1983, Plastic Packaging of Micro electronic Devices, Van Nostrand Reinhold, New York.
- (2) Nguyen, L.T., Danker, A., Santhiran, N. and Shervin, C.R., 1992, "Flow Modeling of Wire Sweep during Molding of Integrated Circuits", ASME Winter Annual Meeting, Nov. 8-13.
- (3) Pandelidis, I. and Zou, Q., 1990, Optimization of Injection Molding Design: part 2: Molding Conditions Optimization", Polymer Engineering and Science, Vol.30, No.15, pp 883-892.
- (4) PACK3DM2: Software available to members of the Industrial Consortium of the Cornell Injection Molding Program(CIMP).
- (5) Reklaitis, G.V., Ravindran, A. and Ragsdell, K.M., 1983, Engineering Optimization: Methods and Applications, John Wiley and Sons.
- (6) Kim, S.G., 1985, Knowledge-based Synthesis System for Injection Molding, Ph.D Dissertation, MIT.
- (7) White, J.L. and Dietz, W., 1979, "Some Relationships between Injection Molding Conditions and the Characteristics of Vitrified Molded Parts", Polymer Engineering and Science, Vol.19, No.15, pp 1081-1091.

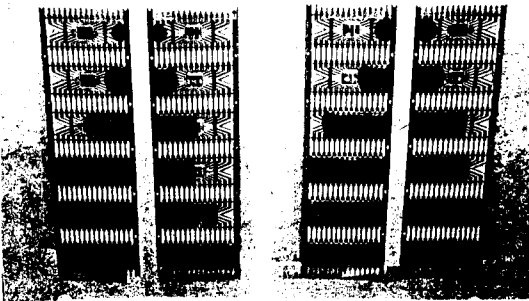


Fig. 1 Chip encapsulation process.

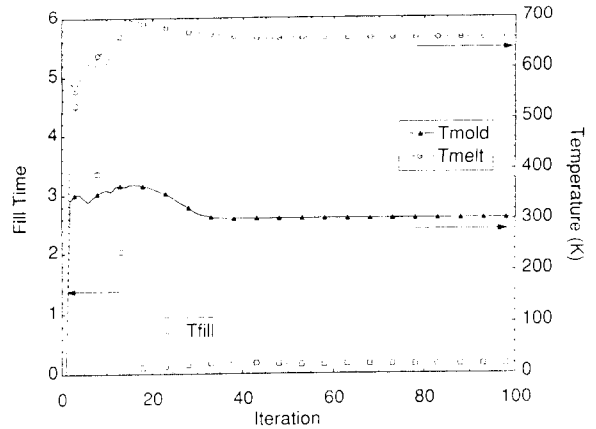


Fig. 2 Obtained optimal results(1.2 mm).

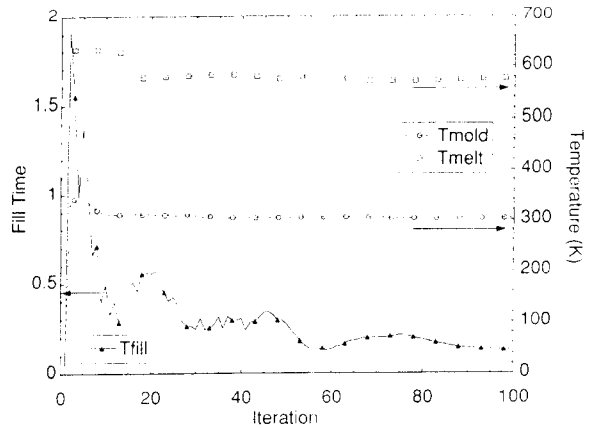


Fig. 3 Obtained optimal results(2 mm).

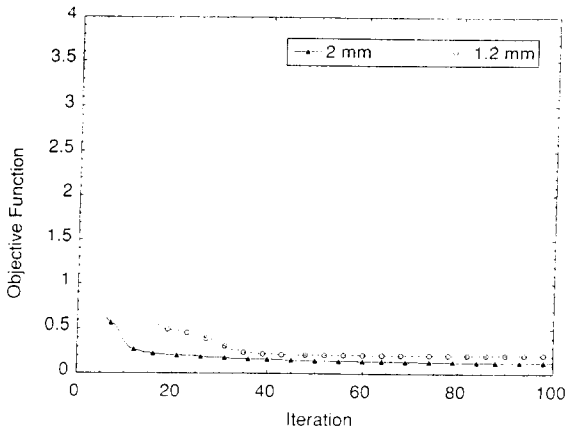


Fig. 4 Convergence rate(objective function vs. iteration no.).

Table. 1 Initial process conditions and optimal process conditions
(part thickness = 1.2 mm, 2 mm).

| | Initial Cond. | Lower Limit | Upper Limit | Optimal Cond. (1.2 mm) | Optimal Cond. (2 mm) |
|---------------------|---------------|-------------|-------------|---------------------------|-------------------------|
| Filling Time (s) | 2.5 | 0.1 | 5.0 | 0.158 | 0.129 |
| Melt Temp. (deg. C) | 270 | 177 | 427 | 387 | 304 |
| Mold Temp. (deg. C) | 90.5 | 30 | 100 | 30 | 30 |