

고성능 속도 제어를 위한 오프셋 전류와 전동기 상불평형 보상

정 대웅^o, 설 승기
서울대학교 공과대학 전기공학부

Compensation of Offset Current and Motor Asymmetry for High Performance Speed Control

Dae-Woong Chung^o, Seung-Ki Sul
School of Electrical Engineering, Seoul National University

Abstract - The non-ideal elements inherent in all categories of AC drives have a significant influence on the performance of speed control. For the high performance of speed control, these non-ideal elements must be considered. This paper discusses the side effects of non-ideal elements such as the offset current of A/D converter, asymmetry of motor and so on and proposes simple compensation methods which are also applicable to any kinds of the motor drive systems. In the experimental results, it is observed that the proposed compensation methods improve the performance of speed control.

1. 서론

산업계의 응용분야에 인버터가 장착된 교류 전동기의 고성능 속도제어가 점차 요구되고 있다. 가변속 교류 서보전동기 등의 고성능 산업시스템에서 속도 제어는 전체 시스템의 성능을 결정짓는 중요한 요소이기 때문에 빠른 과도응답과 만족스러운 정상상태 특성이 요구된다. 교류전동기의 고성능 속도제어를 위한 연구가 많이 진행되어 왔지만, 모든 교류전동기 구동 시스템에서 실제적으로 발생될 수 있는 비이상적인 요소들 - 예를 들어, A/D 컨버터의 오프셋 전류와 전동기의 상불평형 - 은 고려되지 않았다. 최근들어, 점차 향상된 속도제어가 요구됨에 따라 이러한 비이상적인 요소들이 고려되기 시작하였지만 아직 그 원인과 영향이 제대로 분석되지 않았고 또한 그 영향을 보상하는 연구는 아직 보고된 바가 없다 [1].

본 논문의 목적은 비이상적인 요소들에 의한 영향을 분석하고 이를 보상하는 데에 있다. 모의실험과 실험결과에서 제안된 보상방법이 속도제어의 성능을 향상시킬 수 있음을 확인할 수 있었다.

2. 문제의 정의

그림 1은 속도지령치가 100 [rpm]일 때 유도 전동기 속도와 속도의 고조파 스펙트럼을 나타낸다. 속도 리플을 분명히 하기 위하여 PI 속도제어기의 대역폭은 낮게 설정되어 있다. 그림 1 (b)의 FFT (Fast Fourier Transform) 분석에서 보는 바와 같이 전동기 속도에는 여러 바람직하지 않은 속도 리플이 포함되어 있다. 특히, 동기 주파수(f_e)의 1배, 2배, 6배의 속도 리플이 상대적으로 많이 나타난다. 이러한 속도 리플은 앞으로 본 논문

에서 언급하게 될 비이상적인 요소들에 의해서 발생된다.

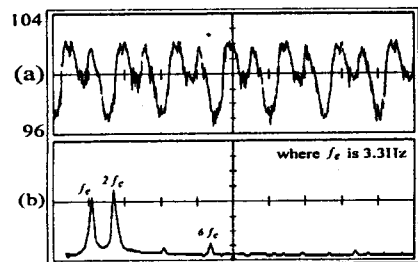


그림 1. 전동기 속도와 속도의 고조파 분석
(a) 전동기 속도 [rpm], (b) 속도의 FFT 분석

전동기 속도가 증가함에 따라 동기 주파수도 비례해서 증가하므로 속도제어기 대역폭의 한계때문에 속도제어기가 이러한 속도리플을 충분히 억제하지 못한다. 저속에서 엔코더를 통해 속도를 측정할 경우 실제 속도보다 매우 지연된 속도가 측정되므로 순시속도를 검출하기 위해서는 보통 속도관측기를 사용한다[2]. 이 경우, 비이상적인 요소들에 의해 속도 관측기의 성능이 저하되므로 관측된 속도를 잘 제어하더라도 실제의 속도에는 많은 리플이 존재하게 된다. 따라서, 전 속도 범위에서 고성능의 속도제어를 하기 위해서는 비이상적인 요소들을 제거하는 것이 매우 중요하다. 6배 동기주파수의 속도리플이 전력소자의 데드타임에 의해 발생된다는 것은 잘 알려져 있다 [4]. 본 논문에서는 1배, 2배 동기주파수의 속도리플의 원인을 분석하고 이를 보상하는 방법을 다루고자 한다.

3. 속도 리플의 원인

3.1 동기주파수 속도리플의 원인

동기주파수 속도리플의 주원인은 A/D 컨버터의 오프셋 전류이다[1]. 벡터 제어에 필요한 고정자 전류는 보통 전류센서와 A/D 컨버터를 거쳐 이산화된 값으로 변환된다. A/D 컨버터 내부에는 연산증폭기가 있기 때문에 직류 오프셋은 필연적으로 나타나고 그 크기는 A/D 컨버터의 분해능과 밀접한 관련이 있다. 직류 오프셋이 더해진 전류를 읽어서 벡터제어할 경우 변환된 토크분 전류는 동기주파수로 맥동하게 되므로 실제 토크를 맥동시키게 되고 속도도 동기 주파수로 맥동하게 된다. 그림 2는

A/D 컨버터의 3LSB(Least Significant Bit)에 해당하는 직류 옵셋을 전류 측정시 첨가할 경우, 전동기 속도를 모의실험한 결과이다.

데드타임도 동기주파수 속도리플을 발생시킬 수 있다. 앞에서 데드타임은 6배 동기주파수 속도리플을 발생시킨다고 하였지만 전력소자의 특성이 제각기 다르기 때문에 6배 동기주파수뿐만 아니라 동기주파수와 2배 동기주파수도 발생시킬 수 있다. 그림 3의 V/f 전동기 구동 실험에서 이러한 현상을 확인할 수 있다.

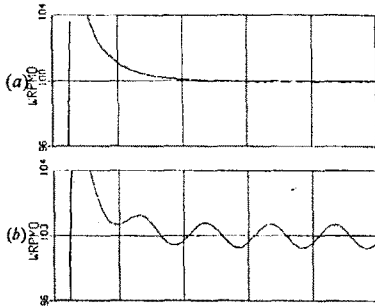


그림 2. 옵셋 전류의 영향 (0.3 sec/div)
(a) 이상적인 경우 속도 [rpm], (b) 옵셋 전류 존재시 속도

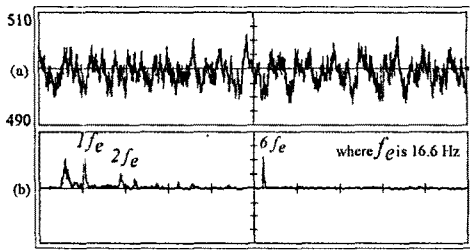


그림 3. V/f 전동기 구동
(a) 전동기 속도 [rpm], (b) 속도의 FFT 분석

3.2 2배 동기주파수 속도리플의 원인

2배 동기주파수 속도리플의 주원인은 전동기 상 불평형이다. 제작상의 여러 실제적인 문제때문에 3상 교류 전동기의 각 상의 상수는 조금씩 차이가 있게 된다. 이러한 상 불평형의 종류로는 고정자 저항 불평형, 고정자 인덕턴스 불평형 등이 있을 수 있다. 교류 전동기의 복잡한 구조때문에 이러한 상 불평형의 영향을 해석적으로 구하는 것은 매우 어려운 일이다. 그림 4의 (b)와 (c)는 상불평형을 가진 유도전동기의 모의실험 결과이다.

전류 센서의 출력이 A/D 컨버터의 입력 허용범위를 맞춰야 하기 때문에 워퍼진 전류값을 다시 스케일링하게 되는데 이때 잘못된 전류 스케일링은 2배 동기주파수를 발생시킨다. 그림 4의 (d)는 어느 한 상 전류의 1%의 스케일링 오차시의 모의 실험 결과이다.

그림 3에서 알 수 있듯이 데드타임도 2배 동기주파수를 발생시킨다.

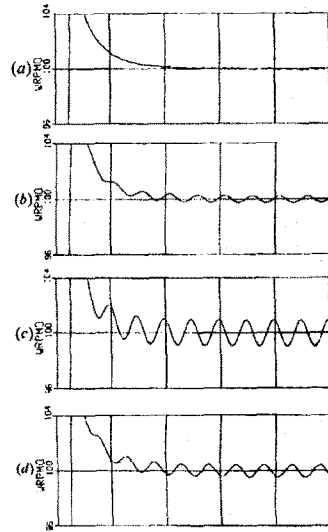


그림 4. 2배 동기주파수 속도 리플
(a) 이상적인 경우 전동기 속도 [rpm],
(b) 1% 고정자 저항 오차,
(c) 1% 고정자 권선 오차, (d) 1% 스케일링 오차

4. 보상 방법

4.1 동기주파수 속도리플의 보상

A/D 컨버터의 직류 옵셋에 의한 동기주파수의 속도리플을 보상하기 위해 측정된 전류에서 옵셋 전류만큼 빼주면 된다. 그림 5에 동기주파수 속도리플 보상법을 간략히 나타내었다. 우선, 속도 오차를 FFT 분석한 후 동기주파수 성분을 계산하여 이전의 값과 비교한다[3]. 만약 그 값이 감소하고 있으면 I_{comp} 를 이전과 같은 방향으로 갱신하고 만약 그 값이 증가하고 있으면 반대 방향으로 갱신한다. 이러한 절차를 I_{comp} 가 옵셋값으로 수렴할 때까지 반복한다. 위와같은 절차를 나머지 전류의 측정에 반복진행한다. 정밀한 수렴을 위해 ΔI 는 수렴이 진행될수록 $K(<1)$ 에 의해 작아진다. I_{comp} 의 수렴 시간 및 정밀도를 ΔI 의 초기값과 K 로 결정할 수 있다.

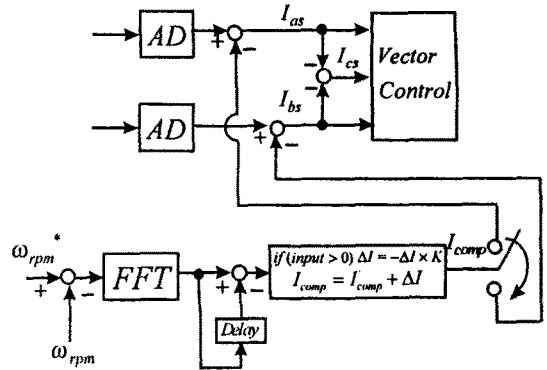


그림 5. 동기주파수 속도리플 보상법

4.2 2배 동기주파수 속도리플의 보상

2 배 동기 주파수의 속도 리플을 보상하기 위해 그림 6의 전류 $\alpha \cdot \sin(2 \times 2\pi f_e t + \beta)$ 를 토크분 전류 지령치 (I_m^*)에 더함으로써 토크분 전류를 동기 주파수의 2 배로 진동시킨다. 진동기의 상불평형 정도, 관성 모멘트와 마찰계수를 정확히 알 수 없기 때문에 α 와 β 를 해석적으로 구하는 것은 불가능하다. 보상의 주 절차는 동기 주파수 속도 리플 보상법에서와 같다. 우선 α 를 전류 $\alpha \cdot \sin(2 \times 2\pi f_e t + \beta)$ 가 속도를 약간 진동시킬 정도로 설정한 상태에서 2 배 동기주파수를 최저로 감소시키는 β 를 찾은 다음, α 를 2 배 동기주파수가 최저가 되도록 결정한다.

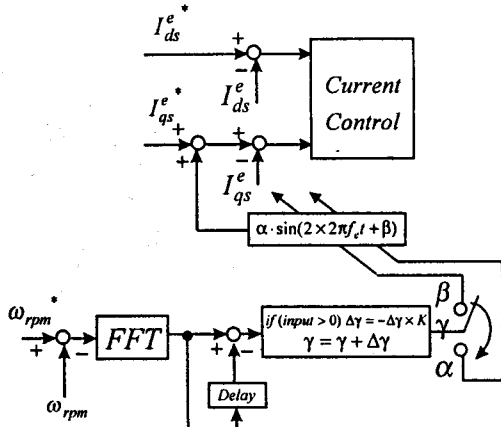


그림 6. 2 배 동기주파수 속도 리플 보상법

5. 실험 결과

5.1 실험장치 구성

3상 인버터는 전류 정격이 150[A], 전압 정격이 600[V]인 IPM (Intelligent Power Modules)으로 이루어져 있고 11[kW] 스피들 유동기를 구동하기 위해 TMS320C31 DSP 제어 보드를 사용하였다.

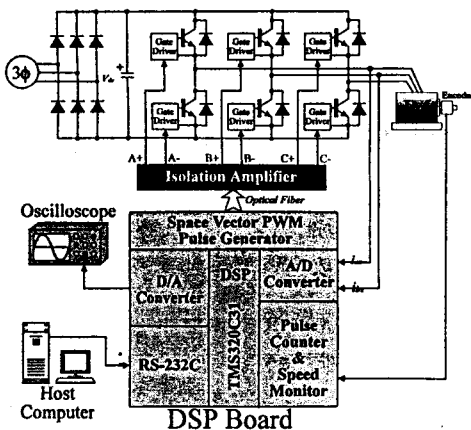


그림 7. 실험 장치 구성

5.2 실험결과

그림 8은 속도 지령치가 100[rpm]일 때의 속도파형이다. PI 속도 제어기의 대역폭은 100 rad/s으로 설정되었다. 보상을 수행하지 않았을 경우 최대 속도 리플은 그림 8 (a)에서 보는 바와 같이 약 2 [rpm] 이고 FFT 분석에서 보이는 바와 같이 동기 주파수의 1배, 2배, 6배의 속도 리플이 존재한다. 그림 8 (c)와 (d)에서 동기주파수 속도 리플을 보상한 후에는 동기주파수 속도 리플이 제거됨을 확인할 수 있다. 1배, 2배 동기주파수 속도 리플을 모두 보상한 후에는 그림 8 (e)와 (f)에서 보이는 바와 같이 1배, 2배 동기주파수 속도 리플이 모두 제거되었고 그 결과 최대 속도 리플이 약 1 [rpm]으로 줄어들었다.

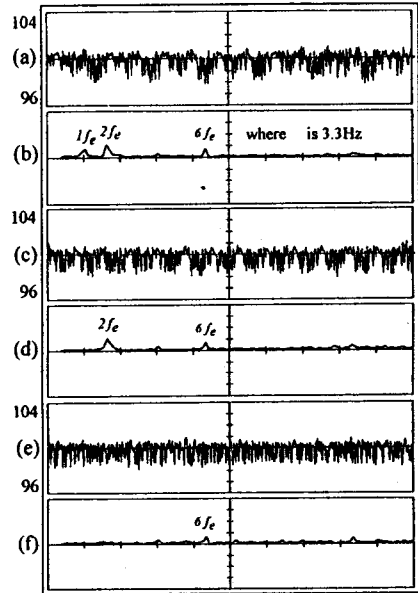


그림 8. 보상 결과 실험 파형

6. 결론

본 논문에서는 모든 종류의 교류 전동기 구동 시스템에서 나타날 수 있는 비이상적인 요소들의 영향을 분석하고 1 배, 2 배 동기주파수의 속도 리플을 보상하는 방법을 제안하였다. 제안된 보상 방법이 속도 제어의 성능을 향상시킴을 실험을 통해 확인하였다.

참고 문헌

- [1] D. Antic, J.B. Klaassens, W. Deleroi, "Side Effects in Low-Speed AC Drives," IEEE Power Electronics Specialists Conference Record, pp.998~1002, 1994.
- [2] Robert D. Lorenz, Keith W. Van Patten, "High-Resolution Velocity Estimation for All-Digital, ac Servo Drives," IEEE Transactions on Industrial Application, vol. 27, no. 4, July/August, pp.701~705, 1991.
- [3] Alan V. Oppenheim, Ronald W. Schaffer, Discrete-time signal processing, Prentice hall, 1990, pp.585~587
- [4] Jong-Woo Choi, Seung-Ki Sul, "New Dead Time Compensation Eliminating Zero Current Clamping in Voltage-Fed PWM Inverter," IEEE Industry Applications Society Annual Meeting, pp.977~984, 1994.