

## 외란관측기를 가지는 UPS용 인버터의 디지털제어에 관한 연구

° 이체동, 김종석, 최신영\*, 이재창, 우정인.  
동아대학교 전기공학과, 대양전기(주) 연구소, (주)인원 개발부

A Study on Digital control of Inverter for UPS based on Disturbance Observer.

\*C.D.Lee, J.S.Kim\*, S.Y.Choi, J.C.Lee, J.I. Woo  
Dept. of Electrical Eng. Dong-A Univ., Dae Yang Electric co. Ltd R&D, In Won co. Ltd R&D

**Abstract :** In this paper, a new control scheme based on deadbeat control with disturbance observer for voltage controlled Inverter system is proposed. The inverter system is modelled as the 4th-order system treating R load current variation caused by disturbance. So the disturbance observer exists in the state observer. By using the pole placement strategy, the observer estimates the state and disturbance variable of the next sampling instant. Simulation results so show that The proposed scheme has robust feature against disturbance.

### 1. 서론

전기통신, 레이더 관제 및 의료장비 등을 사용하는 곳에서는 항상 무정전 전원장치(UPS)에 의한 안정된 전원 공급을 요구한다. UPS에 쓰이는 인버터의 제어방식에는 히스테리시스(hysteresis)제어법 등에 의한 아날로그제어방식과 근래 활발히 연구되고 있는 예측제어법에 의한 디지털제어방식이 있는데, 히스테리시스에 의한 제어방식은 구성이 간단하고 기준치에 고속추종이 가능한 장점이 있으나, 부하변화에 따른 스위칭주파수의 증가로 스위칭소자의 열화 및 손실을 증가시키게 된다. 그리고 예측제어법에 의한 디지털제어방식은 낮은 전압리플과 빠른 추종성 등이 있으나<sup>[1][2]</sup> 부하급변에 대처하기 힘들다.

따라서, 본 연구에서는 디지털제어기법의 일종인 예측제어기법에서 부하변동에 대한 단점을 보완하기 위해서 외란관측기를 제안하며 이때 전차원 관측기(Full order observer)를 설치함으로서 축정노이즈에 강인한 관측기를 구성하고 낮은 전압리플과 빠른 추종성을 얻기 위해서는 순시제어기법의 일종인 Deadbeat제어를 사용하여 최종적으로 외란에 강인한 디지털제어기를 설계한다.

### 2. 전압제어를 위한 Deadbeat제어기의 설계

#### 2.1 Inverter의 상태공간 모델링 및 이산화

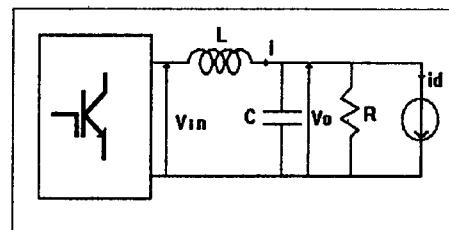


그림 1. 단상 인버터 시스템의 모델링

Fig.1 Modeling for Single phase  
Inverter system

그림1은 브릿지인버터, 정현화 필터, 부하를 갖는 시스템이다. 본시스템에서는 출력전압( $v_o$ )에 영향을 미치는 외란( $i_d$ )을 제어기에서 보상하기 위해서 상태 변수를  $X = [v_o \ i \ i_d \ i_d']^T$ 로 두고 연속치 4차 시스템으로 모델링하면 다음과 같은 상태방정식이 유도된다.

$$\dot{X}(t) = A \cdot X(t) + B \cdot U(t)$$

$$\begin{bmatrix} v_o(t) \\ i(t) \\ i_d(t) \\ i_d(t) \end{bmatrix} = \begin{bmatrix} -\frac{1}{RC} & \frac{1}{C} & -\frac{1}{C} & 0 \\ -\frac{1}{L} & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} v_o(t) \\ i(t) \\ i_d(t) \\ i_d(t) \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{1}{L} \\ 0 \\ 0 \end{bmatrix} U(t)(1)$$

여기서 시스템 파라메터는 다음과 같이 정의된다.  
 $v_o$  : 출력전압.

$i$  :  $L$ 에 흐르는 전류.

$i_d$  : 외란전류.

$L$  : 정현화 필터의 인덕턴스.

$C$  : 정현화 필터의 캐퍼시턴스.

R : 부하저항.

U : 입력전압.( E or -E or 0)

위 상태방정식에서 결국 출력전압  $v_o$ 를 제어하기 위해서는 입력전압을 제어해야 하며, 이것은 인버터의 스위칭 시간인 펄스폭을 제어함으로써 수행할 수 있다. 따라서 펄스폭은 매샘플링 구간에서의 전압지령치에 따라서 변하게 된다.<sup>[1][2][4]</sup> 이 펄스폭의 제어를 위해 위 시스템을 영차홀드에 의한 이산화를 한다. 이때, 샘플링 주기를 T라 두고  $T < 2\pi/\sqrt{LC}$ ,  $kT \leq t \leq (k+1)T$  구간동안 출력전압  $v_o(t)$ 를  $v_o(kT)$ 라 하면, 식 (1)로부터 다음의 이산화 방정식이 유도된다

$$X(k+1) = \Phi X(k) + GAT(k) \quad (2)$$

$$y(k) = CX(k)$$

여기서,

$$\Phi = e^{AT}$$

$$G = e^{AT/2}BE$$

$$C = [1 \ 0 \ 1 \ 0]$$

T : 샘플링 시간

$\Delta T(k)$  : 샘플링 시간  $t = kT$ 에서의 펄스폭.

## 2.2 Deadbeat 제어기.

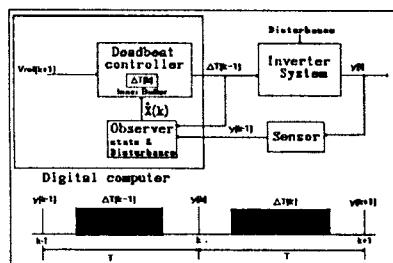


그림2. 제안된 제어기의 블럭도.

Fig.2 Block diagram of Proposed controller.

인버터 출력전압  $v_o$ 의 순시제어 개념은 샘플링 시점  $t = kT$ 에서 측정한 출력전압  $v_o(k)$ 과 시스템의 관계식을 이용하여 다음 샘플링 시점  $t = (k+1)T$ 에서 인버터 출력전압  $v_o(k+1)$ 이 기준전압  $v_{ref}(k+1)$ 에 정확히 일치하도록 제어입력  $u(k+1)$ 의 펄스폭  $\Delta T(k)$ 를 계산하여 IGBT gate 구동회로에 출력하는 것으로서 식(2)에 의해 유도한다.

$$v(k+1) = \phi_{11}v(k) + \phi_{12}i(k) + \phi_{13}i_d(k) + \phi_{14}i_d(k) + g_{11}\Delta T(k) \quad (3)$$

식(3)에서  $v(k+1)$  대신  $v_{ref}(k+1)$ 을 대입하고

$\Delta T(k)$ 에 대해 정리하면 다음과 같다.

$$\Delta T(k) = \{v_{ref}(k+1) - \phi_{11}v(k) - \phi_{12}i(k) - \phi_{13}i_d(k) - \phi_{14}i_d(k)\}/g_{11} \quad (4)$$

위 식(3), (4)에서  $\phi_{ij}, g_{ij}$ 는 각각 행렬  $\Phi$ 와  $G$ 의 행렬요소이며 식(4)에서 파라메타 및 각 상태값을 알고 있으면 그다음 샘플링시점에서 정확히 출력전압과 기준전압이 일치하게 된다.

## 3. 관측기의 설치.

데드비트응답을 지속적으로 얻기위해 외란에 대한 보상이 이루어져야 하며 이를 위해서는 외란성분에 대한 정보가 필요하다. 이에 [4]에서는 최소차원 상태관측기를 설치하여 출력전류를 추정하여 제어를 하였으나 추정치가 노이즈에 민감한 특성을 나타내므로 이러한 단점을 보완하기 위하여 전자원 상태관측기를 설치한다. 인버터 시스템의 상태관측기 방정식은 시스템 방정식과 동일한 차수로 다음과 같이 주어진다.

$$\hat{X}(k+1) = (\Phi - KC)\hat{X}(k) + GAT(k) + Ky(k) \quad (5)$$

여기서, “^”는 추정치를 나타내며, K는 관측기 이득행렬로서 관측기에 의한 추정치와 실제치 사이의 오차를 보정한다. 위 (2)식에서 (5)식을 빼면 관측기에 대한 오차방정식이 다음과 같이 주어진다.

$$e(k+1) = (\Phi - KC)e(k) \quad (6)$$

$$e(k) = x(k) - \hat{x}(k) \quad (7)$$

위 오차방정식에서  $(\Phi - KC)$ 를 안정행렬이라 하며 이행렬의 고유치가 단위원내에 존재하면  $\lim_{k \rightarrow \infty} e(k) = 0$

가 되어 추정치가 거의 실제치에 접근하게 된다. 따라서 이를 위한 K행렬의 값을 적절히 선정해야하는데 식(2)의 시스템이 가관측시스템이므로 식(6)의 극점을 임의로 조정할 수가 있다. 이때 극배치기법의 Ackermann공식과 베셀다항식의 표준근을 응용하여 오차가 빠른시간에 0으로 수렴하도록 K를 산출한다.<sup>[3]</sup> 산출된 K를 이용하여 식(6)에서의 고유치를 살펴보면 모든 고유치가 거의 0점에 가깝게 분포되어 수렴속도가 빠른 deadbeat응답을 나타내므로서 K값이 유효함을 입증하였다.

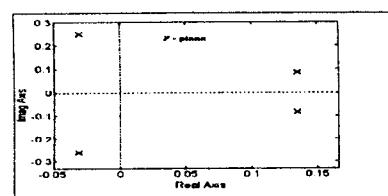


그림3. 안정행렬의 고유치 분포도.

Fig.3 distribution diagram of stability matrix

## 3.1 외란 관측기

외란 관측기는 따로 구성한 것이 아니고 상태관측기에서  $i_d$ ,  $\dot{i}_d$ 에 대한 항만 뺏아서 정리하면 다음과 같은 외란 관측기가 완성된다.

$$\begin{bmatrix} \hat{i}_d(k+1) \\ \hat{i}_d(k+1) \end{bmatrix} = \begin{bmatrix} 1 & T \\ 0 & 1 \end{bmatrix} \begin{bmatrix} \hat{i}_d(k) \\ \hat{i}_d(k) \end{bmatrix} + \begin{bmatrix} K_{31} & K_{41} \\ K_{41} & C_{13} \end{bmatrix} \begin{bmatrix} C_{13} & C_{14} \\ \end{bmatrix}$$

$$= \begin{bmatrix} \hat{i}_d(k) \\ \hat{i}_d(k) \end{bmatrix} - \begin{bmatrix} \hat{i}_d(k) \\ \hat{i}_d(k) \end{bmatrix} \quad (8)$$

이때의 외란관측기 이득행렬은 위의 상태관측기에서 구한  $K$ 의 3행과 4행의 값을 그대로 사용하였다.

### 3.2 제어기의 재구성

관측기의 설치에 의해서 각 상태변수들에 대해 추정이 가능하므로 이를 식(4)에 대입하여 최종적으로 Deadbeat제어기를 완성하면 다음과 같다.

$$\Delta T(k) = (v_m(k+1) - \phi_{11}\hat{i}_d(k) - \phi_{12}\hat{i}_d(k) - \phi_{13}\hat{i}_d(k) - \phi_{14}\hat{i}_d(k)) / E_{11} \quad (9)$$

관측기에 의해 추정된 값을 이용하여  $\Delta T(k)$ 를 구할 수 있으나, 시스템의 구현에 있어서는 연산시간 ( $T_d$ )으로 인하여 지연이 발생하여 펄스폭  $\Delta T(k)$ 가 최대펄스폭인  $T$ 보다 항상 작게 된다. 이러한 문제를 해결하기 위해서 그림2에서와 같이  $\hat{x}(k)$ 를  $(k-1)$ 번째 샘플링 순간에 예측하여 미리 다음샘플링시 ( $k$ )의 제어입력값을 계산한다.

## 4. 모의 실험.

제안한 외란관측기를 가지는 디지털제어기의 성능을 확인하기 위한 시뮬레이션을 행하였다. 사용한 시스템의 파라미터는 아래와 같다.

입력전압(DC) :  $E=110$  V

필터인덕턴스 :  $L=0.9112$  mH

필터커패시턴스 :  $C=40$  uF

정격부하저항 :  $R = 33.42 \Omega$

기준정현파 : 100 V, 60Hz

샘플링구간 :  $T = 104\mu s$ (9.6KHz)

그림4는 외란이 없을 경우의 디지털제어에 의한 출력파형으로 기준사인파에 추종함을 볼수 있고, 그림5는 인덕턴스를 0.7mH로 변화시켜 외란요소를 만들고 외란의 관측없이 데드비트제어를 행한 결과로 이 때, 전체파형이 심하게 왜곡이 발생됨을 볼 수가 있다. 그림6은 그림5의 경우에 있어서 외란 관측기에 의해 외란을 보상한 결과로 약간의 왜곡은 있으나 거의 기준사인파에 추종함을 확인할 수 있다.

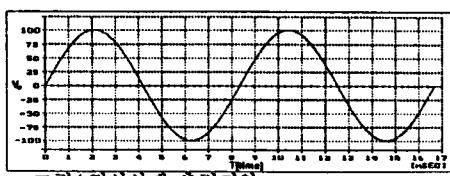


그림4.정상상태 출력전압

Fig.4 Output voltage in steady state

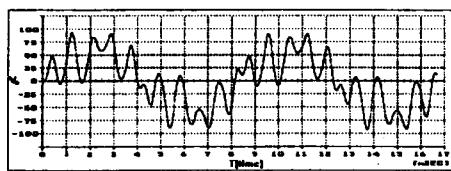


그림5.외란 인가시의 출력전압.(외란관측기 무)

Fig.5 Output voltage in adding disturbance  
(No disturbance observer)

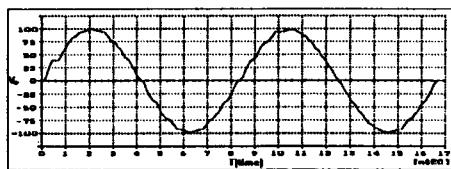


그림6.외란인가시의 출력전압(외란관측기 유)

Fig.6 Output voltage in adding disturbance

## 5. 결론

외란관측기를 설치하여 외란을 추정하고 이를 deadbeat제어기로 보상하는 PWM인버터 시스템의 디지털제어기를 제안하였다. 제안된 외란 관측기를 이용하여 파라미터와 외란의 변화에 둔감한 deadbeat제어기를 설계하였으며, 이는 고속디지털연산장치인 DSP, 고속 스위칭소자인 IGBT 등을 이용하여 그실현이 가능하다. 따라서, 향후 제안한 제어기의 실현에 따른 양자화 및 시간보상에 대한 연구를 하고자 한다.

## 6. 참고문헌

- [1] K.P.Gokhale, A.Kawamura, R.G.Hoft. "Deadbeat Microprocessor Control of PWM Inverter for Sinusoidal output Waveform Synthesis". IEEE,PESC pp.28-36,1985
- [2] A.Kawamura,R.Chuarayapratip,T.Haneyoshi "Dead beat Controlled PWM inverter with Parameter Estimation using only Voltage sensor", IEEE Trans. Pow. Elec. vol3,No2,pp118-125 April 1988
- [3] Richard J Vaccaro."Digital Control" McGraw-Hill 1995.
- [4] 우정인의 5명, "최소차원 상태관측기를 사용한 전류제어형 PWM 인버터에 관한 연구". 전기학회 학계 학술대회논문집 A권 pp.300-302 1995.