

영상처리 기법을 이용한 SMD 장착위치 및 방향 생성에 관한 연구

A study on the generation of SMD mounting position and orientation utilizing image processing technique

오 구 영 모, 송 경 섭, 신 기 범

삼성전자(주) 기술총괄 생산기술센터 자동화연구소
(Tel:0331-200-2415; Fax:0331-200-2467; E-mail:ymkoo@rmd.sec.samsung.co.kr)

Abstracts In this paper, an algorithm to generate the mounting position and orientation of SMD is proposed. For the proposed algorithm, we used the image captured from PCB and utilized image processing technique. Pre-processing technique, threshold level determination method, divided recognition of the SMD pattern on a PCB, calculating mounting position and orientation are related topics of this research. All of the related topics were reviewed and the results of this research were obtained from applying the algorithm to the real Surface Mounting Machine(model:MCU1/CPM) made by Samsung Electronics Co.(Ltd.)

Keywords SMD, Surface Mounting Machine, Mounting Position and Orientation, Camera Teaching, Image Processing

1. 서론

본 연구에서는 표면실장기에 기 부착된 카메라를 사용하여 PCB 상의 SMD장착 패턴을 촬상해서 SMD의 장착위치 및 방향을 자동 생성하는 방법을 제시하였다.

이를 위하여 ①획득된 영상의 전처리 기법 ②PCB상의 SMD 장착패턴을 주변 PCB와 구분하기 위한 임계값(threshold) 자동설정 방법 ③위치정도를 높이기 위한 SMD장착 패턴의 분할인식 방법 ④SMD 장착위치 및 방향 결정방법 등을 고찰하였다.

현재 표면실장기의 장착좌표 입력에 사용되고 있는 방법은 크게 세가지로 분류할 수 있다. 첫째는 PCB상의 장착좌표를 작업자가 직접 측정기(자, 버니어 캘리퍼스 등)로 측정하여 입력하는 방법, 둘째는 PCB 제작용 CAD data를 이용하여 직접 제어기에 파일상태로 입력하는 방법, 셋째는 실장기가 PCB상의 인식마크 혹은 패턴 자체를 인식하여 장착좌표를 생성하는 방법이다.

이상의 세가지 방법중 가장 적절하다고 생각되는 것은 PCB 제작용 CAD data를 직접 파일상태로 입력받아 사용하는 방법이다. 그러나, 모든 종류의 CAD 소프트웨어에서 작성된 CAD data를 입력받아 사용할 수 있는 표면실장기는 현실적으로 구할 수 없다는 점과 CAD data의 기준원점과 표면실장기의 기계적 원점이 항상 일치하지 않을 수 있다는 문제점이 있다. 이러한 문제점을 회피하기 위한 방법의 한가지로 생각되는 것이 표면실장기가 직접 PCB 상의 패턴에 표시된 장착위치 마크 혹은 SMD패턴 자체를 인식하여 장착위치를 스스로 생성하는 방법이다.

본 연구에서는 이를 위해 별도의 장착위치 마크가 표시되어 있지 않은 PCB상의 SMD패턴자체를 표면실장기에 기 부착되어있는 카메라로 직접 인식하여 장착좌표를 스스로 생성하도록 하는 방법을 제안하였다. 제안된 방법의 성능을 검토하기 위하여 삼성전자에서 자체개발한 표면실장기(MCU1/CPM)에 본 방법을 이식하여 실

제 PCB기판의 SMD패턴을 반복인식후 반복정도를 제시하였다.

2. 주요 배경지식

2.1 정의

카메라 티칭 기능 :

표면실장기가 PCB의 패턴에 실장부품(SMD:Surface Mount Device)을 장착시 PCB위의 부품패턴을 카메라로 촬상후 헤드가 이동해야 하는 장착점의 목표위치 데이터를 자동으로 생성하도록 하는 기능.

카메라 티칭 목적 :

표면실장기의 PCB기판 마크 인식 카메라를 이용하여 SMD부품의 장착좌표값을 자동티칭 하므로써 작업자가 수동조작으로 장착좌표 데이터를 입력하는 방법에 소요되는 시간 및 장착좌표 데이터의 오차량을 최소화 하는 것이 목적임.

장착위치값 :

콘베이어 기준원점에 대한 장착대상 부품을 흡착한 헤드에 위치한 노즐중심의 평면좌표값(x,y) 으로 정의함. 부품의 중양을 흡착한 경우 이 좌표값이 장착좌표값이며 카메라로 PCB상의 부품패턴을 촬상한 경우 이 값을 스스로 생성할 수 있어야 한다.

장착방향값 :

장착좌표값과 함께 부품장착시 요구되는 값으로 X축 Robot을 기준으로 시계반대방향 각도값(deg.)으로 표현함. 장착위치값과 같이 카메라로 PCB상의 부품패턴을 촬상한 경우 이 값을 스스로 생성할 수 있어야 한다.

카메라티칭 대상 SMD :

본시스템에서 대상으로 하는 SMD는 표면실장기에서 사용하는 SMD를 모두 포함하며 그중 대표적인 부품으로 QFP IC, SOP IC, Chip부품 등을 예로 들 수 있다.

2.2 시스템 구성

본 연구에 사용된 표면실장기(MCU1/CPM)의 구성은 그림1과 같다. 그림1에서는 특히 중요한 관심부분인 카메라 및 조명장치 부분의 상태를 자세히 표현하였다. 흑백CCD 카메라로는 1/2"크기의 CCD를 사용하는 SONY(사)의 XC77을 사용하였으며 영상처리 기법을 이용하기 위하여 삼성전사에서 자체개발한 흑백 영상처리 보드(FARA MVB-02)를 사용하였고 조명에는 낙사조명방식을 사용하였으며 렌즈의 F.O.V(Field of View)는 10.6mm×8mm(H×V)로 고정하였다. 그림1에서 헤드중심과 CCD활상화면 중심간의 거리는 일정하며 이 거리를 정확히 측정하기 위한 여러 방법들이 존재할 수 있지만 본 연구의 주제와는 다르므로 다루지 않도록 하였다.

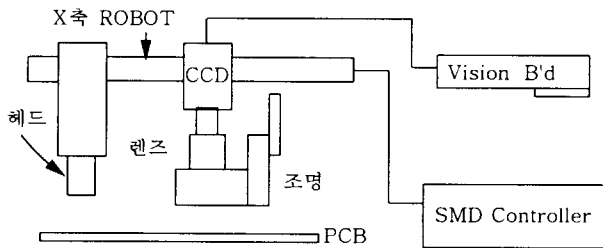


그림1 시스템구성도
Fig.1 System Block Diagram

2.3 SMD형상별 장착좌표 기준

PCB상공에서 부품패턴을 보았을때의 SMD형상별 PCB패턴의 형태 및 장착위치 그리고 conveyor 기준점을 그림2에 표현하였다.

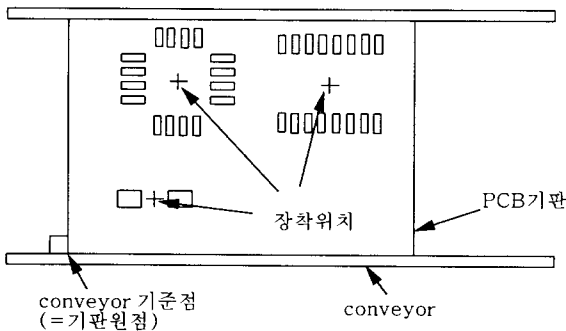


그림2 장착위치 및 기준점
Fig.2 Reference point and mounting positions

그림2의 십자선위치를 찾기 위하여 사용한 영상처리 기법에 관한 문제가 본 연구의 연구주제다. 본 연구에서는 대표적인 표면실장 대상 부품인 QFP IC, SOP IC, chip부품에 대하여 각각 고찰하였다.

3. 장착좌표 생성

3.1 영상처리 개요

표면실장 대상부품에 공통적으로 사용한 방법은 체인코딩에 의하여 PCB패턴을 주변부위와 구분하고, 직선근사화 방법으로 패턴의 중심을 통과하는 직선을 구한후 이 직선들의 교점을 이용하여 장착좌표를 구하는 방법이다. 본 연구에서 목표로 하는 반복위치 정확도(repeatability)는 ±0.05mm이며 QFP IC의 경우 핀간격(pitch)이 0.3mm~1mm범위의 값을 가지므로 렌즈의 FOV를 10.6mm×8mm(H×V)로 고정하였다. 그리고 렌즈의 FOV가 대상 QFP IC의 패턴 전체의 크기보다 작으므로 하나의 QFP IC에 대한 장착좌표를 구하기 위해 네 모서리를 각각 활상하여 여기서 나온 정보를 가지고 목표로 하는 장착좌표값을 생성하는 분할인식에 의한 방법을 사용하였다. 본 연구에서 제안한 영상처리 기법은 그림3에서 보인 바와 같이 전처리 단계와 주처리 단계로 구성된다. 전처리 단계는 대상부품의 종류에 관계없이 공통적으로 처리되어야 하는 단계이며 주처리단계는 대상부품의 종류에 따라 달라지는 단계이다.

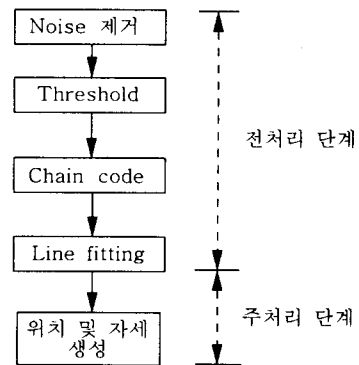


그림3. 제안된 영상처리 흐름도
Fig.3 Proposed image processing flow chart

3.2 Noise 제거

PCB상의 유효패턴을 주변의 패턴이 없는 부분과 적절히 구분하기 위해서는 패턴의 표면위에 존재하는 이물질에 의한 점(dot) 노이즈를 제거하여야 한다. 이를 위해서 본 연구에서는 형태학적 영상처리(Morphological image processing) 기법으로 사용되는 Closing 기법을 사용하였다. 이 방법은 Dilation에 의해 백색영역 확대 효과를 준뒤 Erosion으로 백색영역을 다시 축소하여 본래의 관심영역에 존재하는 불필요한 점노이즈를 제거하는 기법이다. 본 연구의 경우 유효패턴이 주변배경에 비해 밝게 표현되므로 이와같은 closing 기법을 선택하였다.

3.3 부동 임계값(Floating threshold)

점(dot) 노이즈가 제거된 유효패턴의 길이방향 중심선을 찾기 위하여 유효패턴의 경계선을 찾기 위한 체인코딩을 사용할 필요가 있다. 이를 위해서는 다치화 혹은 이치화의 기준이 되는 임계값(Threshold level)이 요구된다. PCB위의 부품 패턴이 가지는 특성은 유효패턴과 주변배경이 대상부품마다 또는 대상부품의 모서리마다 복잡한 형상을 띠고있다는 점이다. 따라서 동일한 부품에 대하여 일정한 이치화레벨을 사용하는 경우 부분적으로 유효한 패턴의 형상과 동일한 경계선을 찾지 못하는 경우가 발생하여 시스템의 신뢰성을 크게 손상시킬 수 있다. 본 연구에서는 이를 방지하기 위하여 임계값을 스스로 결정할 수 있도록 하는 방법을 사용하였다. 임계값 결정방법은 관심영역에서의 히스토그램을 분석하여 유효한 패

턴을 주변부위와 구분하는 방법이다. 유효패턴의 중심을 사용자가 마우스를 통해 지정하면 지정된 좌표를 기준으로 하여 일정영역에 대한 히스토그램을 구할 수 있다. 구해진 히스토그램에서 볼 수 있는 국부최소점들이 임계값으로 사용될 수 있는 후보 임계값 집합이다. 본 연구에서는 PCB위의 패턴을 대상 영상으로 하고 있다. 따라서, 조명에 반사되어 실제보다 밝게 표현될 수 있는 부분을 고려한다면 가장 밝은 국부최소점을 임계값으로 사용하기 보다는 두번째로 밝은 국부최소점을 임계값으로 사용하는 것이 유효한 패턴의 경계선을 찾는 적절한 방법이다. 그림4에 히스토그램의 예, 후보 임계값, 그리고자동 결정된 임계값을 나타내었다.

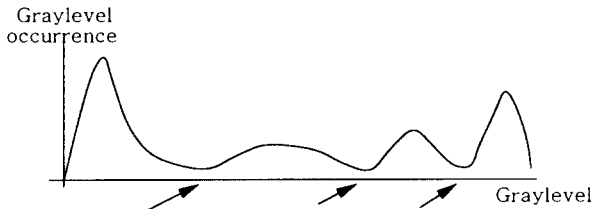


그림4 국부최소점 탐색 예
Fig.4 Example of the search for local minima

그림4에 보이는 것과 유사한 부드러운 히스토그램을 얻기 위하여 최초 획득한 히스토그램을 인접한 graylevel에 대한 평균값으로 평활화 할 필요가 있다.

3.4 직선 근사화(Line fitting)

본 연구에서는 유효패턴을 작은 간격으로 절단하여 단면의 중심점들의 집합을 통과하는 직선에 가장 근사한 직선의 방정식을 길이방향 중심선의 방정식으로 사용하였다. 직선근사화 기법에는 여러 종류의 것이 있으나 본 연구에서는 그중 가장 일반적인 형태인 최소2승법을 사용하였다. 유효패턴 단면의 중심점 집합에 의해 근사화된 직선의 방정식이 길이방향 중심선의 방정식과 최소의 오차를 가지도록 하기 위해서는 절단면이 길이방향 중심선과 수직을 이루어야 한다. 이를 위해 위의 근사화작업을 반복해서 수행하여야 하며 이경우 근사화된 직선의 기울기와 수직을 이루는 방향을 새로운 절단면으로 갱신하는 작업이 병행되어야 한다. 그림5에서 이러한 과정을 간략히 표현하였다.

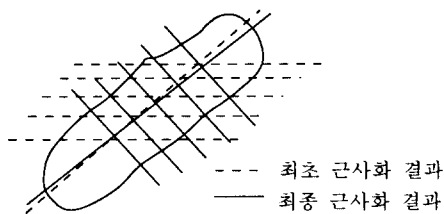


그림5 길이방향 중심선 탐색 예
Fig.5 Example of the search for lengthwise center line

3.5 QFP IC의 위치 및 자세 생성

QFP IC의 경우 그림5에서와 동일한 방법으로 네 모서리에 대하여 각각 2개의 직선방정식을 도출하여 총 8개의 직선의 방정식을 생성시킬 수 있다. 이와같이 구한 8개의 직선을 단일 평면위에 표현하면 그림6과 같다.

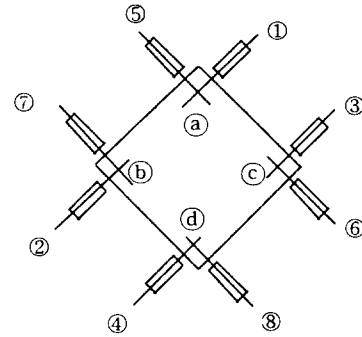


그림6 QFP IC의 중심선 생성 결과
Fig.6 Result of generating lengthwise center line for QFP IC

그림6의 결과로부터 QFP IC의 장착좌표 및 방향을 생성하기 위하여 동일한 면에서 생성된 두 직선의 기울기와 절편을 이용하였다. 두 교점 a, c의 중점을 지나고 기울기가 네 직선 ①, ②, ③, ④의 평균값을 가지는 새로운 직선 ①과 두 교점 a, b의 중점을 지나고 기울기가 네 직선 ⑤, ⑥, ⑦, ⑧의 평균값을 가지는 새로운 직선 ②의 교점을 장착점의 x,y좌표값으로 결정하였으며 새로운 직선 ①의 기울기와 ②의 기울기값에 -1을 곱한값의 평균값에 역삼각함수를 적용하여 장착점의 방향으로 결정하였다.

3.6 SOP IC의 위치 및 자세 생성

SOP IC의 경우 그림5에서와 동일한 방법으로 세 모서리에 대하여 각각 1개의 직선방정식을 도출하여 총 3개의 직선방정식을 생성시킬 수 있다. 이와같이 구한 3개의 직선을 단일 평면위에 표현하면 그림 7과 같다.

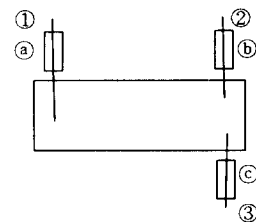


그림7 SOP IC의 중심선 생성 결과
Fig.7 Result of generating lengthwise center line for SOP IC

그림7의 결과로부터 SOP IC의 장착좌표 및 방향을 생성하기 위하여 세 모서리의 유효한 패턴 각각의 무게중심을 지나고 방금 생성된 각 길이방향 중심선과 직교하는 직선과의 교점 a, b, c를 구한다. 두 교점 a, b의 중점과 두 교점 b, c의 중점으로부터 장착점의 x,y좌표값을 결정하였으며 세 직선 ①, ②, ③의 기울기를 평균한 값에 역삼각함수를 적용하여 장착점의 방향을 결정하였다.

3.7 Chip IC의 위치 및 자세 생성

Chip IC의 경우는 그림7에서 두 직선 ①, ②만이 생성된 경우에 해당하며 3.6에서와 같이 두개의 유효한 패턴 각각의 무게중심을 지나고 방금 생성된 두 직선 ①, ②와 직교하는 직선과의 교점 a, b를 구한다. 두개의 새로운 교점 a, b로부터 장착점의 x,y좌표값을 결정할 수 있으며 두 직선의 기울기를 평균한 값에 역삼각함수를 적용하여 장착점의 방향을 결정할 수 있었다.

4. 실험 및 검토

4.1 장착좌표 반복 정확도

본 연구에서 제시하는 카메라에 의한 PCB패턴의 직접인식 후 영상처리 기법을 이용하여 SMD 장착위치 및 방향을 생성하는 방법의 성능을 측정하고 표면실장기계의 적용가능성을 검토하기 위하여 두가지 실험을 하였다. 먼저 음향기기 메인기판에 인쇄되어있는 핀간격 0.8mm인 80핀짜리 QFP IC 패턴에 대하여 삼성전자(주)에서 개발한 표면실장기기(MCU1/CPM)를 사용하여 장착좌표를 생성하였다. 동일한 QFP IC 패턴에 대하여 30회 반복측정한 후 반복정도를 구한 결과를 표1에 나타내었다.

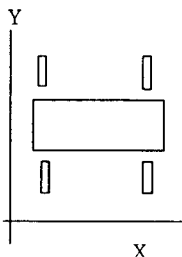
표1. 동일한 QFP IC에 30회 적용한 결과
Table 1. Result of applying 30 times for the same QFP IC

항목 횟수	교점좌표값		방향 $\theta (^{\circ})$
	X(mm)	Y(mm)	
1	77.24	37.78	270.48
2	77.24	37.77	270.41
3	77.24	37.76	270.37
4	77.23	37.77	270.35
5	77.24	37.77	270.50
.	.	.	.
.	.	.	.
.	.	.	.
27	77.23	37.75	270.39
28	77.23	37.78	270.54
29	77.23	37.75	270.39
30	77.22	37.77	270.38
3 sigma (99.74%)	0.028mm	0.029mm	0.151°

표1의 결과에 의하면 Noise 제거, 부동 임계값, 직선근사화의 모든 오차가 포함된 최종 반복정도 오차가 목표로 하는 장착위치 오차 $\pm 0.05\text{mm}$ 이내에 들어감을 알 수 있다.

표 2. 동일한 SOP IC에 30회 적용한 결과
Table 2. Result of applying 10 times for the same SOP IC

항목 횟수	교점좌표값	
	X(mm)	Y(mm)
1	231.81	39.87
2	231.81	39.81
3	231.80	39.90
.	.	.
8	231.79	39.92
9	231.81	39.87
10	231.79	39.82
3 sigma (99.74%)	0.030	0.117



이번에는 VTR 메인기판에 인쇄되어있는 핀간격 0.8mm인 20핀 짜리 SOP IC 패턴에 대하여 동일한 표면실장기계를 사용하여 장착좌표를 생성하였다. 동일한 SOP IC 패턴에 대하여 10회 반복측정한 후 반복정도를 구한 결과를 표2에 나타내었다. 표2의 결과에 의하면 Noise 제거, 자동 이치화, 직선근사화의 모든 오차가 포함된 최종 반복정도 오차가 목표로 하는 장착위치 오차 $\pm 0.05\text{mm}$ 를 벗어남을 알 수 있다. 그러나 이 경우 Y방향은 QFP IC보다 큰 허용 오차 범위를 가지므로 이는 충분히 받아들일 수 있는 결과이다. 또한 장착좌표를 생성하는 과정에서도 SOP IC의 경우는 세 모서리만을 이용하였기 때문에 이러한 결과가 나왔다고 볼 수 있으므로 이는 장착좌표 생성 성능에 크게 좌우하는 결과가 아님을 알 수 있다.

4.2 장착좌표 입력시간

서론에서 언급한 바 있는 세가지 장착좌표 입력 방식 각각에 따른 작업내용을 표3에 나타내었다.

표3 장착좌표 입력 소요 시간

Table 3. Times required to input SMD position

입력방식	시간	작업내용
작업자 측정	?	부품패턴 중심측정후 입력 약10회 반복작업
CAD data	?	기판원점과 표면실장기원점이 동일하면 2회, 다르면 data변환후 5회 반복작업
부품마크 인식	?	부품패턴의 중심에 인식마크가 있 는 경우 마크의 중심점을 인식 2~3회 반복작업
제안된 방법	3분	카메라티칭 시작~종료 소요시간

표3에서 알 수 있듯이 제안된 방법을 사용하는 경우에 소요되는 시간이 다른 방법들 보다 작업내용이 단순해지므로 짧아질 것을 예상할 수 있다.

5. 결론

본 연구에서 제안한 방법을 사용하는 것이 현실적으로 가장 적절한 결과를 가져올 수 있다. 향후에 좀더 많은 실제 적용결과를 가지고 계속 성능을 평가할 필요가 있다고 생각한다. 또한 좀더 오차를 줄일 수 있는 알고리즘을 개발할 필요가 있으며 분할인식이 아닌 일괄인식에 의한 방법 혹은 카메라가 아닌 다른 인식장치를 사용하는 방법 등이 향후 검토되어야 할 과제라고 생각한다.

참고문헌

- [1] 삼성전자 생산기술센터, *간이실장기 사용자매뉴얼*, 수원, 1996
- [2] Henning Bassmann, Philipp W. Besslich, *Ad Oculum Digital Image Processing*, International Thomsom Publishing, London, 1995
- [3] 삼성전자 생산기술센터, *FARA MVB-02 사용설명서*, 수원, 1995
- [4] 김태균, 최형진, *화상 처리 기초*, 정익사, 서울, 1994