

[II-23]

TDEAT 단일 증착원을 이용한 TiN박막의 CVD Cu에 대한 확산 방지 특성

박상준, 김재호, 이곤철, 김상호, 민석기*, 김지용**, 이재갑**

APEX, Co., Ltd.

* 한국과학기술연구원

** 국민대학교 금속재료공학과

집적회로의 미세화, 고집적화가 가속되면서 기존의 금속 배선 재료인 Al은 회로선폭 감소에 따른 저항 증가, 시간 지연¹⁾, EM(electromigration)특성 저하²⁾, 용력에 의한 기공발생³⁾ 등으로 한계를 드러내고 있다. 이에 따라 새로운 배선 재료로써 낮은 비저항($1.67 \mu\Omega\text{-cm}$)과 EM(electromigration) 및 SM(stress migration)에 대한 우수한 내저항성 등의 장점을 갖고 있는 Cu에 대한 관심이 고조되고 있다. 본 연구에서는 차세대 반도체 소자의 배선 재료로 β -diketonate 계열의 Cu(hfac)(VTMS)을 사용하여 증착한 Cu에 대한 확산방지막으로 TDEAT를 이용하여 증착한 TiN의 미세구조가 확산 방지에 미치는 영향을 조사하였다.

350°C, 1Torr에서 TDEAT 단일 증착원을 사용하여 500Å의 TiN박막을 증착하였다. TiN 증착시 사용된 운반 기체는 He이며, 유량은 500sccm으로 하였다. TiN박막 증착후 Cu(hfac)(VTMS)을 이용하여 2000Å의 Cu를 증착하였다. CVD Cu/CVD TiN/Si의 열처리온도는 500~700°C 온도범위에서 30min가 시행하였다.

TDEAT를 사용하여 증착한 TiN박막의 경우 대기 중에 노출시킬 때 산소가 박막내로 침투하지 못하는 치밀한 비정질 및 미세 다결정 혼합 구조의 박막을 유도할 수 있다.^{4,5)} 이와 같은 치밀한 구조의 TiN박막을 CVD Cu에 대한 확산방지막으로 사용할 때 TiN의 특성을 조사하였다. Fig.1은 TiN박막의 비저항 변화를 시간에 따라 나타낸 것이다. TiN은 시간에 따라 안정된 막질 특성을 보이고 있으며, 이와 같이 안정된 막질 특성을 보이는 TiN에 증착된 Cu의 거동을 관찰하기 위하여 열처리 온도에 따른 면저항의 변화를 Fig.2에 나타내었다. 600°C까지 Cu/TiN/Si의 면저항은 거의 변하지 않고, 650°C에서 약간의 저항 변화를 보이나 이것은 Cu의 표면산화에 의한 것으로 생각된다. 반면 700°C에서는 면저항의 급격한 변화를 보이고 있다. 이에 대한 원인을 조사하기 위하여 AES분석을 실시하였다. Fig.3에서 알 수 있듯이 650°C, 30min 열처리한 경우에 TiN이 효과적으로 Cu와 Si의 상호 확산을 억제 하고 있음을 알 수 있다. Optical microscope를 이용하여 Si 기판의 etch-pit을 조사한 결과에서도 650°C에서 열처리한 경우는 etch-pit을 관찰할 수 없었다.(Fig.4.) 이것은 AES분석 결과와 잘 일치하는 것으로 CVD Cu에 대하여 TDEAT 단일 증착원으로 증착한 TiN박막이 효과적인 확산방지막으로 사용될 수 있음을 나타내는 것이다.

참고문헌

1. H. B. Bakoglu, IEEE trans. Electron Devices E4D-32, 903(1985).
2. J. E. Sanchez, Jr., J. W. Morris, Jr. and J. R. Lloyd, JOM (september, 1990), 41.
3. H. Okabayashi, Mater. Sci. & Eng. R11, 191(1993).
4. J. G. Lee, J. H. Kim, et al., "Microelectronic Device and Multilevel Interconnection Technology", SPIE Vol. 2636, 244(1995).
5. 김재호, 이재갑, 신현국, 박상준, 제3회 반도체 학술대회, 331(1996)

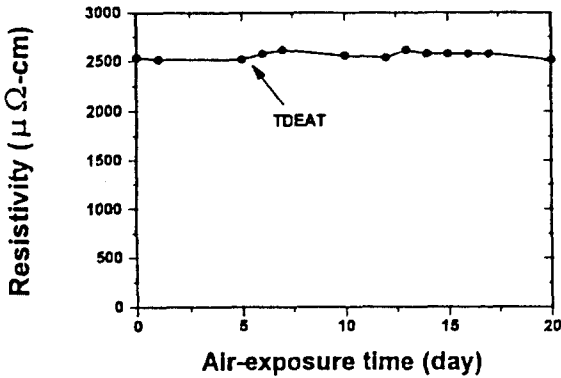


Fig.1. Resistivity variations of TiN film on air-exposure time.

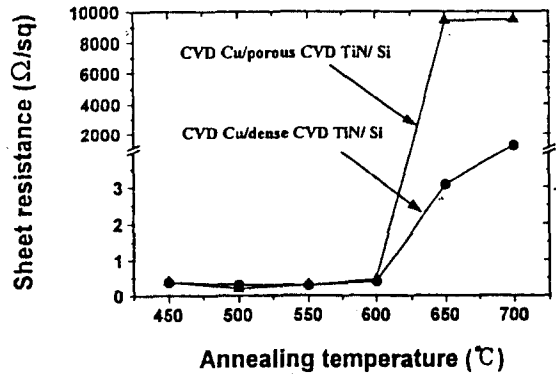


Fig.2. Sheet resistance of CVD Cu/CVD TiN/Si on annealing temperature.

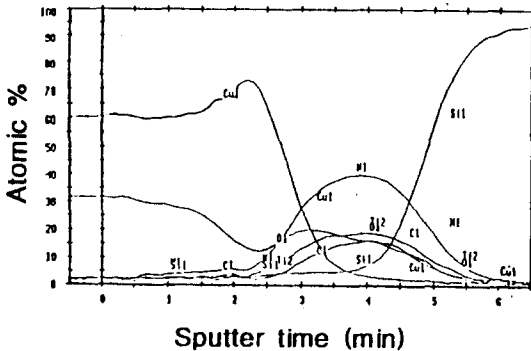


Fig.3. AES depth profile of CVD Cu/CVD TiN/Si annealed at 650 $^{\circ}\text{C}$.



Fig.4. Optical microscope image of etch-pit of CVD Cu/CVD TiN/Si annealed at 650 $^{\circ}\text{C}$