

UHV-ECRCVD에 의한 Si과 SiGe 에피막의 전기적 특성

황석희, 윤의준*, 황기웅

서울대학교 전기공학부, 반도체공동연구소

*서울대학교 재료공학부, 반도체공동연구소

1. 서 론

Si 위에 격자정합된 SiGe 에피막은 기존의 발달된 Si 고집적기술에 부합되는 이중접합을 이루기 때문에 전세계적으로 광범위하게 연구되어지고 있다. 격자정합된 SiGe 에피막에 포함된 Ge 함량의 증가에 따라 에너지 전위차의 빠른 감소는 HBT(Heterojunction Bipolar Transistor), HEMT(High Electron Mobility Transistor), Optoelectronic device 등 많은 분야에 응용이 가능하다고 알려져 있다[1]. 그러나, SiGe 에피막의 두께가 임계 두께를 넘어서게 되면 격자부정합에 의한 에너지 증가에 의해 misfit dislocation을 유발하게 된다. 이러한 전위들이 형성되게 되면 경계면의 질을 악화시켜서 결국 소자용용에 부적합하게 된다.[2]

본 그룹에서는 초고진공 전자 사이클로트론 공명 플라즈마 화학기상증착장치(UHV-ECRCVD)를 개발하여 510°C이하의 저온에서 결정결합이 없는 무전위 Si과 SiGe 에피막의 성장에 성공하였고, 성장된 SiGe에피막의 임계두께를 알아내었다.[3],[4] 또한, *in situ* 불순물 주입을 연구하여 Si과 SiGe 에피막에 $10^{17} \sim 10^{19}/\text{cm}^3$ B, $10^{17} \sim 10^{18}/\text{cm}^3$ As으로 불순물 주입이 가능하다고 보고한 바 있다.[5] Si과 SiGe 에피막의 결정결합은 XTEM, plan-view TEM등에 의해 상세히 조사되었다. 그러나, 소자용용 가능성을 확증하기 위해서는 성장되어진 Si과 SiGe 에피막의 전기적 특성을 알아볼 필요가 있다. 본 연구에서는 비접촉 소수 캐리어 수명 장치[6]를 이용하여 불순물 농도에 따른 lifetime을 측정하여 성장된 에피막의 특성을 분석하였고, 불순물 농도에 따른 면저항을 측정하였고, SiGe/Si p'-n 이중접합을 성장하여 V-I 특성을 분석하여 에피막의 특성을 살펴보았다.

2. 본 론

SiGe 이중접합을 제작하기 위해 p⁺ SiGe 에피막과 n⁻ Si이 *in situ* 에피성장에 의해 준비되었다. 각 에피막의 불순물 농도를 정확하게 제어하기 위해 반응가스의 흐름을 gas switching을 함으로써 에피성장을 하였다. 사용된 기판은 100 mm, (100), 0.007~0.009 Ω cm Si wafer이다. 케릭터화된 *in situ* 수소 플라즈마 세정에 의해 결정결합없이 기판의 불순물을 제거한 후에 반응가스인 SiH₄, AsH₃을 주입하여 $2 \times 10^{17}/\text{cm}^3$ 의 As이 주입된 n⁻ Si 에피막을 4500 Å의 두께로 성장시켰다. n⁻ Si 에피막을 성장시킨 후 SiH₄, GeH₄, B₂H₆을 주입하여 $2 \times 10^{19}/\text{cm}^3$ 의 붕소가 주입된 SiGe 에피막을 성장시켰다. 성장된 에피막의 재료적 특성은 *in situ* RHEED(Reflection High Energy Electron Diffraction), Diluted Schimmel etch, plan-view TEM 등에 의해 조사되었다. 성장된 SiGe 에피막의 Ge 조성은 15%로 고정시켰고, 막의 두께는 300~2000 Å으로 가변시켰다. 각 에피막의 불순물 농도는 SIMS(Secondary Ion Mass Spectrometry)에 의해 측정되었고, SiGe 에

퍼막의 두께와 Ge 조성은 SE(Spectroscopic Ellipsometry)에 의해 측정되었다.

격자정합된 SiGe 에피막은 metastable한 성질을 가지고 있어서 device 공정시 고온 공정으로 인한 격자이완현상이 일어날 우려가 있다. 본 연구에서는 450°C 이상의 열적 공정을 배제하였다. 각각의 소자를 고립화하기 위해 Cl₂ plasma를 이용하여 mesa로 식각공정을 수행하였고, mesa 구조위에 표면의 비활성화를 유지하고 전류-전압 특성에 perimeter 효과를 최소화하기 위해 SiO₂막을 증착하였고, SiO₂에 contact hole을 연 후, 2000Å Ti와 1 μm Al-1% Si을 스퍼터하여 heavily doped SiGe 에피막에 ohmic contact을 가능하게 하였다. SiGe 에피막이 매우 얇기 때문에 발생될 수 있는 Al spike를 배제하기 위해 Ti diffusion barrier를 형성하였다. 이러한 이중접합 pn 다이오드는 450°C에서 forming gas 분위기에서 30min간 annealing하였다.

3. 결 론

이러한 SiGe 이중접합 다이오드의 전류-전압 특성을 분석한 결과 ideality factor가 거의 1에 근접하는 특성을 보여주었고 역전압 전류 특성 분석 결과 누설전류가 10⁻⁷ A 이하임을 확인하였다. SiGe 에피막의 두께에 따른 전류 전압 특성 분석 결과 ideality factor에서는 큰 변화를 보여주지 않았지만, 역전압 누설 전류는 두께의 증가에 따라 다소 증가하는 경향을 보여주었다. 이는 UHV-ECRCVD에 의해 성장된 SiGe 에피막의 임계두께가 Ge 조성이 15%에서는 대략 1000Å 이므로 그 이상의 두께에서는 격자이완에 의한 누설전류의 증가로 보여진다. 이러한 SiGe 이중접합 diode의 제작과 그 특성 분석은 UHV-ECRCVD에 의해 성장된 Si과 SiGe 에피막을 이용한 고속 소자의 구현 가능성을 보여주었다.

참 고 문 헌

- [1] D. H. Harame, J. H. Comfort, J. D. Cressler, F. E. Crabbe, J. Y. C. Sun, B. S. Meyerson, and T. Tice, IEEE Trans. Electron Devices **42**, 455 (1995)
- [2] C. A. King, J. L. Hoyt, D. B. Noble, C. M. Gronet, J. F. Gibbons, M. P. Scott, T. I. Kamins and S. S. Laderman, IEEE Trans. Electron. Device Lett. **10**, 159 (1989)
- [3] H.-S. Tae, S.-H. Hwang, S.-J. Park, E. Yoon, and K.-W. Whang, J. Appl. Phys. **78**, 4112 (1995)
- [4] S.-J. Joo, K.-H. Hwang, S.-H. Hwang, E. Yoon and K.-W. Whang, Mat. Res. Soc. Symp. Proc. **379**, 433(1995)
- [5] J.-W. Park, K.-H. Hwang, S.-H. Hwang, E. Yoon and K.-W. Whang, J. Vac. Sci. Technol. B, (to be published)
- [6] S.-H. Hwang, Y.-P. Eo, J.-H. Seo, H.-S. Tae, E. Yoon and K.-W. Whang, J. Vac. Sci. Technol. A, (to be published)