

AlGaAs/GaAs HBT의 제작 특성에 관한 연구

Characteristics of Fabricated AlGaAs/GaAs HBT

김연태*, 이제희, 원태영

인하대학교 공과대학 전자재료공학과 반도체 및 박막 기술 연구소
인천광역시 남구 용현동 253번지

Tel: 032-860-7436, Fax: 032-862-1350, E-mail: kyt@hseil.emde.inha.ac.kr

Yountae Kim*, JaeHee Lee, Taeyoung Won

Inha Research Institute of Semiconductor and Thin film Technology,
Dept. of Electronic Materials and Devices Engineering, Inha University
253 Younghyun-Dong, Nam-Gu, Incheon

Tel: 032-860-7436, Fax: 032-862-1350, E-mail: kyt@hseil.emde.inha.ac.kr

요 약

AlGaAs/GaAs 에피 구조와 제조 공정에 사용될 마스크를 설계 및 제작하여, 이를 이용하여 다양한 크기의 HBT를 제작하였다. 제작될 소자의 특성에 영향을 미치는 공정에 대해서는 단위 공정을 수행하여 발생될 수 있는 문제점들을 사전에 제거하고, 안정된 공정 조건을 확립하도록 하였다. 금속의 저항성 접촉 특성 향상을 위한 단위 실험 결과, n형 및 p형 금속에 대하여 각각 $3.5 \times 10^{-6} \Omega \cdot \text{cm}^2$ 와 $1.0 \times 10^{-5} \Omega \cdot \text{cm}^2$ 의 접촉 비저항 특성을 얻었다. 또한, 제작된 HBT는 HP4145B와 HP8510C의 장비를 이용하여 DC 및 AC 특성을 측정하였는데, 에미터 크기가 $3 \times 10 \mu\text{m}^2$ 인 소자의 경우, $\beta=51$, $f_T=42\text{GHz}$ 및 $f_{\text{max}}=19\text{GHz}$ 의 특성을 얻었다.

I. 서 론

초고속 정보통신 장비를 비롯한 레이더, 전자 유도 장치, 군사용 통신 장비 등의 방위산업 분야, 개인용 디지털 이동통신, 위성통신 시스템 등의 전자통신 분야들은 최근들어 괄목할 만한 성장을 이루었다. 이에 따라 초고속 정보 통신 시스템에서 동작하는 차세대 첨단 전자 부품의 개발은 필수 불가결하게 되었으며, 선진 각국에서의 초고속 반도체에 대한 관심은 점차 증가되고 있다. 그러나, 기존의 반도체 재료인 실리콘으로는 재료 자체의 한계성으로 인하여 초고속 정보통신 장비나 시스템에서 요구되는 특성을 만족시킬 수 있는 초고속 반도체의 제작이 사실상 불가능함

에 따라 GaAs계나 InP계와 같은 화합물 반도체가 차세대 반도체로서의 가능성을 인정받아 이에 대한 많은 연구가 이루어져 왔다.^[1]

높은 전류 구동 능력을 갖는 HBT의 이동통신 및 광통신 시스템에 대한 응용 및 상용화 가능성이 점차 커지고 있으며, 최근 일본의 Fujitsu 연구소에서는 개인 디지털 셀룰라 폰(PDC : Personal Digital Cellular phone)의 송수신기에 적용하여 사용 가능한 특성을 갖는 HBT를 제작하였으며, 미국의 AT&T, Bellcore, Rockwell, Hughes, Qualcomm 및 TI 등에서도 끊임없는 연구를 통해 고속, 고주파, 고출력, 고효율 특성을 갖는 HBT를 개발하고자 연구하고 있다. 그러나, 현재 HBT에 관한 국내의 연구 결과를 선진국들의 연구 결과와 비교해 볼 때, 제작 기술이나 소자 특성면에서 상당한 격차를 보이고 있다. 따라서, AlGaAs/GaAs 구조를 이용한 HBT를 설계, 제작 및 측정하여 안정된 초고속 반도체 제조 공정 방법을 연구하고자 하였다.

II. 소자 제작

소자 시뮬레이터를 이용하여 GaAs 기판위에 성장될 에피 레이어의 두께(Layer Thickness), 불순물의 농도, 알루미늄의 조성비 등이 항복 전압(BV_{CEO}), 전류 이득(h_{FE}), 차단 주파수(f_T), 최대 공진 주파수(f_{max}) 등과 같은 HBT 소자 특성 등에 미치는 영향을 확인하고, 시뮬레이터를 이용하여 얻은 결과를 바탕으로 AlGaAs/GaAs의 에피 구조를 설계하였다. 성장된 에

피 구조는 제작될 소자가 고주파 특성에 적합하도록 최대 공진 주파수에 영향을 주는 베이스의 기생 성분 등을 줄일 수 있고, 역방향 항복 특성 등을 고려하여 최적화된 구조를 갖도록 설계, 제작하였다. 표 1에 HBT 제작에 사용된 에피 구조를 도시하였다.

표 1. HBT의 제작에 이용된 에피 구조
Table 1. Epi structure of HBT

Layer	Materials	Thickness	Doping
Emitter Cap	n+ GaAs	0.1 μ m	5x10 ¹⁸ cm ⁻³
Emitter	n AlGaAs	0.15 μ m	5x10 ¹⁷ cm ⁻³
Base	p GaAs	0.12 μ m	2x10 ¹⁹ cm ⁻³
Collector	n GaAs	0.8 μ m	5x10 ¹⁶ cm ⁻³
Sub Collector	n+ GaAs	0.5 μ m	5x10 ¹⁸ cm ⁻³

HBT 소자 제작에 앞서 공정시 문제가 발생하는 부분에 대해서는 소규모 단위 공정 실험을 수행하여 안정된 공정 조건을 확립하도록 하였다. 오믹 접합을 위한 금속 공정의 경우, HBT의 고주파 특성에 크게 영향을 미치므로 오믹 접합 특성을 개선하고, 어닐링 공정 수행중 기판내로의 오믹 금속의 과확산에 의한 침투 현상(spiking)으로 발생될 수 있는 단락 현상을 방지하여야 한다.

따라서, 본 연구에서는 N-형 금속의 경우 Ni/Ge/Au/Ni/Ag/Au의 조성비를 100/600/1200/200/1200/1200Å과 50/400/800/100/1200/1200Å의 두 가지로 설정하고, 어닐링 온도를 360~440°C까지 변화시키면서 TLM 패턴을 이용한 오믹 접합 특성과 금속의 과확산 정도를 확인할 수 있는 에미터-베이스간 역방향 항복 특성을 관찰하였다. 실험 결과를 그림 1에 나타내었는데, 금속의 조성비가 50/400/800/100/1200/1200Å이고, 어닐링 온도가 380°C에서 20초간 어닐링 하였을 경우, 비저항 값이 3.5×10⁻⁶Ω·cm²인 특성을 보였고, 에미터-베이스간 역방향 항복 특성도 10V 이상을 보였다. 또한, 440°C 이상에서는 이상과 같은 합금 조건에서 에미터-베이스간의 단락 현상이 나타나는 것을 발견할 수 있었는데, 이것은 380°C에서의 어닐링 공정이 금속의 과확산으로 인한 침투 현상에 대해 안정적임을 확인시킬 수 있는 것이다.

P-형 금속의 경우에는 Zn가 5% 포함된 AuZn의 합금을 사용하였다. AuZn합금을 Thermal Evaporator 장비를 이용하여 약 1800Å 두께로 증착한 후, 어닐링

온도에 따른 비저항 특성을 관찰한 결과, 320°C에서 15초간 어닐링을 수행하였을 때 1.0×10⁻⁵Ω·cm²의 접촉 비저항 특성을 얻을 수 있었다.

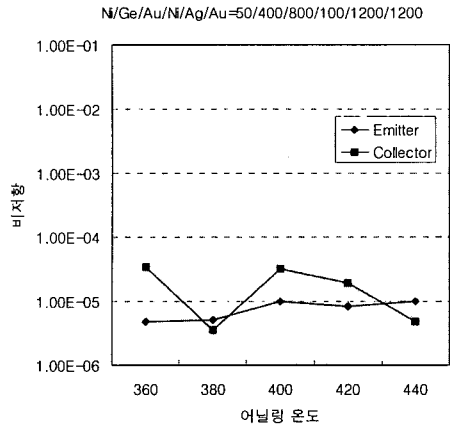


그림 1. N-형 금속의 오믹 접합 특성
Figure 1. Contact resistance of N-type metal.

HBT 제작 과정은 표면 산화막을 제거한 후, E-gun Evaporator를 이용하여 에미터 금속 전극을 증착하고, 베이스 영역을 정의하기 위한 사진 공정 없이 바로 에미터 금속 자체를 마스크로 베이스 영역까지 습식 식각하였다. 베이스 영역 정의를 위한 식각 공정시, 30Å/sec 정도의 식각율을 보이는 인산계(H₃PO₄:H₂O₂:H₂O=1:1:25) 식각액을 이용하여 정확한 식각 위치를 제어하였고, 베이스 영역의 습식 식각후, 다시 사진 식각 공정으로 컬렉터 영역을 정의하고 컬렉터 금속 전극을 증착한 후, 단위 실험 결과에 따라 RTA(Rapid Thermal Annealing) 장비를 이용하여 N-형 금속의 어닐링 작업을 수행하였다.

후속 공정으로 P-형 금속 전극을 증착하고, 베이스 금속의 저항성 접촉 형성을 위해 RTA로 320°C에서 15초간 어닐링 작업을 하였다. 소자간 격리 공정 후, 금속 전극과 패드 금속간의 절연을 위하여 Si₃N₄막을 3000Å 정도 증착하였는데, 이때 증착 온도가 300°C 이상이 되면 베이스 금속의 침투 현상으로 소자가 파괴될 수 있으므로 PECVD를 이용하여 250°C에서 증착하였다. Si₃N₄막 위에 금속 전극과 패드 금속의 연결을 위한 비아(via)를 형성하기 위하여 CF₄ 가스를 이용한 RIE를 수행하였는데, 비아의 크기가 감광 패턴보다 커지는 것을 막기 위하여 비동방 식각 조건으로 식각을 수행하였다. 또한, RIE 공정으로 인해 아세톤과 메탄올에 의해 제거되지 않는 감광제 찌꺼기(scum)는 O₂ Plasma Asher를 이용하여 완전히 제거

하였다. 그리고, 프르브 스테이션으로 소자의 특성을 온-웨이퍼 측정하거나 패키징을 위한 와이어 본딩시 패드 금속이 밀리거나 일어나는 절연막과 패드 금속 간의 접착 특성(Adhesion)을 고려하여 패드 금속의 하부에 Ti 금속을 300Å 정도 증착하고, 연속적으로 Au를 4200Å 증착하였다. 그림 2에는 이상과 같은 HBT 제작 과정을 도시하였다.

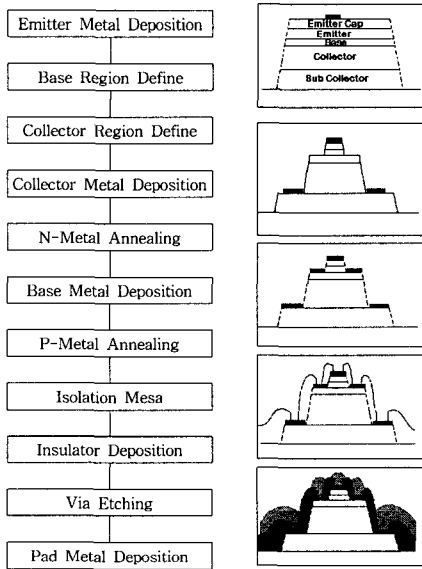


그림 2. HBT의 제조 공정
Figure 2. Process of HBT

III. 제작된 HBT의 DC 및 AC 특성

제작된 HBT의 크기에 따른 각종 특성을 관찰하기 위하여 $3 \times 10 \mu\text{m}^2 \sim 100 \times 100 \mu\text{m}^2$ (Emitter Size)까지 다양한 크기로 제작하였다. 제작된 HBT의 DC 특성을 측정하기 위하여 HP4145B 장비를 이용하였다. DC 특성 측정 결과, 소자의 크기가 작아 질수록 전류 이득 특성은 감소하여 $100 \times 100 \mu\text{m}^2$ 소자는 113, $10 \times 40 \mu\text{m}^2$ 소자는 87, $10 \times 20 \mu\text{m}^2$ 소자는 69, $6 \times 30 \mu\text{m}^2$ 소자는 61, $6 \times 20 \mu\text{m}^2$ 소자는 55, $3 \times 10 \mu\text{m}^2$ 소자는 51 정도의 최대 전류 이득(β)을 얻었다. 이에 반해, 전류 밀도는 소자 크기가 작아질수록 증가함을 보여 $3 \times 10 \mu\text{m}^2$ 소자의 경우 $I_B = 1.6\text{mA}$ 이고, $V_{CE} = 4\text{V}$ 일 때, $1.5 \times 10^5 \text{ A/cm}^2$ 의 값을 얻었다. 컬렉터-에미터 오프셋 전압은 0.3V, 얼리(Early) 전압은 216V를 보였으며, 항복전압(BV_{CEO})은 7.5V를 얻었다. 그림 3에는 제작된 HBT의 컬렉터-에미터 전류전압 특성 곡선을 나타내었으며, 표 2에는

제작된 HBT의 최대 전류 이득과 순방향 및 역방향 이상 계수와 포화 전류 등의 DC 파라미터 값을 소자의 크기에 따라 표현하였다.

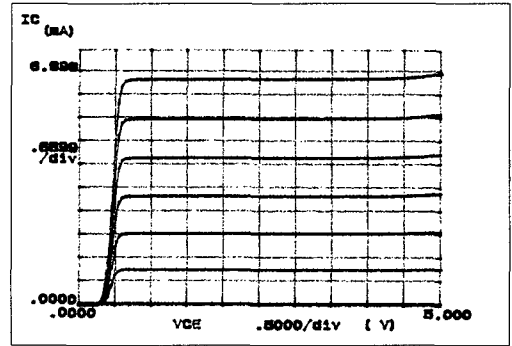


그림 3. 제작된 HBT의 DC 특성
Figure 3. DC Characteristics of HBT

표 2. 제작된 HBT의 DC 특성 및 파라미터
Table 2. DC characteristics and parameters of fabricated HBT

Device Size	β	n_f	I_S	n_c	I_{SE}
$100 \times 100 \mu\text{m}^2$	113.0	1.13	$2.35 \times 10^{-21} \text{A}$	1.26	$2.49 \times 10^{-21} \text{A}$
$10 \times 40 \mu\text{m}^2$	87.5	1.20	$38.2 \times 10^{-22} \text{A}$	1.33	$2.85 \times 10^{-22} \text{A}$
$10 \times 20 \mu\text{m}^2$	69.4	1.18	$4.04 \times 10^{-22} \text{A}$	1.39	$2.88 \times 10^{-21} \text{A}$
$6 \times 30 \mu\text{m}^2$	61.4	1.26	$1.12 \times 10^{-21} \text{A}$	1.42	$2.07 \times 10^{-21} \text{A}$
$6 \times 20 \mu\text{m}^2$	55.2	1.18	$6.71 \times 10^{-23} \text{A}$	1.42	$3.31 \times 10^{-20} \text{A}$

Cascade사의 프르브 스테이션과 HP8510C Network Analyzer를 사용하여 제작된 HBT 소자의 AC 특성을 온-웨이퍼(on-Wafer) 측정하였다. 마이크로웨이브 회로 시뮬레이터로 AC 전류이득(H_{21})과 최대 유효 전력이득(MAG) 곡선을 시뮬레이션하여 측정 소자의 f_T (차단주파수)와 f_{max} (최대 공진 주파수)를 측정하였다. 제작된 HBT 소자중 에미터 크기가 $3 \times 10 \mu\text{m}^2$ 인 경우, 컬렉터 전류밀도가 $1.51 \times 10^5 \text{ A/cm}^2$ 일 때 S-파라미터를 추출하였으며, 그림 4에 시뮬레이션된 AC 전류이득(H_{21})과 최대 유효 전력이득(MAG) 곡선을 나타내었다. 그림에서와 같이 차단주파수는 42GHz를 얻었고, 최대 공진 주파수는 19GHz를 얻었다.

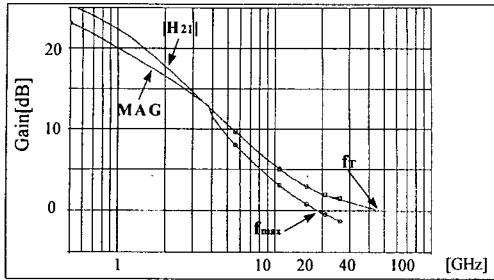


그림 4. 제작된 HBT의 AC 특성
Figure 4. AC Characteristics of HBT

제작된 HBT 소자의 차단 주파수와 최대 공진 주파수 및 컬렉터 전류 밀도를 각각의 에미터 크기에 대해 측정하여 표 3에 비교해 놓았다. 전형적으로 소자의 크기가 작아짐에 따라 AC 특성이 점차 향상됨을 확인할 수 있었으며, 측정된 컬렉터 전류 밀도의 크기도 차단 주파수 및 최대 공진 주파수의 향상에 따라 증가함을 볼 수 있었다.

표 3. 제작된 HBT의 AC 특성
Table 3. AC characteristics of fabricated HBT.

Device Size	H ₂₁	MAG	J _c
10×40μm ²	f _T =20 GHz	f _{max} =13 GHz	0.70×10 ⁴ A/cm ²
10×20μm ²	f _T =25 GHz	f _{max} =15 GHz	1.45×10 ⁴ A/cm ²
6×30μm ²	f _T =25 GHz	f _{max} =13 GHz	2.78×10 ⁴ A/cm ²
6×20μm ²	f _T =30 GHz	f _{max} =15 GHz	2.25×10 ⁴ A/cm ²
3×20μm ²	f _T =40 GHz	f _{max} =18 GHz	6.81×10 ⁴ A/cm ²
3×10μm ²	f _T =42 GHz	f _{max} =19 GHz	1.51×10 ⁵ A/cm ²

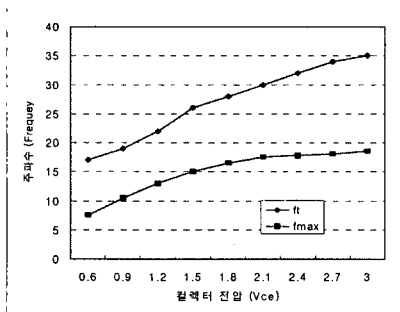


그림 5. 공통 에미터 전압에 따른 AC 특성 변화
Figure 5. f_T and f_{max} as a function of V_{ce}

그림 5에는 공통 에미터 전압에 따른 차단 주파수와 최대 공진 주파수의 변화를 나타내었다. 측정을 위해 에미터 크기가 3×20μm²인 HBT 소자를 이용하였으며, 공통 에미터 전압(V_{ce})을 0.6V~3.0V까지 변화시키면서 S-파라미터를 추출하여 차단 주파수와 최대 공진 주파수를 측정하였다.^{[2][3]}

IV. 결론

HBT 소자 제작에 앞서 단위 공정 실험을 통하여 안정된 공정 조건을 확보하였으며, 이를 바탕으로 AlGaAs/GaAs 구조를 갖는 HBT를 제작하였다. 소자 제작시 N-형 금속으로 Ni/Ge/Au/Ni/Ag/Au를, P-형 금속으로는 AuZn를 이용하였고, 소자와 패드간의 절연을 위하여 3000Å의 Si₃N₄막을 사용하였다. 제작된 소자는 HP4145B와 HP8510C를 이용하여 DC 및 AC 특성을 측정하였는데, 제작된 HBT중 에미터 크기가 3×10μm²인 소자의 경우, 차단 주파수 42GHz, 최대 공진 주파수 19GHz의 특성을 얻었다.

본 연구 과제는 ISRC-96-3011 및 한국과학재단 특정기초연구 지원사업에 의해 수행되었다.

V. 참고 문헌

- [1] 변상기, 박인식, 민정동, "10Gbps급 고속 IC의 기술 동향 및 국내현황," 전자공학회지, 제22권 제2호, pp.24-35, 1995년 2월.
- [2] Takumi NITTONO, "Fabrication of small AlGaAs/GaAs HBT's for Integrated Circuits Using New Bridged Base Electrode Technology," IEICE TRANS. ELECTRON, Vol. E17-C, No.9, pp.1455-1463, 1994. 9.
- [3] Yutaka Matsuoka, "IC-Oriented Self-Aligned High-performance AlGaAs/GaAs Ballistic Collection Transistors and Their Applications to High-Speed ICs," IEICE TRANS. ELECTRON, Vol. E76-C, No.9, pp.1392-1401, 1993. 9.