

과전압 제한 기능을 갖는 새로운 IGBT 게이트 구동회로  
이황걸, 이요한, 서범석, 현동석

이진우\*

한양대학교 전기공학과

\*삼성 종합기술원

### Improved Gate Drive Circuit for High Power IGBTs with a Novel Overvoltage Protection Scheme

Hwang-Geol Lee, Yo-Han Lee, Bum-Seok Suh, Dong-Seok Hyun

Jin-Woo Lee\*

Hanyang Univ. Dept. of Electrical Engineering

\*S.A.I.T.

**Abstract** - In application of high power IGBT PWM inverters, the treatable power range is considerably limited due to the overvoltage caused by the stray inductance components within the power circuit. This paper proposes a new gate drive circuit for IGBTs which can actively suppress the overvoltage across the driven IGBT at turn-off and the overvoltage across the opposite IGBT at turn-on while preserving the most simple and reliable power circuit. The turn-off driving scheme has adaptive feature to the amplitude of collector current, so that the overvoltage is limited much effectively at the larger collector current. The turn-on scheme is to decrease the rising rate of the collector current by increasing input capacitance during turn-on transient when the gate-emitter voltage is greater than threshold voltage. The experimental results under various normal and fault conditions prove the effectiveness of the proposed circuit.

되는 과전압을 효과적으로 제어 억제 할 수 있는 새로운 게이트 구동회로를 제안한다.

## 1. 서 론

전압 구동 소자로서의 장점과 소수 캐리어 소자의 우수한 정상상태 스위칭 특성을 지니고 있는 IGBT는 1983년에 개발된 이후 특성 향상과 용량 증대가 지속적으로 이루어져 응용 및 활용 범위가 날로 증가하고 있다. 이러한 IGBT의 신뢰성과 성능은 여타 파워 반도체와 마찬가지로 게이트 구동회로에 의해 많은 영향을 받는다. 따라서 IGBT의 스위칭 특성을 개선 시키고자 하는 연구가 활발히 이루어져 왔으며, 여러 형태의 게이트 구동회로가 제시되었다 [1-4].

IGBT를 이용한 PWM 인버터 구현시 그 신뢰성과 제어 가능한 전력은 IGBT 스위칭 회로내의 부유 인더 턴스로 인해 발생하는 과전압에 의해 많은 제약을 받는다. 따라서 과전압의 영향에 대한 고찰은 매우 중요한 것으로서 특히 대용량 IGBT PWM 인버터의 경우 과전압 억제 방안의 설정은 필수적인 사항으로 많은 연구가 진행되고 있다 [5-6]. 본 논문에서는 IGBT의 스위칭시 발생하는 과전압에 대해 고찰하고 스너버 등의 부가적인 전력회로 사용없이 IGBT 스위칭 온/오프시 발생하게

## 2. 스위칭 특성 고찰

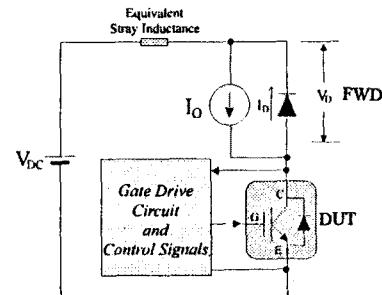


그림 1 스위칭 특성 고찰을 위한 회로도

그림 1은 IGBT의 턴-온/오프 스위칭시 나타나는 특성을 고찰하기 위한 회로도이다.  $I_0$ 는 유도성 부하를 고려한 부하전류이며 FWD는 환류 다이오드이다. 부가적인 스너버의 사용은 배제하였으며 이러한 고찰은 인버터와 초퍼회로 동작에 모두 적용 될 수 있다. IGBT의 턴-온/오프시 환류 다이오드와 IGBT의 스위칭 파형이 그림 2에 나타나 있다.

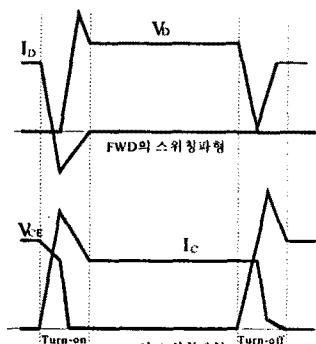


그림 2 FWD와 IGBT의 스위칭 파형

IGBT의 턴-온 스위칭시 특성을 보면 환류 다이오드의 역회복 전류가 발생하고 이러한 역회복 특성과 회로내의 부유 인더턴스의 영향에 의해 과전압이 발생하게 된다. 과전압의 크기는 부하 전류와 IGBT 콜렉터 전류의 턴-온 상승 기울기에 따라 증가하게 된다. 그리고 IGBT의 턴-오프시에는 감소하는 콜렉터 전류와 부유 인더턴스의 영향에 의해 제어되는 IGBT 양단간에 과전압이 발생하게 된다. 이러한 과전압 역시 부하 전류와 콜렉터 전류의 감소 기울기의 크기에 따라 증가하게 된다. 따라서 IGBT를 사용한 PWM 인버터의 최대 허용 전류는 스위칭시 발생하는 과전압에 의해 제한되며 제어 전력의 크기 또한 많은 제약을 받게 된다.

### 3. 새로운 IGBT 게이트 구동회로

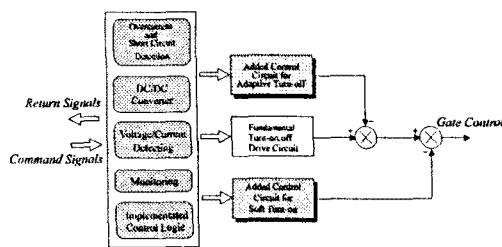


그림 3 제안하는 게이트 구동회로의 블록선도

그림 3은 제안하고 있는 IGBT 게이트 구동회로의 블록선도를 보여준다. 기본적인 스위칭 구동회로에 Adaptive 턴-오프 제어회로와 Soft 턴-온 제어회로가 새로이 부가되어 있다.

#### 3-1. Adaptive 턴-오프 제어

Adaptive 턴-오프 제어회로는 높은 대역폭을 갖는 증폭기와 미분기 성질을 지닌 회로등으로 구성되며 검출된 콜렉터-에미터 전압과 제어 논리 회로에 의해 구동된다. 턴-오프시 콜렉터-에미터 전압이 상승을 하면 Adaptive 턴-오프 회로는 동작을 하게 되고 만약 검출된 콜렉터-에미터 전압이 허용 레벨 이상이 되면 Adaptive 턴-오프 회로는 게이트-에미터 전압을 문턱 전압 이상으로 상승시켜 콜렉터 전류의 감소 시간을 증가시키게 된다. 따라서 콜렉터 전류의 감소 기울기는 줄어들게 되어 발생하는 과전압은 억제된다. 검출하는 콜렉터-에미터 전압을 변화시킴으로써 임의의 과전압 제한 레벨 조절이 가능하다. 특히 Adaptive 턴-오프 회로는 미분회로의 특성으로 인해서 턴-오프시 콜렉터-에미터 전압의 상승율이 클수록 과전압 억제 능력이 더욱 증가하게되는 Adaptive 특성을 지니고 있다. 따라서 과부하 상황 또는 단락회로의 발생시 더욱 효과적인 특성을 나타낸다.

#### 3-2. Soft 턴-온 제어

Soft 턴-온 회로는 게이트-에미터 전압과 논리 제어 회로에 의해 구동되며 IGBT의 입력 시상수를 증가시키기 위한 커뮤니케이션과 커뮤니케이션의 방전을 위한 저항으로 구성되어 있다. Soft 턴-온 회로는 턴-온시 게이트-에미터 전압을 제어하여 콜렉터 전류의 증가기울기를 완만하게 형성시켜 다이오드의 역회복 전류를 감소시키고 환류 다이오드에 발생하는 과전압의 크기를 감소시키게 된다. 게이트-에미터 전압이 문턱전압에 이르기 까지는 기본적인 턴-온 구동회로만이 구동하여 턴-온 스위칭 지연시간의 증가는 전혀 없게 되고 게이트-에미터 전압이 문턱전압 이상이 되어, 즉 채널이 형성되어 콜렉터 전류가 흐르기 시작하면 Soft 턴-온 회로는 게이트-에미터 등과 커뮤니케이션을 증가시켜 IGBT의 입력 특성을 변화시킨다. 따라서 게이트-에미터 전압의 증가율은 감소하게 되며 콜렉터 전류의 증가율은 줄어들게 된다.

#### 4. 실험 결과 및 검토

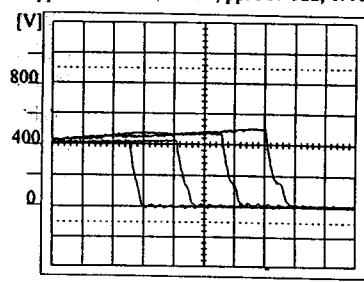
제안한 게이트 구동회로의 타당성을 입증하기 위하여 그림 1의 초파 회로를 이용하여 실험을 하였다. 실험에 사용한 IGBT는 Semikron사의 1600V/400A(SKM 400GA 163D) IGBT 2개를 병렬로 연결 조합하였고 환류 다이오드는 동일한 IGBT 모듈의 내장 다이오드를 사용하였으며 게이트 저항은  $2.8\Omega$ 으로 설정하였다. 부하장치는 단락회로로 구성이 가능하도록 하였다. 그림 4는 DC 입력전원 400V에서 기본적인 구동회로 만을 적용한 턴-온 실험 파형이며 그림 5은 DC 입력전원 800V에서 제안한 Soft 턴-온 제어회로를 적용한 실험 파형이다. 그림 4에서 알 수 있듯이 환류 다이오드의 최대 전압이 약 800V로 DC 입력전원의 2배정도가 발생하였지만 Soft 턴-온 제어회로를 적용한 그림 5의 실험파형을 보면 환류 다이오드의 최대 전압이 약 1000V로 200V 정도의 과전압만이 발생하였다. 그림 6은 DC 입력 전원 400V에서 기본적인 구동회로만을 적용한 경우의 턴-오프 실험 파형이다. 그림 7은 DC 입력전원 800V에서 제안한 Adaptive 턴-오프 회로를 적용한 경우의 실험 파형이다. 그림 6의 경우 부하전류가 700A일 때 콜렉터 전압의 최대치가 약 1150V로 750V의 과전압이 발생하였고 Adaptive 턴-오프 회로를 적용한 그림 7의 경우 부하전류 800A일 때 콜렉터 전압의 최대치는 약 1250V로 450V의 과전압이 발생하였다. 즉 제안한 Soft 턴-온, Adaptive 턴-오프 구동회로를 적용한 경우 제어 회로에 의한 능동적인 과전압 억제가 잘 이루어졌음을 알 수 있다. 그림 8은 DC 입력전원이 800V에서 단락회로 실험을 한 결과이다. 턴-오프시 콜렉터-에미터 전압의 최대치가 약 1000V로 나타났다. 이러한 결과는 Adaptive 턴-오프 회로가 정상 상태에서 보다 더욱 효과적으로 작용하였음을 보여 주는 것이다.

## 5. 결 론

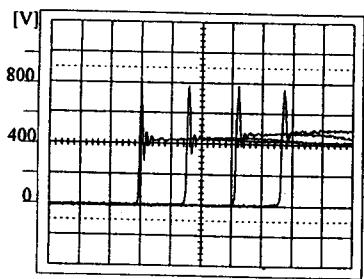
본 논문에서는 IGBT를 이용한 PWM인버터의 스위칭시 발생하는 과전압에 대해 고찰하였고 과전압을 줄이기위한 새로운 게이트 구동회로를 제시하였다. 실험 결과로부터 과전압의 감소에 따른 제어전력의 증가를 확인 하였으며 이로써 제안한 회로의 우수성을 입증하였다.

### 참고문헌

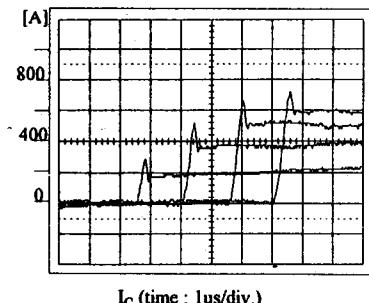
- [1] Rahul Chokhawala et al, "Gate Drive Considerations for IGBT Modules," *IEEE-IAS Conf. Rec.*, Vol. 1, pp. 1186-1195, 1992.
- [2] F. Calman et al, "Analysis of the IGBT dv/dt in Hard Switching Mode," *6th European Conference on Power Electronics and Application Rec.*, Vol. 1, pp. 234-239, 1995.
- [3] Sujit K. Biswas et al, "A Modular Gate Drive Circuit for Insulated Gate Bipolar Transistor," *IEEE-IAS Conf. Rec.*, Vol. 2, pp. 1490-1496, 1992.
- [4] Richard J. Valentine "Power Module Control Design," *IEEE-IAS Conf. Rec.*, Vol. 1, pp. 1186-1195, 1995.
- [5] S. Gediga et al, " High Power IGBT Converter with New Gate Drive and Protection Circuit," *6th European Conference on Power Electronics and Application Rec.*, Vol. 1, pp. 66-70, 1995.
- [6] H. G. Eckel et al, "Optimization of the Turn-off Performance of IGBT at Overcurrent and Short Circuit Current," *5th European Conference on Power Electronics and Application Rec.*, Vol. 1, pp. 317-322, 1993.



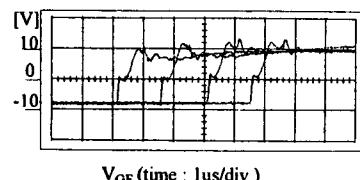
$V_{CE}$  (time : 1us/div.)



$V_D$  (time : 1us/div.)

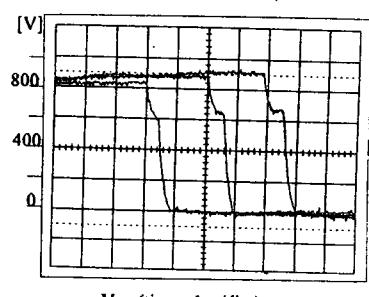


$I_C$  (time : 1us/div.)

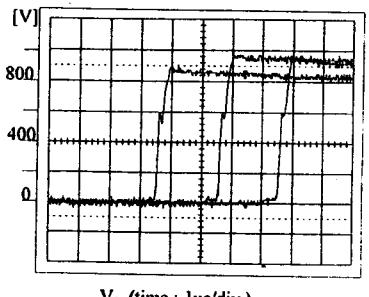


$V_{GE}$  (time : 1us/div.)

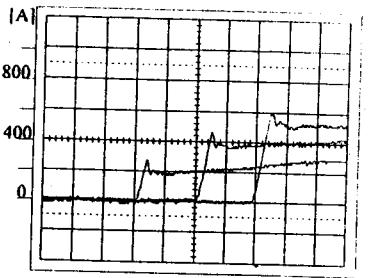
그림 4 기본적인 회로만을 적용한 턴-온 실험파형  
(DC 입력전압 : 400V)



$V_{CE}$  (time : 1us/div.)



$V_D$  (time : 1us/div.)



$I_C$  (time : 1us/div.)

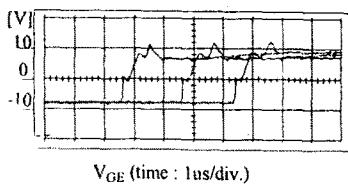
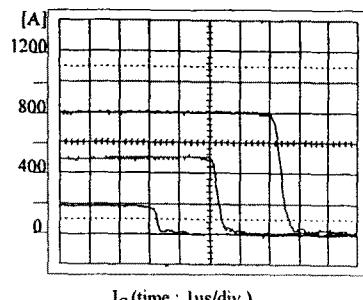
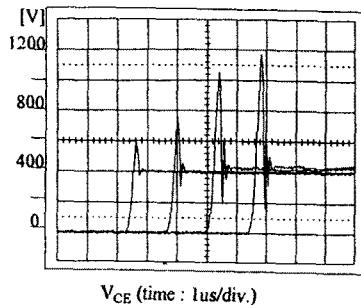


그림 5 제안한 회로를 적용한 턴-온 실험 파형  
(DC 입력전압 : 800V)



$I_C$  (time : 1us/div.)



$V_{CE}$  (time : 1us/div.)

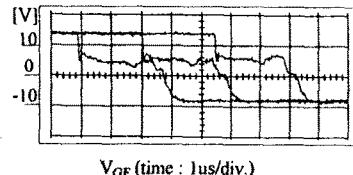
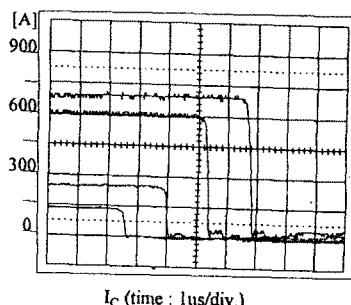
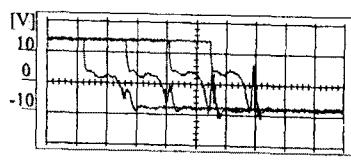


그림 7 제안한 회로를 적용한 턴-오프 실험 파형  
(DC 입력전압 : 800V)

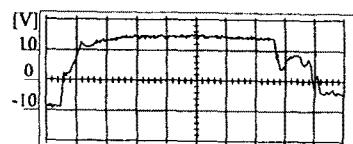


$I_C$  (time : 1us/div.)



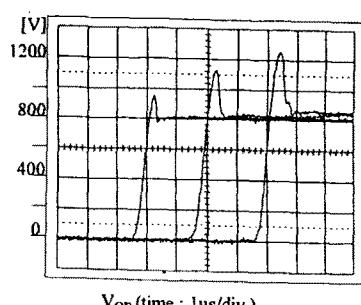
$V_{CE}, I_C$  (time : 1us/div.)

그림 6 기본적인 회로만을 적용한 턴-오프 실험 파형  
(DC 입력전압 : 400V)



$V_{GE}$  (time : 1us/div.)

그림 8 제안한 회로를 적용한 단락 회로 실험 파형  
(DC 입력전압 : 800V)



$V_{CE}$  (time : 1us/div.)