

## 저가격 형광등용 전자식 안정기에 적합한 새로운 역률개선회로

채균, 윤용식, 조규형  
한국과학기술원 전기 및 전자공학과

### Novel High Power Factor Correction Circuit for Low-Cost Electronic Ballasts

Gyun Chae, Yong-Sik Youn and Gyu-Hyeong Cho  
Department of Electrical Engineering  
Korea Advanced Institute of Science and Technology (KAIST)  
Kusong-Dong, Yusong-Gu, Taejon, 305-701, Korea  
TEL: +82-42-869-3424, FAX: +82-42-869-3410

**Abstract** - A new low-cost high power factor correction circuit for electronic ballasts is proposed. The proposed circuit provides good power factor correction, low current harmonic distortion and cost-effectiveness. The prototype meets the IEC555-2 requirements satisfactorily with nearly unity power factor

고 있다. 여기에서 제시되는 역률개선회로는 AC 전력선으로부터 양질의 전류 파형을 유도하기 위해 기존의 밸리필 회로와 공진형 인버터에 한 쌍의 커패시터를 연결시켰다. 또한 램프의 깜빡임을 줄이고 전력 라인에서의 스파이크성 전류를 제거하기 위해 밸리 전압을 높이고자 기존의 밸리필 회로를 변형시켰다.

#### 1. 서론

IEC555-2와 같은 국제표준의 채택으로 형광등용 전자식 안정기에 대해 선전류 고조파성분의 감소, 고입력 역률개선(Power Factor Correction - PFC)에 대한 요구가 점차 커지고 있다. 전자식 안정기의 설계자들은 종종 저가격의 안정기를 얻기 위해 자려식의 직렬 공진형 인버터를 이용하고 있으며 역률개선을 위하여 부스트(boost) 형태의 회로를 첨가 하곤 한다[1-2]. 부스트 형태의 역률개선회로는 직류 링크(DC-link) 전압의 좋은 레귤레이션 특성과 적은 리플 성분을 가지고 있다는 장점으로 인하여 가장 흔히 쓰이는 회로이다. 그러나, 부스트 컨버터 회로는 주 스위치에 전압 스트레스를 높이고 부가적인 전력 소자와 수동 소자, 그리고 제어 회로로 높은 삼각파 형태의 전류를 만들어 동작을 시키기 때문에 손실이 많고 가격적인 측면에서 장점이 될 수 없는 형태의 역률개선 회로라고 말할 수 있다. 따라서 본 논문에서는 개선된 밸리필(valley-fill) 회로[1]와 자려식 하프 브리지 공진형 인버터가 결합된 역률개선 회로를 제시하여 거의 1에 가까운 역률개선 특성과 매우 낮은 가격 특성을 전자식 안정기의 설계자에 제공하고자 하는 목적을 가지

#### 2. 제안된 역률개선회로

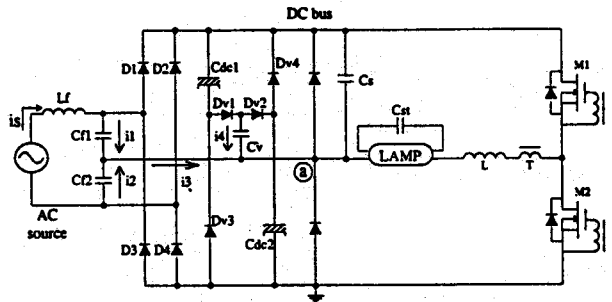


그림 1. 제안된 역률개선회로

그림 1은 제안된 전자식 안정기에 대한 역률개선 회로를 나타내고 있는데 이의 구성을 살펴보면 한쌍의 전하 펌프 커패시터(Cf1, Cf2), 개선된 밸리필 회로, 그리고 자려식 하프 브리지 형태의 직렬 공진형 인버터로 되어 있음을 알 수 있다. 기존의 기본적인 밸리필 회로는 0.9이상의 역률 특성을 나타내고 있지만, 그의 고조파 특성은 IEC555-2에서 규정한 것보다 훨씬 큰 수치를 나타내고 있다[3]. 그 이유는 입력 전력 라인의 최고치 부분에서 DC 링크의 전해 커패시터(Cdc1, Cdc2)를 높은 스파이크

성 전류로 충전하는 것이 첫 번째 이유이며, 두 번째로는 밸리필 회로의 동작특성상 밸리 기간으로 인한 불연속 전류기간이 그 원인이 된다(3).

기존의 기본 밸리필 회로에서 스파이크성 전류를 제거하기 위해 다이오드  $Dv2$ 와 작은 커패시터  $Cv$ 를 삽입하여 DC 링크의 전해 커패시터들을 번갈아가며 충전하게 만들었다. 이렇게 동작을 시키면 각각의 전해 커패시터( $Cdc1, Cdc2$ )들은 기존의 밸리필 회로의 전해 커패시터들이 입력 전력 라인의 피크 전압의 반으로 충전되는 것과는 달리 그 이상의 전압으로 충전되게 되어 각각의 전해 커패시터 전압의 합이 전력 라인의 피크 전압보다 커지게 됨으로써 라인으로부터의 직접 전류 공급으로 인해 발생하는 스파이크성 전류는 발생하지 않게 된다. 또한 증가된 밸리전압으로 인하여 램프의 깜빡임을 감소시킬 수가 있으며 최대 DC 링크전압이 입력 전력라인의 최대치로 제한이 되기 때문에 부스트 컨버터를 이용한 회로보다도 DC 링크 전압을 약 30% 정도 감소시킴으로써 회로 소자의 전압 스트레스를 상당히 줄일 수 있다는 장점을 가지고 있다.

한편, 개선된 밸리필 회로는 입력 라인 전압이 밸리전압보다 낮을 때는 입력으로부터 전류를 공급받을 수 없다는 문제점을 가지고 있다. 이를 해결하기 위해 부스트 컨버터를 사용하는 것[1-2] 대신 한쌍의 커패시터  $Cf1, Cf2$ 를 그림 1의 공진형 인버터의 a점에 연결하였다. 입력 전압이 밸리 전압보다 클 경우에 인버터 전류는 정류 다이오드단을 통하여 입력 라인으로부터 직접 공급받게 되어 입력 전류의 파형은 입력 전압의 파형을 따라가게 된다. 한편, 이와 동시에 입력 커패시터  $Cf1$ 과  $Cf2$ 를 충전되게 되는 전류  $i1, i2$ 도 흐르게 되는데 이는 입력으로부터 직접 공급받는 전류보다는 크기가 작기 때문에 입력 전류파형에는 영향을 미치지 못하고 작은 리플 성분으로만 실리게 된다.

입력 라인 전압이 밸리 전압보다 작게 될 경우에는 정류 다이오드단의 다이오드 쌍( $D1, D3$  or  $D2, D4$ )이 동시에 도통이 되지 않기 때문에 입력으로부터 직접적인 공급이 어렵게 되지만 공진형 인버터의 a점의 전압이 교류형태로 변하게 됨에 따라 이에 연결된 전하 펌프 커패시터( $Cf1, Cf2$ )가 입력으로부터의 공급으로 인해 충전되면서 전류의 파형이 입력전압 파형을 따라가게 만든다.

이상에서 제안된 역률개선회로의 동작을 입력라인 전압이 밸리 전압보다 클 때와 작을 때로 나누어서 설명을 하였는데 그 특징과 장점을 서술하면 다음과 같다. 첫째로 제안된 역률개선회로는 완전한 수동형 소자로만 이루어진 매우 간단한 역률개선회로라는 점이다. 기존의 역률개선회로의 구성은 간단한 수동형 소자를 이용하여 역률을 개선할때는 그 한계가

나타나 능동형을 이용하거나 수동형과 능동형을 혼합하여 구성된 혼합형 역률개선회로를 주로 이용해 왔다. 하지만 능동형 부스트 컨버터를 이용할 경우 직류전압은 교류전원을 전파정류한 전압의 최소 1.3배 이상의 값을 가져야 하기 때문에 공진형 인버터의 스위칭 트랜지스터를 비롯한 다른 소자의 내압 문제가 발생할 수 있고, 큰 값의 전원 커패시터를 사용해야 하는 단점을 가지고 있다. 또한 부스트 회로에서의 능동 소자의 첨가와 제어회로의 부가 또한 전체적인 가격의 상승을 가져오기 때문에 본 논문에서 제안한 회로는 상당한 가격 경쟁력을 가지고 있다고 볼 수 있다.

둘째로는 기존의 밸리필 방식의 특성과 전하 펌프 방식을 이용하여 전자식 안정기의 성능과 수명을 향상시켰다는 점이다. 공진형 인버터의 공진의 매 주기마다 커패시터  $Cdc1, Cdc2$ 를 충전하므로 펄스형 입력전류가 발생하지 않아 역률을 더욱 증가시키고 입력전류의 파고율을 높이지 않으며 커패시터  $Cdc1, Cdc2$ 의 값의 제한이 없고 충방전되는 실효 전류를 감소시켜 전자식 안정기의 수명을 향상시켰다. 또한 밸리필 회로와는 독립적으로 동작을 하여 항상 전원 전류를 흐르게 하는 경로를 형성시킴으로써 역률을 개선한 전하 펌프 방식을 잘 접목시켰다는 점이 큰 특징이라 할 수 있다.

요. 내용을 입력하세요. 내용을 입력하세요. 내용을 입력하세요. 내용을 입력하세요.

### 3. 실험 및 결과

위에서 기술된 회로에 근거를 둔 전자식 안정기를 제작하여 실험을 하였다. 제안된 안정기는 40W의 형광램프에 대해 입력 전압이 220Vrms에서 45KHz로 동작을 시켰다.  $Cv$ 값이 증가하게 됨에 따라 그림 2에 나타난 것처럼 역률은 감소하고 밸리전압은 라인 최고 전압에 가까이 감을 알 수 있다. 따라서 적절한  $Cv$ 값을 선정하는 것이 중요함을 알 수 있다.

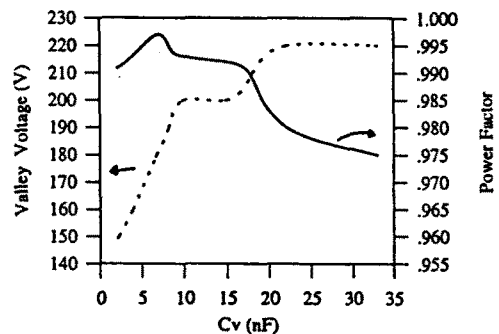


그림 2.  $Cv$ , 역률, 밸리 전압사이의 관계

적절한 Cv값을 선정하면 램프 전압의 리플을 상당히 줄일 수 있을 뿐 아니라 높은 역률도 얻을 수 있다. 그림 3은 입력 전압에 대해 역률개선 동작을 확인하기 위해 DC 링크 전압과 전류 i3에 대한 오실로스코프 파형을 나타낸 것이다. 그림 4는 측정된 입력 전압과 전류의 파형을 보인 것으로 측정 결과 5.5%의 낮은 고조파 왜율과 0.996의 높은 역률을 나타내었다.

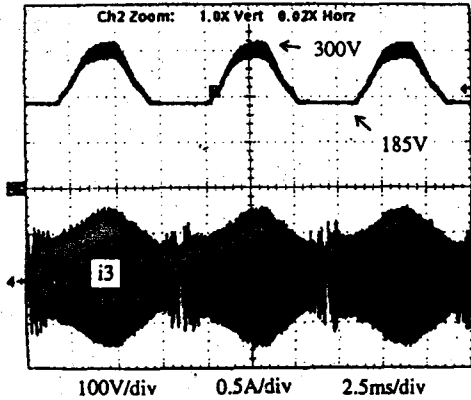


그림 3. DC 링크전압과 i3전류의 파형

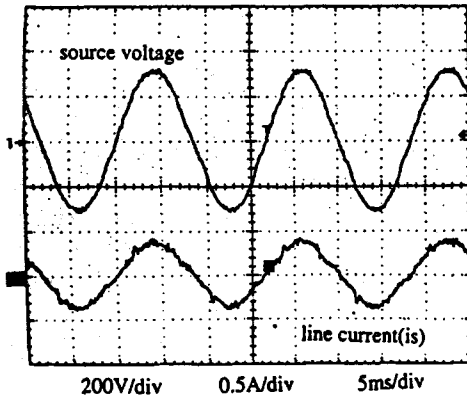


그림 4. 입력전압과 입력전류의 파형

#### 4. 결론

본 논문에서는 새로운 저가격, 고효율 전자식 안정기를 제시하였다. 제안된 전자식 안정기는 역률개선회로로서 부스트 컨버터 대신 개선된 벨리필 회로와 전하 펌프 소자를 이용하였으며 이로 인해 고효율과 낮은 전압 스트레스를 얻을 수 있었다. 실험 결과로 제안된 전자식 안정기는 조명에 대한 IEC555-2의 요건을 충분히 만족시킬 수 있음을 확

인하였으며 저가의 안정기를 구성할 수 있음을 또한 확인하였다.

#### (참고 문헌)

- [1] Y.S. Youn, G. Chae, and G.H. Cho, "A unity power factor electronic ballast for fluorescent lamp having improved valley fill and valley boost converter", IEEE PESC97 Record, 1997, to be published.
- [2] Y.R. Yang and C.L. Chen, "A self-excited half-bridge series-resonant ballast with automatic input current shaping", IEEE PESC96 Record, pp.881 -886, 1996.
- [3] J. Spangler, B. Hussain, and A.K. Behera, "Electronic ballast using power factor correction techniques for loads greater than 300Watts", IEEE APEC91 Record, pp.393 - 399, 1991.