

ICBD(Ionized Cluster Beam Deposition) 방법에 의한 Patterned Si 기판위 Cu박막의 Step coverage와 평탄화 기술 연구

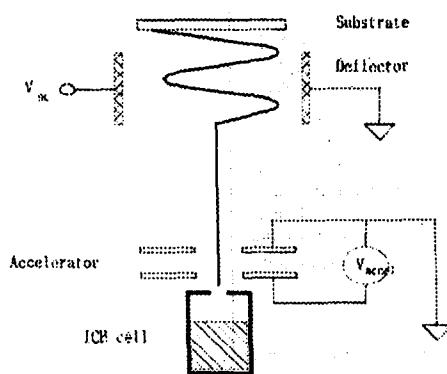
백 민, 김 경 현, 최 규석, 류 대열, 손 기황, 박 종봉*, 김 도진
충남대학교 재료공학과 광전자 재료실, * KMAC(한국물성분석 전문회사)

최근 반도체 가공기술에 있어서 소자의 소형화에 따른 Submicron technology가 요구되면서 초고집적 회로의 금속배선용 용융물질로는 high conductivity 와 Electromigration에 대한 high resistance를 가지는 Cu가 각광받고 있는 추세이다. 초고집적 multi-level Cu interconnection을 위해서는 high-aspect-ratio를 가지는 Contact hole 또는 Via의 filling과 배선공정을 일원화하는 Planarization Technology가 필수적으로 선행되어져야 한다.

과거에 Yamada 등의 연구에 의하면 보통 Deflector가 없는 경우에 $1.2\mu\text{m}$ 간격, AS(Aspect ratio)<1에서 매우 conformal한 Step coverage를 얻고 있는데, 이러한 경향이 접촉구의 크기가 submicron($<0.5\mu\text{m}$)이하로 줄어들 때에 변화하는 양상을 동시에 관찰해 보았으며, 접촉구가 기공없이 채워진 후에는 이온화율이 큰 조건에서 deflector를 가동시켜 surface migration을 극대화시킴으로써 평탄화를 이루고자 했다.

본 실험에서 사용된 ICB Cell은 직접 설계 제작한 것으로써 기존의 복잡한 전기계통로를 단순화 시켜 controller의 전기적 안정성 향상과 제작비용을 최대한 절감할 수 있도록 하였다. 특히 현재까지는 ICB방법을 통해 단순히 큰 운동량으로 기판에 수직으로 부딪치며 일어지는 기판과 평행한 운동량을 사용함으로써 단거리 표면이동도가 증가하는 효과를 이용하였으나, 본 연구에서는 Deflector로 사용될 가변 ac 전력공급기를 제작하여 Ion cluster의 수직 운동량을 기판에 평행한 운동량으로 전환시키므로써 기존의 이동도와 비교할 수 없을 만큼 큰 표면이동도를 얻을 수 있다고 보았다. 다음 그림은 Deflector 설치시 이온빔의 궤적을 모사한 개략도이다.

이때 Ion beam이 Deflection하게 되는 궤도는 source의 질량과 관계되며 또 source의 초기속도,



그리고 charge된 상태와도 상관이 있다. 이에따라 Deflector는 이온화된 cluster를 modulation시켜 기판과 평행한 방향의 모멘트를 높이게 될 뿐 아니라, 간접적으로 직진하는 중성클러스터의 평행모멘트를 증대시킬 것으로 기대된다. 따라서 본 연구에서는 전기장에 의해 영향을 받지 않고 직진하는 중성 cluster와 평행모멘트가 증대된 이온화클러스터의 비율에 따라 변화하는 step coverage를 조사했다.

$1,650^{\circ}\text{C}$ 의 Cell 온도에서 Cu flux는 시간당 $\sim 2,000\text{A}$ 의 증착속도를 $\sim 10^{-7}$ torr 범위에서 얻을 수

있었으며 chamber의 background pressure는 $\sim 10^{-9}$ torr이고, 증착시의 압력은 $\sim 10^{-6}$ torr 범위였다. 도가니는 Graphite를 사용하였으며 Cu와는 wetting이 거의 없음을 확인하였다. Cu flux를 증가시키고자 증착온도인 $1,650^{\circ}\text{C}$ 이상의 온도에서 growing하자 nozzle구멍이 봉쇄되는 현상이 발생하였다.

Step coverage 실험을 위한 hole pattern은 $0.5\mu\text{m}(\varnothing) \times 1.0\mu\text{m}$ 의 크기이며 Impact ionization을 위한 가속전압은 각각 1/2/3kV로 인가하였으며 전자공급을 위한 Filament 전력은 16V/6.7A, 공급된 전자들을 집속시키기 위한 Ionization Voltage는 700V로 하였다. 또한 Oscillation Voltage는 각각 200/400/600/800V로 인가해주므로써 그에 따른 Surface morphology와 충진(filling)형태를 SEM을 통해 조사하였다. 그 결과 Oscillation voltage가 증가함에 따라 hole의 측면이 더욱 두껍게 증착되는 양상을 보였으며, 또한 상온의 기판온도에서 Acceleration potential이 커짐에 따라 표면의 roughness도 좋아짐을 관찰하였다.

또한 AES(Auger electron spectroscopy) depth profile 분석 결과 약 2000Å 미만의 두께에서는 불순물이 검출되지 않았다. 위의 조사로부터 측정된 Cu 박막의 surface morphology와 step coverage는 가속전압과 Oscillation voltage의 변화에 따른 의존성을 나타내었으며, 충진(filling)형태는 Ionization potential과 그에 따른 Oscillation Voltage의 변화에 다소 민감하게 의존한다는 것을 알 수 있었다.