

DC-링크 전압균형과 소자의 최소 온/오프 시간을 고려한 3-레벨 인버터의 PWM 기법 및 구현

이요한^o, 현동석
한양대학교 전기공학과

A New PWM Method and its Implementation for a 3-Level Inverter Considering DC-Link Voltage Balancing and Minimum On/Off Time

Yo-Han Lee^o, Dong-Seok Hyun
Dept. of Electrical Engineering, Hanyang University

Abstract - In this paper, we present a new SVPWM strategy for a 3-level inverter. This SVPWM method is easily implemented without switching table like SPWM. In addition, with proposed method, we can also keep the voltage balancing of DC-link capacitors and guarantee minimum on/off time of the devices. The principle of the proposed SVPWM method is described in detail, and its implementation method is also proposed. The usefulness of the proposed SVPWM method is verified through the simulation using MATLAB/Simulink.

1. 서론

전력용 반도체 소자의 용량 및 스위칭 속도의 비약적인 진보와 전력전자기술의 지속적인 성장은 전력변환회로와 산업용 전동기 구동 시스템에 많은 변화를 일으켜 왔다. 특히 최근 산업설비의 대용량화 추세와 고압 가변속 응용 분야의 발전은 고압 대용량 인버터를 요구하고 있다. 3-레벨 인버터[1]를 사용하면 직렬연결의 문제점이 발생하지 않으므로 고압 대용량 인버터 시스템의 구현이 매우 용이해진다. 또한 같은 스위칭 주파수에서 비교할 때 출력 전압의 고조파 성분이 1/4 정도로 감소되며 아울러 스위칭시 전압이 $V_{dc}/2$ 씩 단계적으로 변화가 되기 때문에 EMI 문제도 적게 발생하는 장점을 가지고 있어서 최근 들어 이에 대한 지속적인 연구 결과가 나오고 있다.

일반적으로 인버터를 제어할 때는 펄스폭 변조(Pulse Width Modulation, 이하 PWM) 기법을 사용하게 되는데 PWM 성능 중 가장 중요한 것은 DC-링크 전압을 어느 정도까지 선형적으로 제어할 수 있으며 또한 빠르고 쉽게 구현할 수 있는가이다. 이러한 관점에서 볼 때 공간벡터(Space Vector, 이하 SV) PWM 기법[2, 3]은 선형 변조 영역이 넓다는 장점을 지니고 있지만 실시간 구현이 용이하지 않아 과거 산업계에서는 손쉽게 구현이 가능한 Sinusoidal PWM(이하 SPWM)기법을 주로 사용하였고, 최근 들어서 2-레벨 인버터에서는 마이크로 프로세서의 발달로 인해 SVPWM이 표준으로 자리를 잡아가고 있다.

하지만 3-레벨 이상의 멀티-레벨 인버터에서는 SVPWM 기법의 구현이 매우 복잡하여 대부분 삼각파 비교 변조 방법이 사용이 되고 있으며 특히 3-레벨 인버터의 경우는 적지 않은 계산량에도 불구하고 실시간 구현은 가능하므로 SVPWM 기법이 사용이 되고 있지만 PWM 알고리즘 구현시 DC-링크 중성점 전압 균형과 사용하는 소자의 최소 온/오프 시간 또한 고려해야 하므로 실 구현이 매우 복잡할 수 밖에 없게 된다[3-8].

본 논문에서는 실제 구현이 매우 용이하고 기존의 SVPWM의 우수성을 그대로 살릴 수 있는 새로운 SVPWM 기법의 구현 방법을 제안하고자 한다. 제안한 SVPWM 알고리즘은 기존의 SPWM의 구현처럼 삼각파와 비교하면 출력 시간이 바로 계산이 되며(시뮬레이션시 용이) 마이크로 프로세서를 사용하는 경우 복잡한 삼각함수

연산이 필요 없고 간단한 대수 연산으로 바로 출력 시간이 계산이 될 수 있는 장점을 지니고 있다. 다음 장에서는 제안한 구현 방법을 자세히 설명하고 실제 구현시 필요한 소프트웨어/하드웨어 기법 또한 제시하고자 하며 최종 결과는 MATLAB/Simulink를 통한 모의실험을 통해 제안한 방법의 타당성을 입증하고자 한다.

2. 제안한 SVPWM

그림 1에는 3-레벨 인버터 시스템의 구성도가 나와 있으며 그림 2에는 공간전압벡터도가 나와 있다. 그림 2에서 기호 2, 1, 0은 각각 상전압이 V_{dc} , $V_{dc}/2$, 0을 나타내고 있다.

2-1. 변조 기법

2-레벨 인버터의 경우 기존의 SVPWM에서 임의의 지령전압벡터를 출력하기 위해서는 일정한 세 공간벡터를 시간적으로 평균하여 합성하는 방법을 사용하게 되는데 이러한 방법을 사용하면 벡터영역에 따라 출력 시간을 구하는 식이 달라지게 되며 실제 스위치의 온/오프 시간을 다시 계산하여야 한다. 또한 출력 시간의 계산에는 삼각함수의 계산이 들어가기 때문에 이를 위해 삼각함수 테이블을 사용하거나 아니면 실시간으로 삼각함수 계산을 해야 되며 3-레벨 인버터의 경우에는 더 복잡하고 시간이 걸리게 된다.

새롭게 구현된 3-레벨 인버터의 SVPWM에 대해 설명하면 다음과 같다. 벡터 제어에 있어서 전류 제어기의 출력은 전압이 되며 이 때 각각을 V_{dref} , V_{qref} 라 하면 식 (1)과 같이 상전압 지령을 얻을 수 있다.

$$\begin{bmatrix} V_{as} \\ V_{bs} \\ V_{cs} \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ -1/2 & +\sqrt{3}/2 \\ -1/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} V_{qsref} \\ V_{dsref} \end{bmatrix} \quad (1)$$

여기서 식 (2)와 같이 구해진 상전압 지령에 동일한 크기의 전압 V_{offset} 을 추가하여도 선간 전압은 동일하게 되며 이 때 바뀌어진 상전압 지령이 0에서 V_{dc} 사이의 범위에 있도록 V_{offset} 을 식 (3)과 같이 조절하면 바뀌어진 상전압 지령을 삼각파와 비교하여 스위치의 전이시간을 얻을 수 있다[9]. 2-레벨 인버터의 SVPWM의 경우에는 크기가 V_{dc} 인 한 개의 삼각파가 필요하지만 3-레벨 인버터의 SVPWM의 경우에는 크기가 $V_{dc}/2$ 인 두 개의 삼각파가 필요하게 된다. 임의의 지령전압벡터에 대해 출력 시간을 얻는 과정을 그림 3에 나타내었다.

$$V_{xs}' = V_{xs} + V_{offset} \quad (x = a, b, c) \quad (2)$$

$$V_{offset} = \frac{1}{2}(V_{dc} - V_{max} - V_{min}) \quad (3)$$

2-2. 과변조 제어시 시간 계산

일반적으로 과변조 제어에는 여러 방법이 있지만 본 연구에서는 주로 사용이 되고 있으며 손쉽게 구현이 가능한 전압 비율 변경방식을 사용하였다. 전압 비율 변경방식은 기준전압벡터의 위상은 그대로 두고 크기만을 벡터 영역의 내부로 제한해주는 방식이며 그림 4에 설명이 되고 있다. $V_{max} - V_{min} > V_{dc}$ 이면 과변조 영역에 들어가게 되는데 이 때의 시간은 비례 관계를 통하여 다음 식 (4), (5)와 같이 구할 수 있다.

$$V_{over} = V_{max} - V_{dc} \quad (4)$$

$$V_{xs}'' = (V_{xs} + V_{over}) \cdot \left(\frac{V_{dc}}{V_{max} + V_{offset} + V_{over}} \right) \quad (5)$$

2-3. 저변조지수 영역에서의 최소 온/오프 시간 고려

실제로 반도체 소자를 사용하는 경우 소자의 최소 온/오프 시간을 고려하여야 하는데 GTO의 경우는 대략 200us, 대용량 IGBT의 경우는 20us 정도는 확보를 해 주어야 한다. PWM 생성시 좁은 펄스가 발생하는 부분은 저변조지수 영역과 고변조지수 영역인데 특히 여기서 문제가 되는 것은 저변조지수 영역이다.

본 연구에서는 기본 캐리어(삼각파)를 약간 변형하여 이 문제를 해결할 수 있는 방법을 제안하고자 한다. 그림 5에는 변형된 캐리어파형과 이때의 PWM 파형이 나오고 있다. 제안된 방법은 다이폴라 변조방식과 유사한 특성을 지니고 있으며 이 때 주어진 변조 방식을 사용하는 영역은 $V_{max} - V_{min} < V_{dc}/4$ 로 제한을 하였는데 이는 $V_{dc}/4 < V_{max} - V_{min} < V_{dc}/2$ 영역에서는 오히려 좁은 펄스가 발생할 수 있기 때문이다.

2-4. DC-링크 전압 균형에 대한 고려

3-레벨 인버터 시스템의 신뢰성 보강과 성능 향상을 위해서는 가감속 및 부하 인가시에도 DC-링크 전압 균형에 대한 고려가 있어야 한다. 일반적으로 멀티-레벨 인버터의 DC-링크 전압 균형을 위해서 사용되는 방법은 어떤 선간 전압을 내는 전압 벡터가 두 개 이상 존재할 수 있다는 사실인데 3-레벨 인버터의 경우 중간 육각형 영역의 두 전압 벡터가 각각 상단 커패시터의 충전과 하단 커패시터의 충전과 관계가 있다는 점을 이용하여 DC-링크 전압을 측정하여 어느 전압 벡터를 출력할 것인가를 결정하게 된다.

하지만 이러한 방법은 전압 벡터가 바뀔 때 마다 스위칭이 바뀌게 되고 따라서 스위칭 시간을 다시 계산해야 되는 단점을 지니고 있다. 본 연구에서는 추가적인 전압 지령치를 이용하여 간단히 전압 균형을 유지하는 방법을 사용하였다. 그림 6에는 이에 대한 설명이 나오고 있는데 즉 처음에 계산된 유효 상전압 지령에 동일 크기의 전압 지령을 더하는 방법이다. 물론 새로운 전압 지령을 더했을 때 이 값이 V_{dc} 이상이 되거나 0 이하가 되면 이는 실제로 출력할 수 없기 때문에 제한이 가해지며 따라서 고변조지수 영역으로 갈수록 새로운 전압 지령의 크기는 제한을 받게 된다. 본 연구에서 제안된 방법은 기본적으로 매 샘플링 주기마다 상단 커패시터의 충전전압과 하단 커패시터의 충전전압이 거의 일치할 하므로 DC-링크 전압 균형 제어 없이도 전압 불균형 문제는 거의 발생하지 않게 된다.

3. 소프트웨어/하드웨어 구현 기법

본 구현 기법에서는 TMS320C31 보드를 대상으로 한 소프트웨어/하드웨어 구현을 다루고자 한다. PWM 발생은 하드웨어(EPLD 7128)를 이용하게 되는데 이 때 시간 계산은 앞서 서술한 알고리즘을 이용하고 있다.

3-1. 소프트웨어 구현

본 논문에서는 실제로 사용이 가능한 C 소스 코드를 바로 수록하였다.

```
% Imaginary Phase Voltage
Vas = Vqs ;
Vbs = Vqs/2 - sqrt(3)/2*Vds ;
Vcs = Vqs/2 + sqrt(3)/2*Vds ;
% Voltage Offset
Vmax = MAX(Vas, Vbs, Vcs) ;
Vmin = MIN(Vas, Vbs, Vcs) ;
Voffset = ( Vdc - (Vmax + Vmin) ) / 2 ;
% Effective Phase Voltage
Va = Vas + Voffset ;
Vb = Vbs + Voffset ;
Vc = Vcs + Voffset ;
% Overmodulation & DC-link Balancing
if ( (Vmax - Vmin) > Vdc ) { % Overmodulation
    Vover = Vmax + Voffset - Vdc ;
    Va = (Va + Vover) * Vdc / (2*Vover + Vdc) ;
    Vb = (Vb + Vover) * Vdc / (2*Vover + Vdc) ;
    Vc = (Vc + Vover) * Vdc / (2*Vover + Vdc) ;
}
else if ( (Vmax - Vmin) < Vdc/4 ) { % Low Index Modulation
    if ( Fsq == 0 ) {
        Va = Va + Vdc/4 ;
        Vb = Vb + Vdc/4 ;
        Vc = Vc + Vdc/4 ;
    }
    else if ( Fsq == 1 ) {
        Va = Va - Vdc/4 ;
        Vb = Vb - Vdc/4 ;
        Vc = Vc - Vdc/4 ;
    }
    if ( (dV2 > dV1) && (Pmode == 0) ) {
        Va = Va + Vdc/8 ;
        Vb = Vb + Vdc/8 ;
        Vc = Vc + Vdc/8 ;
    }
    else {
        Va = Va - Vdc/8 ;
        Vb = Vb - Vdc/8 ;
        Vc = Vc - Vdc/8 ;
    }
}
else { % Middle Index Modulation
    if ( (dV2 > dV1) && (Pmode == 0) ) {
        Va = Va + ( Vdc - Vmax - Voffset ) ;
        Vb = Vb + ( Vdc - Vmax - Voffset ) ;
        Vc = Vc + ( Vdc - Vmax - Voffset ) ;
    }
    else {
        Va = Va - ( Vdc - Vmax - Voffset ) ;
        Vb = Vb - ( Vdc - Vmax - Voffset ) ;
        Vc = Vc - ( Vdc - Vmax - Voffset ) ;
    }
}
% Voltage Flag ;
Fa = Fb = Fc = 0 ;
if ( Va > Vdc/2 ) Fa = 1 ;
if ( Vb > Vdc/2 ) Fb = 1 ;
if ( Vc > Vdc/2 ) Fc = 1 ;
% Effective Time
Ta = Ts * (Va - Vdc/2*Fa) / (Vdc/2) ;
Tb = Ts * (Vb - Vdc/2*Fb) / (Vdc/2) ;
Tc = Ts * (Vc - Vdc/2*Fc) / (Vdc/2) ;
Ta = Ts * Fsq + Ta * (-1) ^ Fsq
Tb = Ts * Fsq + Tb * (-1) ^ Fsq
Tc = Ts * Fsq + Tc * (-1) ^ Fsq
```

3-2. 하드웨어 구현

PWM 발생은 EPLD 를 사용하였는데 카운터와 간단한 로직을 사용하였으므로 EPLD 를 사용하지 않는 경우에도 쉽게 구현할 수 있다.

4. 시뮬레이션 결과 및 고찰

실험은 아직 수행하지 못했으며 본 논문에서는 일단 모의 실험 결과(그림 8)만 제시하였다. 시뮬레이션 조건은 표 1 과 같고 급격한 가감속시에도 DC-링크 전압 불균형이 발생하지 않고 있으며 또한 좁은 펄스에 관한 문제도 발생하지 않음을 볼 수 있다.

5. 결론

본 논문에서는 3-레벨 인버터에 적합한 새로운 SVPWM 기법을 제안하였으며 과변조방법, 소자의 최소 온/오프 시간에 대한 고려사항 및 DC-링크 전압 균형에 관한 고려사항을 다루었으며 이를 구현할 수 있는 소프트웨어/하드웨어를 제시하였다. 제안한 SVPWM 기법은 SPWM 과 유사하게 적용이 가능하므로 마이크로프로세서를 이용한 제어 보드 설계시와 시뮬레이션시에도 쉽게 구현이 될 수 있는 장점을 지니고 있다. 아울러 제안한 SVPWM 기법은 기존의 SVPWM 이 갖는 장점을 그대로 가지면서 구현이 용이하기 때문에 실제 산업 현장에서의 적용도 가능하리라 사료된다.

참고문헌

- [1] A.Nabae, I.Takahashi, H.Akagi, "A New Neutral-Point-Clamped PWM Inverter," *IEEE Trans. on Industrial Applications*, Vol. IA-17, no. 5, pp. 518-523, 1981.
- [2] J. Holtz et al., "Pulsewidth Modulation - A survey," Conf. Record of PESC'92, pp. 11-18, 1992.
- [3] J. S. Kim et al, "A Novel Voltage Modulation Technique of the Space Vector PWM," Conf. Record of IPEC'95 -Yokohama pp. 742-747, 1995.
- [4] C. Newton et al, "Neutral Point Control for Multi-Level Inverters: theory, design and operational limitations," Conf. Record of IAS'97 Annual Meeting pp.1336-1343, 1997
- [5] G. Carrara et al, "A New Multilevel PWM Method: a theoretical Analysis," *IEEE Trans. on Power Electronics* vol 7, July 1992, pp. 497-505.
- [6] Dong-Seok Hyun et al., "A Novel PWM Scheme for a Three-level Voltage Source Inverter with GTO thyristors," *Proc. of the IAS '94 Conf.*, pp. 1151-1157, 1994.
- [7] Masato Koyama et al., "Space Voltage Vector-Based New PWM Method for Large Capacity Three-level GTO Inverter," *Proc. of the IECON '92 Conf.*, pp 271-276, 1992.
- [8] Hyo L. Liu et al., "DSP Based Space Vector PWM for Three-Level Inverter with DC-Link Voltage Balancing," *Proc. of the IECON'91 Conf.*, pp. 197-204, 1991.
- [9] 김래영, 이요한, 현동석, "Multi-Level 인버터를 위한 새로운 공간 전압 벡터 펄스폭변조 기법", *춘계학술대회 논문집*, pp. 57-61, 1998.

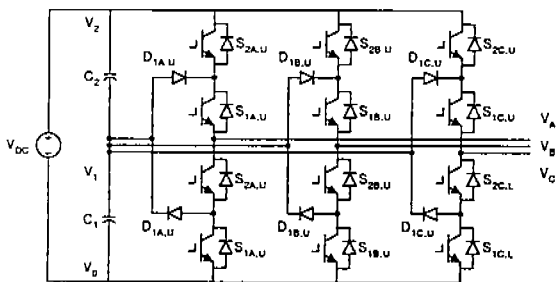


그림 1. 3-레벨 인버터의 구성도

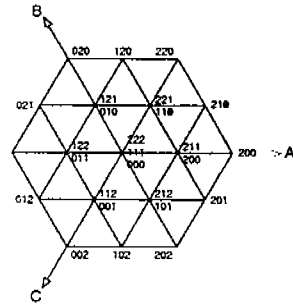


그림 2. 3-레벨 인버터의 공간벡터도

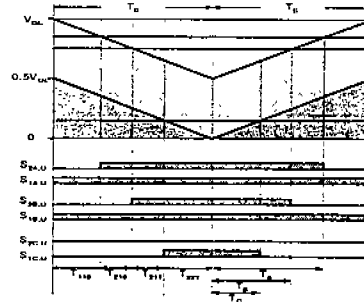


그림 3. 지령전압에 대한 출력시간 계산

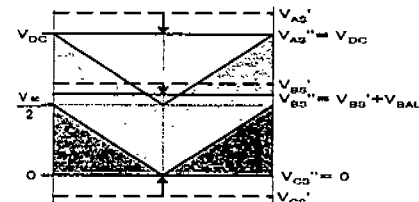


그림 4. 과변조제어

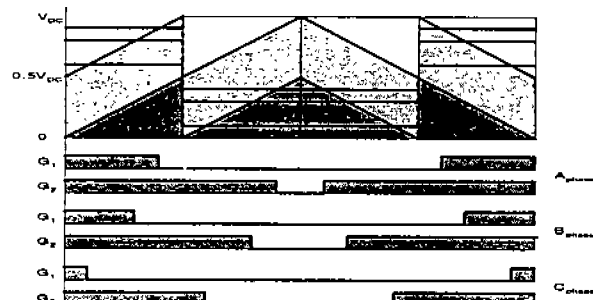


그림 5. 저변조지수 영역에 대한 게이팅 신호발생방법

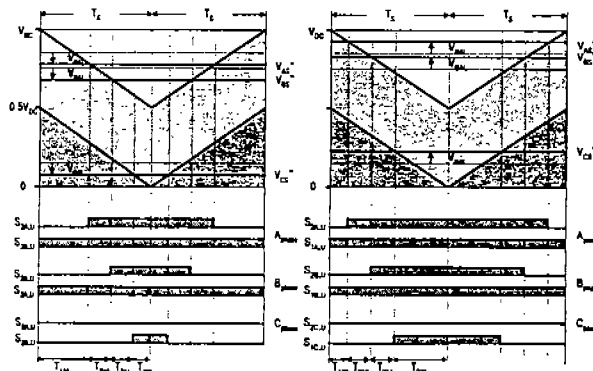
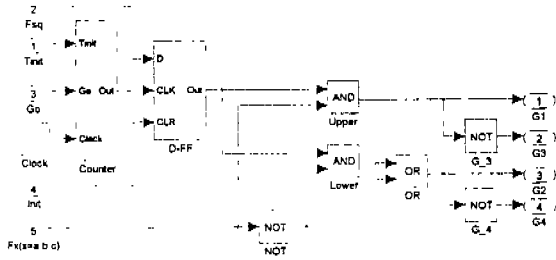
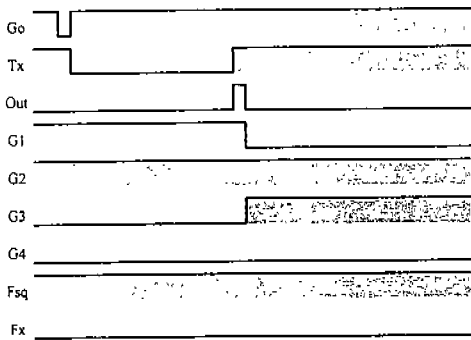


그림 6. DC-링크 전압 균형



(a) 회로도



(b) 타이밍도

그림 7. 하드웨어 구현 기법

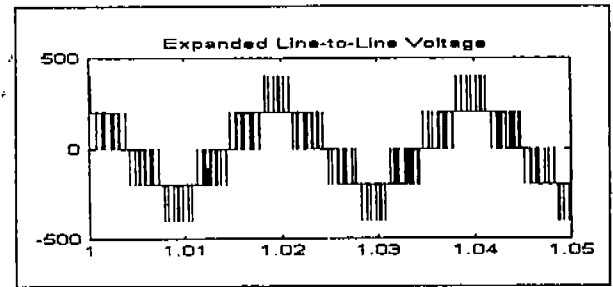
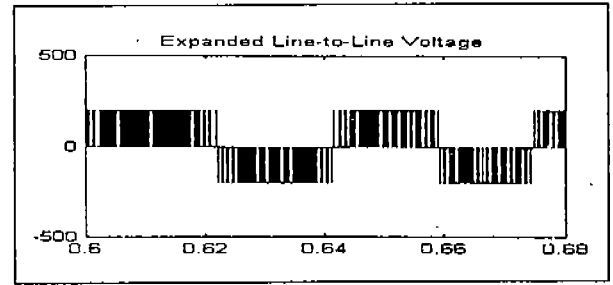
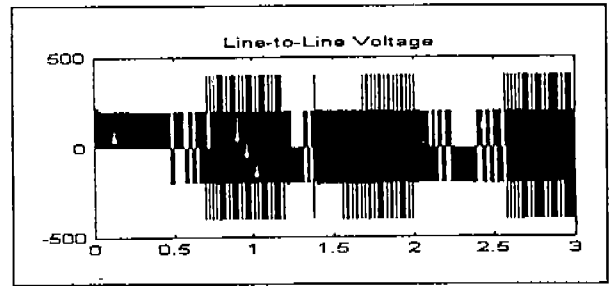
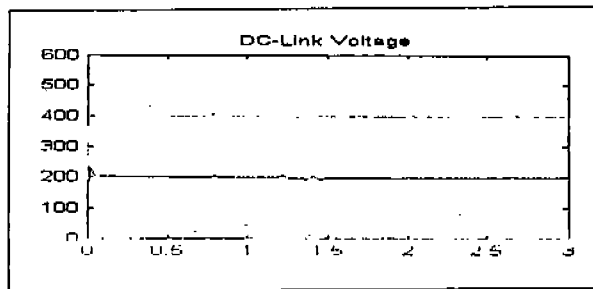
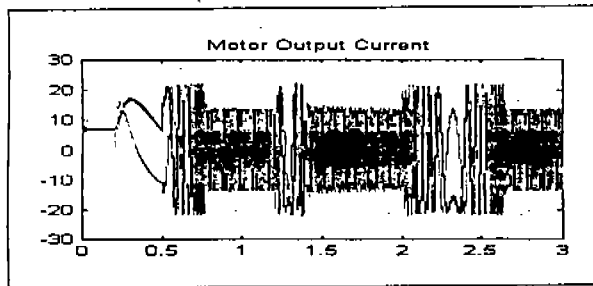
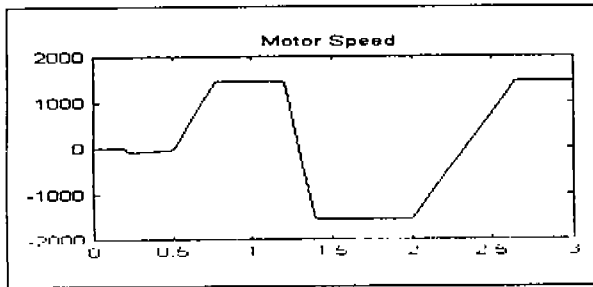


그림 8. 모의실험 결과

표 1. 모의실험 조건

컨버터	입력 L	0.002[mH]	Vdc_ref	400[V]
	입력 R	0.001[Ω]	Ts	500[us]
인버터	Ts	500[us]	Cdc	4000[uF]
모터	Lr	0.0547[mH]	Rr	0.2[Ω]
	Ls	0.0547[mH]	Rs	1.26[Ω]
	Lm	0.05[mH]	Jm	0.017[kg·m ²]
	정격	3.7[kW]		
사용 시스템	CPU	P-166	수행시간	20[Min]
	RAM	64MB		