

클램핑 회로를 이용한 단계층 절연 역률 보정

서재호 · 이희승
원광대학교 공과대학 전기공학과

A Single Stage Isolated Power Factor Correction Using Clamping Circuit

Jai-Ho Seo · Hee-Seung Lee
Department of Electrical Engineering Wonkwang University

Abstract

In this paper we further propose to add a very simple regenerative clamping circuit to SSIPP to reduce the voltage stress and to recycle the energy trapped in the leakage inductance of the isolation transformer, thus eliminating the need for a lossy snubber circuit. In addition, this proposed clamping circuit also provides a mechanism to reset the magnetizing current of the output transformer of SSIPP employing a Forward converter as the output stage. Simulations and experimental results are reported to verify the operation and performance of the SSIPP with regenerative clamping.

1. 서론

IEC 1000-3-2와 같은 규격의 규제때문에 입력 전류의 고조파 저감과 역률개선이 중요한 문제로 대두되고 있다. 전체적인 크기와 비용을 고려하여 하나의 전력단에서 역률보정과 절연 dc/dc 변환기능이 이루어 질 수 있도록 하고 있는 실정이다. [1],[2] 기존의 여러가지 방식들의 전력변압기의 피할 수 없는 누설 인덕턴스는 스위칭 동안 매우 큰 전압 스파이크를 초래한다.

본 논문에서는 단계층 절연 역률보정 전력 공급장치에 매우 간단한 회생 클램핑 회로를 추가하여 변압기의 누설 인덕턴스에 의해 생기는 문제점을 해결하고자 한다.

2. 회로 구성

그림 1은 승압컨버터와 플라이백 컨버터가 종속 접속된 제안된 회로의 구성을 나타내고 있다.

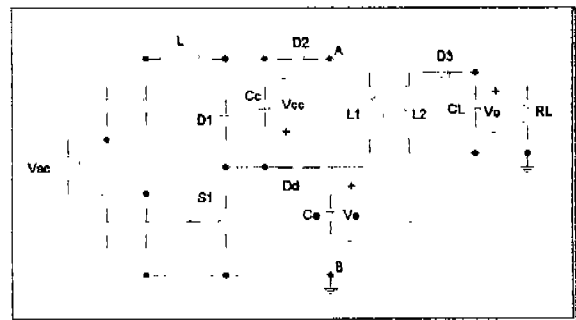


그림 1. 제안된 회로구성

두 컨버터부는 스위치 S_1 에 공통으로 접속되고 A점과 B점은 승압컨버터부의 출력단자인 동시에 플라이백 컨버터부의 입력 단자가 된다.

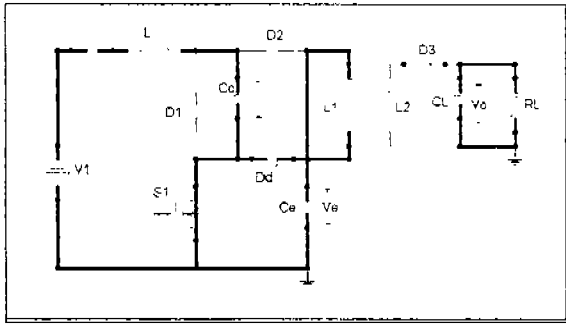
승압 컨버터부는 불연속 전류 동작 모드에서 피드백 없이 역률 보정기로 동작 한다.

플라이백 컨버터부는 불연속 전류 동작 모드 또는 연속 전류 동작 모드에서 동작할 수 있으며 속도성 있는 부하 조정기로써 동작하도록 되어 있다. 회로에서 C_{c1} 는 에너지 충전 캐패시터이고 C_{c2} 는 회생클램핑기능을 실행하는 캐패시터이다.

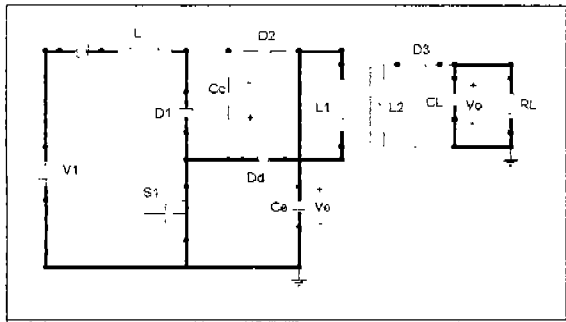
3. 동작 원리

그림 1의 회로에서 필터링 캐패시터 C_{c1} 와 C_{c2} 는 스위칭 사이클동안 함수적으로 일정 전압원이 될 수 있고, 입력부와 출력부 모두 불연속 전류 동작 모드에서 동작한다고 가정하면 제안된 회로는

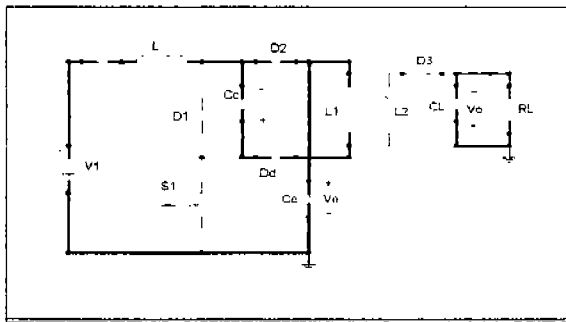
그림 2와 같이 7가지 전류 동작 모드로 설명될 수 있다.



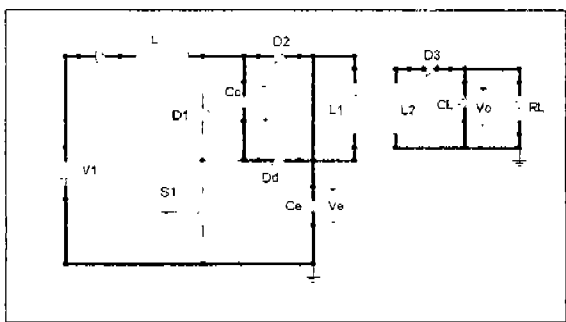
모드 1



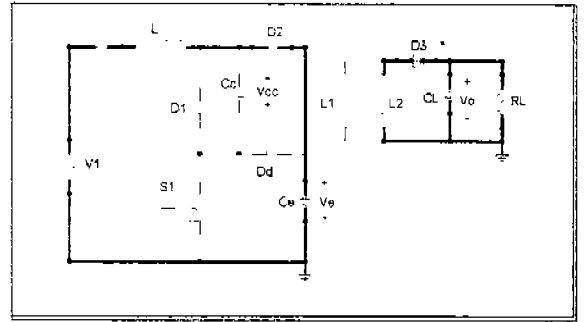
모드 2



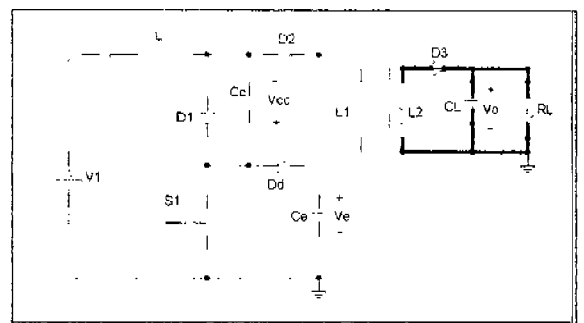
모드 3



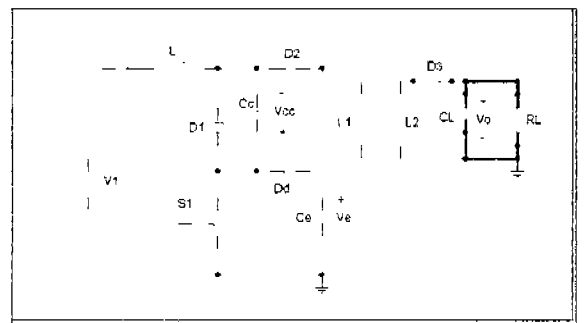
모드 4



모드 5



모드 6



모드 7

그림 2. 제안된 회로의 동작 모드

- ① 모드 1 : 스위치 S_1 이 턴-온되고 초기 충전 전하 C_c 는 마지막 스위칭 사이클에서 얻어지는데 이것은 V_1 이 L 에 축적되도록 한다. 또한 C_e 는 승압 컨버터부의 출력전력을 저장하는 에너지 저장 커패시터이고 L_1 에 에너지를 축적하게 하는 전압원으로써 동작한다.
- ② 모드 2 : C_c 는 완전히 방전되어 $V_{cc}=0$ 으로 되고 D_1 이 도통하여 V_1 이 계속 L 에 축적되도록 한다. 이때 C_e 는 계속 L_1 에 에너지를 축적하게 하는 전압원으로써 동작한다.

③ 모드 3 : 스위치 S_1 이 턴-오프되고 i_L 은 C_e 를 충전하기 위하여 전환된다. 변압기의 누설 인덕턴스와 초기 인덕턴스 때문에 i_{L1} 은 계속 흐르고 C_c 가 충전하기 시작한다.

④ 모드 4 : C_c 가 충분히 높은 전압으로 충전되면 L_2 에 출력전류 i_{D3} 가 흐르도록 하고 i_L 은 C_e 를 계속 충전한다.

⑤ 모드 5 : L_1 에 흐르는 전류 i_{L1} 은 0으로 떨어지고 V_{Cc} 는 최대값에 도달한다. 이때 i_L 은 C_e 를 계속 충전하고 i_{D3} 는 계속 흐른다.

⑥ 모드 6 : L_1 에 흐르는 전류 i_L 은 0으로 떨어지고 i_{D3} 는 계속 흐른다.

⑦ 모드 7 : D_3 를 통하여 흐르던 전류 i_{D3} 는 0이 되고 한 스위칭 사이클이 이루어졌다.

모드 7이 끝나고 다시 스위치 S_1 이 턴-온 되면 모드 1~모드 7이 반복 되풀이 된다.

4. 시뮬레이션 및 고찰

그림 3은 시뮬레이션 회로를 보여준다.

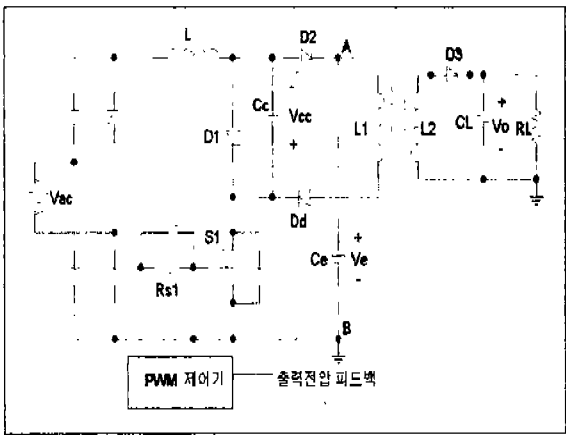


그림 3. 시뮬레이션 회로

여기서 PWM제어용 IC 3844를 사용하여 게이트 신호를 얻었고 스위칭 주파수는 50kHz로 하였으며 입력전압 V_{ac} 는 110V로 하였다.

그림 4는 스위치 S_1 (V_{GS1})의 게이트 드라이브 전압파형과 S_1 (V_{S1})의 드레인-소스 전압파형을 보여준다. 또한 입력 인덕터 전류 i_L , 클램핑 캐패시터 전압 V_{Cc} 그리고 출력 정류기 전류 i_{D3} 에 대한 각부 파형을 보여준다.

그림 5는 입력측 선전압과 선전류에 대한 실험 파형을 나타낸다.

그림 6은 입력측 선전류에 대한 스펙트럼 분석파형을 보여준다.

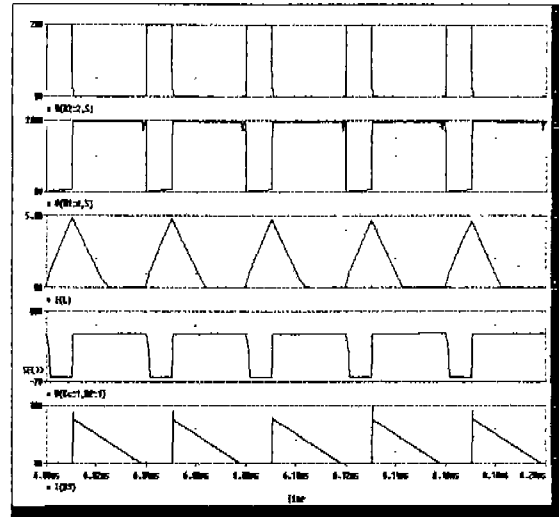


그림 4. 시뮬레이션 파형

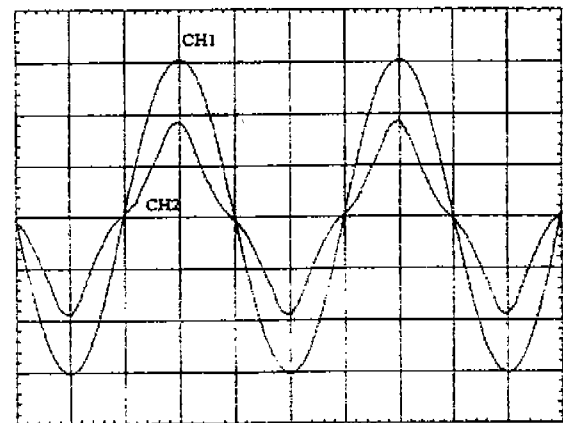


그림 5. 입력측 선전압(50V/div) 및 선전류(1A/div)에 대한 실험파형 (Time Scale : 5ms/div)

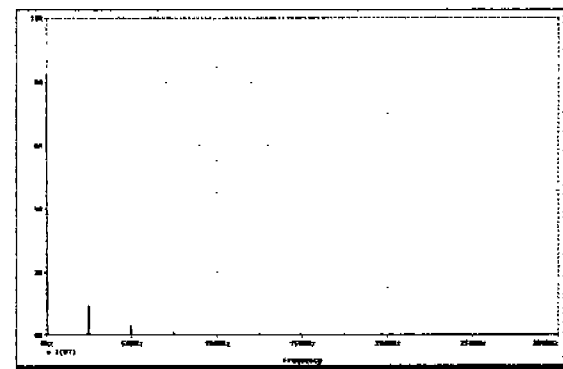


그림 6. 입력전류에 대한 스펙트럼 파형

FOURIER COMPONENTS OF TRANSIENT RESPONSE I(V_V1)

DC COMPONENT = -3.629830E+00

HARMONIC NO	FREQUENCY (HZ)	FOURIER COMPONENT	NORMALIZED COMPONENT	PHASE (DEG)	NORMALIZED PHASE (DEG)
1	6.000E+01	6.446E+00	1.000E+00	-1.420E+02	0.000E+00
2	1.200E+02	4.147E+00	6.433E-01	1.709E+02	3.129E+02
3	1.800E+02	2.399E+00	3.721E-01	1.398E+02	2.818E+02
4	2.400E+02	9.765E-01	1.515E-01	1.018E+02	2.438E+02
5	3.000E+02	4.817E-01	7.472E-02	-1.731E+02	-3.108E+01
6	3.600E+02	9.010E-01	1.398E-01	1.682E+02	3.102E+02
7	4.200E+02	8.450E-01	1.311E-01	1.354E+02	2.774E+02
8	4.800E+02	5.147E-01	7.984E-02	1.516E+02	2.936E+02
9	5.400E+02	8.589E-01	1.332E-01	1.422E+02	2.843E+02

TOTAL HARMONIC DISTORTION = 8.010567E+01 PERCENT

JOB CONCLUDED

5. 결 론

본 논문은 SSIPP에 간단한 회생 클램핑을 추가함으로써 스위치 S₁의 전압 스트레스를 효과적으로 줄일수 있었으며 변압기 누설 인덕턴스에 트랩된 에너지를 회생시킬수 있었다. 또한 이러한 클램핑 회로는 출력단으로서 순컨버터를 채용한 SSIPP의 출력 변압기의 자화 전류를 리셋팅하기 위한 장치로 사용될 것으로 사료된다.

참고 문헌

[1] D.Y.Huh, et al., "New group of ZVS PWM converters operable on constant frequency and its application to power factor correction circuit," IEEE PESC'92 Record, pp. 1441-1446.
 [2] K.W.E. Cheng and S.Y.R. Hui, "Zero switching low output voltage power factor correction circuits," IEEE PESC'95 Record, 1995, pp. 920-925.

[3] M.M.Jovanovic, et al., "Reduction of voltage stress in integrated high-quality rectifier-regulators by variable-frequency control." Proc. of APEC'94, pp. 569-575.
 [4] R.Redl, L.Balogh and N.O.Sokal, "A new family of single-stage isolated power-factor correctors with fast regulation of the output voltage," IEEE PESC'94 Record, pp. 1137-1144.
 [5] N.Ismail et al., "A power factor corrected single stage full bridge AC/DC converter topology with zero switching losses." Proc. of APEC'97, pp. 464-470.
 [6] J.G.Cho et al., "Zero-voltage-transition isolated PWM boost converter for single stage power factor correction" Proc. of APEC'97, pp. 471-476.
 [7] M.Daniele et al., "A single stage single switch power factor corrected AC/DC converter" IEEE PESC'96, pp. 216-222.