

## UHV-ECRCVD에 의한 SiGe/Si 이종접합 다이오드

황 석 회, 윤 의 준\*, 황 기 용

서울대학교 전기공학부, 반도체공동연구소

\*서울대학교 재료공학부, 반도체공동연구소

SiGe/Si 이종접합구조는 발달된 실리콘 고집적기술을 이용하면서, 고속 소자인 SiGe HBT를 구현할 수 있기 때문에 전세계적으로 광범위하게 연구되어지고 있다<sup>1</sup>. 그러나, Si 위의 SiGe 에피성장은 격자상수차이로 인한 격자변형에너지 때문에 격자이완 현상이 문제가 되며, 고온에서는 격자이완이 일어나기 쉬워진다. 또한, SiGe 에피막의 두께가 임계두께를 넘어서게 되면 격자이완이 유발되어 전위들이 형성되고 경계면의 질을 악화되어 결국 소자응용에 부적합하게 된다.<sup>2</sup> 이러한 격자이완 현상과 전위형성을 억제하기 위해서는 저온에서 에피 성장이 수행되어야 한다.

550°C 이하의 저온에서 Si과 SiGe 에피막을 성장시켜 성공적인 SiGe heterostructure device를 제작하여 발표한 바 있는 thermal UHVCVD<sup>1</sup>와는 달리 플라즈마를 이용하면 플라즈마 내에 생성되어 있는 활성반응기와 이온 등에 의해 adatom들의 mobility가 촉진되어 표면 반응이 활발해지므로 더 낮은 온도에서 고품위의 에피막을 성장시킬 수 있다. 본 그룹에서는 초고진공 전자 사이클로트론 공명 플라즈마 화학기상증착장치(UHV-ECRCVD)를 개발하여 440°C 이하의 저온에서 결정결함 없는 무전위 Si과 SiGe 에피막 성장에 성공하였고, 성장된 SiGe 에피막의 임계두께를 알아내었다.<sup>3,4</sup> 또한, *in situ* 붕소 불순물 주입을 연구하여  $10^{18} \sim 10^{19}/\text{cm}^3$ 의 불순물 농도를 가지며 결정결함 없는 Si과 SiGe 에피막의 성장이 가능하다고 보고한 바 있다.<sup>5</sup> 그러나, 얇은 SiGe 에피막의 전기적 응용 가능성을 정확히 평가하기 위해서는 다이오드 등의 전기적인 소자를 제작하여 그 특성을 분석하는 것이 요구되어진다. 본 연구에는 SiGe/Si p<sup>+</sup>-n 이종접합 다이오드를 제작하여 그 전류 전압 특성을 분석하여 성장된 SiGe 에피막의 재료적 특성과 전기적 특성을 비교하여 살펴보았다.

본 연구에서 사용된 UHV-ECRCVD는 다른 곳에 상세히 묘사된 바 있다.<sup>3,4</sup> SiGe 에피성장을 위해 Si (100) 웨이퍼(4인치, n-type, 10-20  $\Omega\text{cm}$ )들을 사용하였다. 최적화된 *in situ* 수소 플라즈마 세정에 의해 기판 손상없이 불순물을 제거한 후에 반응가스인 SiH<sub>4</sub>, GeH<sub>4</sub>(5% diluted H<sub>2</sub>), B<sub>2</sub>H<sub>6</sub>(220 ppm diluted H<sub>2</sub>)을 흘려 SiGe 에피막을 성장시켰다. 각 에피막의 불순물 농도는 SIMS에 의해 측정되었고, SiGe 에피막의 두께와 Ge 함량은 RBS와 *ex-situ* SE(Spectroscopic Ellipsometry)에 의해 측정되었다. *In situ* boron doped SiGe 에피막의 전기적 특성을 분석하기 위해 mesa type의 p-n 다이오드를 구현하였다. SiGe 에피막의 붕소 함유량과 Ge 함량은 각각  $2 \times 10^{19}$ , 15%로 고정시켰다. Backside contact을 위하여 As implant(30keV,  $1 \times 10^{15}$  dose)한 후, 주입된 이온의 활성화를 위해 RTA(800°C, 15초)을 수행하였다. 각각의 소자를 고집화하기 위해 습식 식각공정(KOH)을 수행하였고, 표면의 비활성화를 위해 SiO<sub>2</sub>막을 증착하였고, contact hole을

연 후, 50 nm Ti와 1  $\mu\text{m}$  Al-1% Si을 증착하여 ohmic contact을 가능하게 하였다.

두께가 62 nm이고 Ge 함량은 15%인 SiGe/Si 다이오드를 측정된 결과, mesa 영역의 크기에 따른 일정한 전류 증가는 영역 전류 요소가 중요하지 않다는 것을 알려주었고, 상온(24°C)에 측정된 전류-전압 특성은 이상계수 1.2-1.3과 일치함을 알 수 있었다. 이는 UHV-ECRCVD에 의한 SiGe 에피막이 고속 반도체소자의 이용에 부합한다는 것을 알 수 있었다. 격자정합된 SiGe 에피막의 두께가 증가함에 따른 격자이완을 전기적으로 검증하기 위해 다른 두께를 가진 다이오드가 형성되었다. 62, 75, 125 nm의 세 종류의 시료가 준비되었다. 62, 75 nm의 SiGe/Si 다이오드는 이상적인 전류-전압 특성을 보여주는 데 반해, 126 nm의 전류-전압 특성은 확연한 비이상적인 전류-전압 특성이 측정되었다. 이는 에피막의 두께 증가에 따른 격자이완에 의한 결정결함 증가에 의한 것으로 여겨진다. 같은 소자들에서의 역전압 특성 분석에 의하면, 62, 75 nm의 다이오드는 수 nA의 누설전류를 가졌으나, 125 nm의 다이오드는 수 mA의 누설 전류 값을 가진다. 이는 plan-view TEM에 의해 확증된 격자이완에 의한 경계에서의 전위형성이 전기적으로 재결합 센터로 작용하여 누설전류의 커다란 증가를 유도한 것으로 여겨진다.

UHV-ECRCVD를 이용하여 성장된 격자정합된 SiGe 에피막을 이용한 이중접합 SiGe 다이오드를 제작하였고, 그 전류-전압 특성을 분석한 결과 이상계수가 1.2-1.3 이고, 누설전류(-5V)가 수십 nA 이하임을 확인하였다. SiGe 에피막의 두께에 따른 전류 전압 특성 분석 결과 임계두께이상으로 성장되어진 SiGe 다이오드의 이상계수는 1.8 이고 역전압 누설전류는 수 mA로 증가하였다. 이는 임계두께이상의 두께에 의한 격자이완이 재결합 센터 수를 증가시킨 것으로 설명되어진다. 이러한 SiGe 이중접합 다이오드의 제작과 그 특성 분석은 UHV-ECRCVD에 의해 성장된 SiGe 에피막을 이용한 고속 소자의 구현 가능성을 보여주었다.

<sup>1</sup>D. H. Harae, J. H. Comfort, J. D. Cressler, F. E. Crabbe, J. Y. C. Sun, B. S. Meyerson, and T. Tice, IEEE Trans. Electron Devices 42, 455 (1995)

<sup>2</sup>C. A. King, J. L. Hoyt, D. B. Noble, C. M. Gronet, J. F. Gibbons, M. P. Scott, T. I. Kamins and S. S. Laderman, IEEE Trans. Electron. Device Lett. 10, 159 (1989)

<sup>3</sup>H.-S. Tae, S.-H. Hwang, S.-J. Park, E. Yoon, and K.-W. Whang, Appl. Phys. Lett. 78, 4112 (1994)

<sup>4</sup>S.-J. Joo, K.-H. Hwang, S.-H. Hwang, E. Yoon and K.-W. Whang, Mater. Res. Soc. Symp. Proc. 379, 433 (1995)

<sup>5</sup>J.-W. Park, K.-H. Hwang, S.-H. Hwang, E. Yoon and K.-W. Whang, J. Vac. Sci. Technol. A, 14, 1072, (1996)