

# Denudation 열처리가 ULSI device 의 전기적 특성에 미치는 영향의 평가

조 원주\*, 이 교성\*, 송 영민\*\*

\*LG 반도체 Memory 사업부,

\*\* LG 실트론.

## Effects of denudation anneals on the electrical properties of ULSI devices

Won-ju Cho\*, Kyo-sung Lee\*, Young-min Song\*\*

\*Memory business HQ., LG semicon, Co.

Tel: 0431)270-4564, Fax: 0431)270-4882,

E-mail: [Chowj@lgsemicon.co.kr](mailto:Chowj@lgsemicon.co.kr),

\*\*LG Siltron Inc.

### Abstract

The effects of denudation anneals on the properties of 256Mega-bit level devices were investigated. Based on the three-step anneal model, the redistribution of oxygen atom and the defect free zone depth were calculated. A significant out-diffusion of oxygen atoms is occurred during the denudation anneals at high temperature. Junction leakage current of P<sup>+</sup>/N-Well and N<sup>+</sup>/P-Well junctions, as a function of denudation anneal temperature, was decreased with increase of anneal temperature and is closely related with the behaviors of oxygen atoms. Also it is found that the denudation anneal at high temperature very effective for the fabrication of reliable 256Mega-bit level devices.

### 서론

ULSI 소자는 고 집적화가 진행됨에 따라서 소자의 제작에 필요한 각 공정들이 크게 변화하고 있다. 특히 기존의 소자 분리 공정으로 이용되던 LOCOS 공정은 bird's beak에 의한 소자 형성 부위(Active 영역)의 장식과 실리콘 기판을 강제로 산화 시킴에 따른

기판 결함의 발생, 그리고 소자 분리 부위(Space 영역)의 감소에 따라서 field oxide thinning 현상 등에 의하여 한계에 도달하였다. Trench 소자 분리 공정은 이와 같은 기존의 LOCOS 공정이 안고 있던 문제점을 해결할 수 있는 장점을 가지고 있으므로 ULSI 소자의 집적도를 한층 더 향상시킬 수 있는 공정으로 평가되고 있다.<sup>[1]</sup> 또한 고온의 열확산을 이용하던 diffused well은 비교적 간단한 공정에 의하여 고성능의 소자 특성을 확보할 수 있는 고 에너지 이온 주입을 이용한 retrograde well 형성 공정으로 대체되었고, Source/Drain 접합은 소자의 고 집적화에 따른 미세화 효과를 극복하기 위하여 shallow Junction화가 필요하다.<sup>[2]</sup> 이처럼 고집적도의 ULSI 소자를 형성하기 위하여 각 공정에서 커다란 변화가 있지만, 그 중에서도 특히 두드러진 특징은 열처리의 저온화에 따른 thermal budget의 감소라고 할 수 있다. 이에 따라서 제조 공정 중에 자연스럽게 고온 공정이 존재하던 종래의 소자에서는 큰 문제가 되지 않던 기판의 결함, 특히 격자 간 산소 원자의 거동이 소자의 특성에 영향을 줄 가능성이 높아지고 있다. 따라서 본 연구에서는 기판 실리콘의 결함 중 특히 열처리에 따라서 변화가 심한 격자 간 산소 원자 및 그 관련 결함들의 거동에 주목하여, 소자 형성 전의 denudation

열처리가 고 집적도의 ULSI 소자의 특성에 미치는 영향 및 그 유용성에 대하여 검토하였다.

## 실험

본 연구에서는 8인치, P-type, 저항이 9~12Ωcm, 산소 농도가 13.5ppma (New ASTM), (100) 방향의 실리콘 웨이퍼를 사용하였다. 기판 산소의 외부 확산과 석출은 3단계 열처리 모델에 의한 simulation을 실시하여 격자간 산소의 거동을 예측하였다. 3단계 열처리 모델 simulation에서는 기판이 받는 최초의 열공정 조건이 산소의 외부 확산 및 석출물의 밀도를 결정하기 때문에, 초기 열 공정의 온도를 변수로 하여 기판 표면에서의 denudation 효과를 계산하였다. Denudation anneal은 1000~1200°C의 범위에서 실시한 후 SIMS를 이용하여 산소의 외부 확산 정도를 분석하였고 기판의 결함이 존재하는 깊이를 광학 현미경으로 분석하였다. 그리고 denudation anneal 온도를 변수로 256Mega-bit급의 소자를 제작하여 NMOS/PMOS 소자의 동작 특성을 확인하였고, P/N junction diode의 접합 누설 전류를 측정하였다. 이 소자들이 형성된 실리콘 기판의 life time을 측정하여 denudation anneal 조건에 따른 기판의 OSF (Oxygen Induced Stacking Faults)-ring의 변화를 확인하였고, 기판 결함과 defect free zone (DFZ)의 depth를 광학 현미경으로 확인하여 소자에서 얻어진 전기적 특성과 비교하였다.

## 결과 및 검토

그림 1은 Wijaranakulka<sup>[3]</sup>에 의하여 제안된 모델을 이용하여 계산한 산소 석출물의 임계 반경과 DFZ depth를 나타낸다. 3단계 열처리 중 1<sup>st</sup> step의 Denudation anneal은 1000~1200°C의 범위로 변화시켰으며, 2<sup>nd</sup> step은 780°C에서 420분, 3<sup>rd</sup> step은 1000°C에서 30분간의 열처리를 가정하였고 temperature ramping rate 등은 고려하지 않았다. 이 3단계 열처리는 실제 소자의 제조에 있어서, 기판 산소 원자의 확산 및 석출 거동을 결정하는 초기 단계의 열처리

과정을 단순화한 것이다. 1<sup>st</sup> step의 열처리 온도가 증가할수록 산소 석출물의 임계 반경이 증가하며, DFZ depth가 깊어지는 것을 알 수 있다. 이는 denudation 열처리 조건에 따른 격자간 산소의 농도와 밀접한 관계를 가지고 있다.

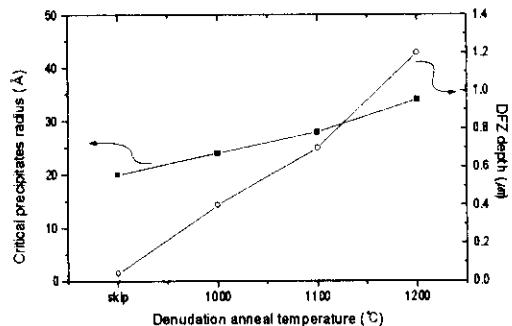


Fig. 1. Dependence of critical radius of oxygen precipitates and DFZ depth on the denudation anneal temperatures.

한편 그림 1의 DFZ depth는 일반적인 광학 현미경에 의하여 관찰되는 DFZ보다 매우 작은 값을 보이고 있는데, 이는 실제로 광학 현미경으로 관찰되는 석출물의 크기가 이론적인 계산에 의한 값과 차이가 있기 때문이며 이를 보정하기 위하여 보정계수를 취하기도 한다.<sup>[3]</sup>

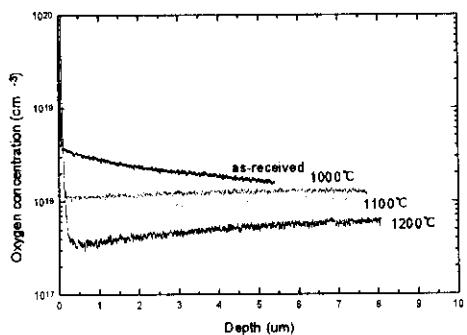


Fig. 2. Depth profile of oxygen in silicon wafer for denudation anneal conditions.

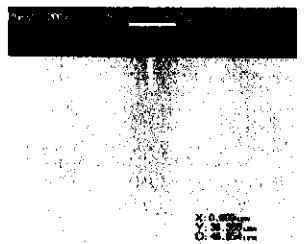
그림 2는 SIMS를 이용하여 산소의 깊이 방향의 분포를 나타낸다. Denudation anneal을 실시하지 않은 사례는 기판 표면에서 내부로 들어갈수록 격자간 산소 원자의 농도가 점차 감소하여 평형 상태의 농도에 도달하는 경향을 나타내고 있으며, as-grown 상태의

기판에는 약  $1.4 \times 10^{18}/\text{cm}^3$ 정도의 격자간 산소 원자가 존재하고 있음을 알 수 있다. 그러나, denudation anneal을 실시함에 따라서 기판의 산소 농도가 감소하고 있으며, 1000°C의 열처리에서는 표면의 산소 농도가  $1.1 \times 10^{18}/\text{cm}^3$  정도로 감소하고 있음을 볼 수 있다. Denudation anneal 온도를 증가 시킴에 따라서 표면의 산소 농도는 감소하여 1100°C의 열처리에서는  $7 \times 10^{17}/\text{cm}^3$ , 1200°C의 경우에는 약  $3 \times 10^{17}/\text{cm}^3$  정도로 초기 상태의 기판에 비교하여 약 1 order 정도의 산소 원자가 일부 확산에 의하여 감소한 것을 확인할 수 있었다.

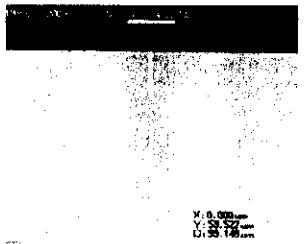
그림 3은 SIMS 분석이 완료된 시료들의 단면을 광학 현미경으로 관찰하여 denudation 열처리 조건에 따른 기판 결함의 깊이 방향 분포 특성을 확인하였다. 실제의 실리콘 기판은 CZ 방법에 의한 결정 성장(ingot growing) 과정 및 thermal donor killing 과정에서 받는 열 이력에 의하여 기판 내에 미소 결함(grown-in defect)을 가지고 있다. 산소 원자와 관련된 결함들은 소자를 제작하는 각 공정에서 성장 또는 소멸을 반복하여 최종적으로는 소자의 동작 특성 및 신뢰성에 커다란 영향을 미친다. 그러나, 소자의 집적도가 높은 256Mega-bit급의 ULSI 소자에서는 이와 같은 기판의 결함을 조절할 수 있는 열처리 공정이 전반적으로 부족한 상태이며, 이를 보상하기 위하여 기판 재료의 관점에서 낮은 농도의 산소를 가지는 실리콘 기판의 사용이 고려되고 있다. 산소 원자 및 관련 결함들은 생성 위치에 따라서 장단점을 가진다. 즉, 소자가 형성되는 표면 및 활성 영역에서는 특성의 열화를 초래하는 부정적인 측면을 가지지만, 기판의 bulk 영역에서는 기계적 강도를 향상시키고, 또한 금속 오염 등의 gettering site로서의 역할을 수행하는 긍정적인 측면을 가지고 있다.<sup>[4]</sup> 따라서, 기판의 산소 농도를 감소시켜서 고 집적도의 ULSI 소자에 대응하려는 재료적 측면에서의 접근 만이 아니라, 보다 적극적으로 격자간 산소와 관련 결함들을 조절할 수 있도록 열처리를 조합하는 공정적인 측면에서의 접근도 매우 중요한 기술이라고 할 수 있다.



(a) 1000°C denudation, DFZ=5.7 μm



(b) 1100°C denudation, DFZ=7.4 μm



(c) 1200°C denudation, DFZ=10.7 μm

Fig. 3. Depth of DFZ at the wafer surface region for denudation anneal temperatures.

그림 3에서는 denudation anneal 조건에 따라서 기판 결함이 나타나는 위치가 변화하고 있음을 알 수 있다. 즉, 고온에서 열처리를 실시하면 기판 내의 격자간 산소 원자의 확산 거리가 증가하고, 또한 실리콘 Ingot growing 시에 생성된 기판 결함 중 열 역학적으로 불안정한 미세 결함이 소멸되기 때문에 DFZ의 depth가 증가하였다고 볼 수 있다.

그림 4는 denudation anneal 조건을 변수로 256Mega-bit급의 고 집적 소자 제작하여 평가한 PN 접합의 누설 전류 특성을 나타낸다. 기판 내부에 존재하는 격자간 산소 원자가 소자의 전기적 특성이 미치는 영향 중에서 가장 심각한 것은 PN 접합에 있어서의 누설 전류라고 할 수 있다.<sup>[5]</sup> 그림 4에는 P<sup>+</sup>/N-Well과 N<sup>+</sup>/P-Well 접합에 있어서 누설 전류의

면적 성분과 주변 성분을 동시에 나타내었다. Denudation anneal 을 실시하지 않은 경우보다 실시한 경우가 누설 전류가 감소하였고, 또한 열처리 온도가 증가할수록 누설 전류가 감소하는 경향을 나타내고 있다. 따라서 denudation anneal 은 256Mega-bit 금 소자의 PN 접합 특성 개선에도 효과가 있음을 알 수 있다. 한편, PN 접합의 누설전류 이외의 기타 소자 특성을 확인한 결과 거의 유의차가 없었다.

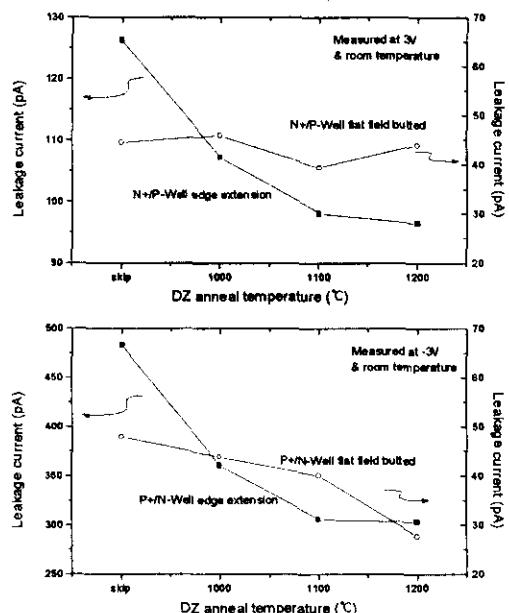


Fig 4. Relationship between P+ / N-Well and N+ / P-Well junction leakage current and denudation anneals.

이와 같이 denudation anneal 이 전기적인 특성에 미치는 영향과 실제 기판 내의 결함 및 DFZ 의 관계를 확인하기 위하여 그림 4 의 시료들의 단면을 관찰하여 DFZ depth 와 bulk micro defect (BMD) density 를 조사하였다. 그 결과 denudation anneal 온도가 상승할수록 DFZ depth 가 깊어지고, 작은 크기의 BMD density 는 감소하는 반면 큰 BMD 는 증가하는 경향을 확인할 수 있었다.

## 결론

256Mega-bit 금의 소자 제작에 있어서 실리콘 기판

의 영향과 denudation 열처리가 소자의 동작 특성, 특히 접합 누설 전류에 미치는 효과를 평가하여 다음과 같은 결과를 얻었다. 3 단계 열처리 모델에 의하여 denudation 열처리가 산소 원자의 재분포 특성과 DFZ depth 를 계산하였다. 고온의 denudation 열처리에 의하여 산소 원자의 out-diffusion 을 확인할 수 있었고, 1200°C의 열처리에 의하여 기판 산소 원자의 농도를 1 order 정도 감소시킬 수 있었다. P' / N-Well, N' / P-Well 의 접합 누설 전류에 미치는 denudation 열처리 효과를 평가한 결과, 열처리 온도가 높을수록 누설 전류가 감소하는 특성을 얻었으며 기판의 산소 원자의 분포 특성 및 기판 결함의 소멸 및 형성과 밀접한 관계를 가지고 있음을 확인하였다. 따라서 256Mega-bit 금의 소자 제작에 있어서 denudation 열처리는 효과를 가지고 있음을 알 수 있었다.

## 참고 문헌

- 1) H.Wallence "Applications of APCVD TEOS/O<sub>3</sub> Thin films in ULSI IC fabrication", Solid-State Technology, March P31 (1994)
- 2) 岩井 洋, "シリコンLSIの将来" 第42回 半導體専門講習会 原稿集, P1 (1995)
- 3) W.Wijaranakuta and J.H.Matlock, "The effect of the denudation anneal on the precipitate dissolution in CZ silicon wafers during the three-step internal gettering anneal", J.Appl.Phys., 69, P6982 (1991)
- 4) 井上直久, 大坂次郎, 和田一實, "引上げ法シリコン中の酸素の析出機構", 應用物理, 48, P1126 (1979)
- 5) S.Samata, E.Ito, M.Nagura, Y.Udo and H.Kubota, "P-N junction leakage current in hydrogen annealed wafer -DZ evaluation by junction leakage current-", Electrochem.Soc.Proceeding, 96-13, P262 (1996)