

## BaMgF<sub>4</sub> 박막을 이용한 MFS 디바이스의 열처리 의존성

### Thermal treatment dependences of MFS devices in BaMgF<sub>4</sub> thin films on silicon structures

김채규, 정순원, 이상우, 김광호

(Chae-Gyu Kim, Soon-Won Jung, Sang-Woo Lee, Kwang-Ho Kim)

청주대학교 반도체공학과

(Dept. of Semiconductor Eng. Cheongju University)

#### Abstract

Thermal treatment dependences of MFS devices in BaMgF<sub>4</sub> on Si structures have been investigated. BaMgF<sub>4</sub> thin films have been directly deposited on the p-Si(100) wafers at a low temperature of 300 °C in an ultra high vacuum(UHV) system. After *in-situ* post-deposition annealing was conducted for 20 s at 650 °C, bias and temperature were applied to BaMgF<sub>4</sub>/Si structures. Although X-ray diffraction analysis showed that the films were polycrystalline in nature before and after bias temperature, the C-V properties were some different between with and without bias-temperature treatment.

**Key Words(중요용어)** : Thermal treatment (열처리), BaMgF<sub>4</sub> thin films (BaMgF<sub>4</sub> 박막), ultra high vacuum (초고진공), ferroelectric film (강유전체 박막)

#### 1. 서론

MFS(Metal-Ferroelectric-Semiconductor) 구조는 재료적 측면에서 반도체 위에 직접적으로 강유전체 박막을 성장시켜야 한다. 그간 Bi<sub>4</sub>Ti<sub>3</sub>O<sub>12</sub>, BaTiO<sub>3</sub>, PbTiO<sub>3</sub>, PZT 등 산화물 강유전체들의 연구가 지속되어 왔는데 이들 강유전체들은 Pt 등의 금속 위에서는 비교적 양호한 강유전성을 얻고 있다. 그러나 이들 산화물 강유전체들은 실리콘 위에 직접적으로 성장시켜 강유전성을 얻는다는 것은 매우 어렵기 때문에 구조적, 전기적 특성이 양호한 MFS 구조의 보고는 매우 적다. 산화물 강유전체들을 실리콘 위에 직접적으로 성장시키는 것이 어려운 이유는 산화물이 실리콘과 반응하여 강유전성이 사라지며 계면에서도 원자적으로 불안한 상태를 형성하기 때문이다. 최근 비산

화물인 불화물 강유전체 BaMgF<sub>4</sub> 박막을 실리콘 위에서 분자선 결정성장법(MBE)을 이용한 연구<sup>[1-3]</sup>가 진행되고 있다. 이 방법은 초고진공 상태에서 막을 성장시키기 때문에 양호한 계면특성을 얻을 가능성이 있지만 이 불화물 박막은 저항률 및 전계강도가 낮다. 다른 연구에서는 초고진공 장치를 사용하여 불화물 박막을 성장시켜 고온 단시간 열처리(RTA)를 행하면 계면준위밀도가 감소하며 전계강도가 증가하고 막의 저항률도 증가한다는 보고<sup>[4-5]</sup>가 있다.

본 연구에서는 BaMgF<sub>4</sub>/Si 구조에 대하여 바이어스-온도 처리를 행한 후의 막의 강유전성 및 결정구조 및 BaMgF<sub>4</sub>/Si 계면특성을 조사하였다. 조건은 온도, 시간, 전계를 각각 변화시켰을 때의 BaMgF<sub>4</sub> 박막 및 BaMgF<sub>4</sub>/Si 구조의 전기적, 구조적 특성의 영향을 조사하여 그 의존성을 논의

한다.

## 2. 실험 및 결과

### 2.1 MFS Capacitor의 제작 및 바이어스-온도 처리

그림 1은 BaMgF<sub>4</sub>를 이용한 MFS 커패시터의 제작순서를 나타낸 것이다. 저항률이 5~8Ω·cm인 boron이 도핑된 p-Si(100) 기판을 유기세정 및 표준 RCA법<sup>[6]</sup>을 이용하여 세척한 후 시료 준비실이 설치된 초고진공장치(UHV) 시스템에서 BaMgF<sub>4</sub>막을 증착시켰다. UHV의 진공도는 5×10<sup>-8</sup> Torr 이하이며 BaMgF<sub>4</sub>막은 BaF<sub>2</sub>(99.99%)와 MgF<sub>2</sub>(99.999%)의 알갱이를 같은 조성으로 혼합하여 열적으로 가열하여 증착시켰다. 증착율은 0.1~0.2 nm/sec 정도이며 300 °C 이하에서 BaMgF<sub>4</sub>막을 150nm 이하로 성장시킨 후 *in-situ*에서 650 °C, 20 s 동안 단시간 고온 열처리를 행하였다. RTA가 끝난 기판을 열적 증착기(Thermal Evaporator)를 이용하여 시료에 바이어스를 인가하기 위해 기판 뒷면에 알루미늄 전극을 입힌 다음 바이어스-온도 처리를 행하였다.

그림 2는 바이어스-온도 처리를 위한 시스템의 개략도를 나타낸 것이다. 바이어스는 BaMgF<sub>4</sub>/Si 구조의 막과 기판 뒷면이 ITO가 입혀진 유리표면에 접촉되도록 위치시킨 후, DC Power Supply로 전계를 가하였다. 일부의 시료는 바이어스-온도 처리가 끝난 기판을 상부전극을 입히기 전에 XRD를 사용하여 BaMgF<sub>4</sub> 박막의 구조 분석을 수행하였으며, 일부는 열적 증착기를 이용하여 BaMgF<sub>4</sub>막 위에 Al 전극을 입힌 후 1MHz의 용량-전압(C-V) 측정으로 계면특성을 분석하였다.

### 2.2 바이어스 열처리시킨 MFS Capacitor의 특성

그림 3은 각각의 온도조건과 바이어스 조건에 따른 XRD 패턴을 나타낸 것이다. 그림 3에서 (a)는 바이어스-온도 처리를 하지 않은 것이며, (b), (c), (d)는 각각 300 °C, 400 °C, 500 °C에서 1분 동안 열처리를 하면서 200kV/cm의 전계를 가한 것을 나타낸 것이다. 각각의 온도에서 열처리 시간과 전계조건을 다르게 해보았으나 결과는

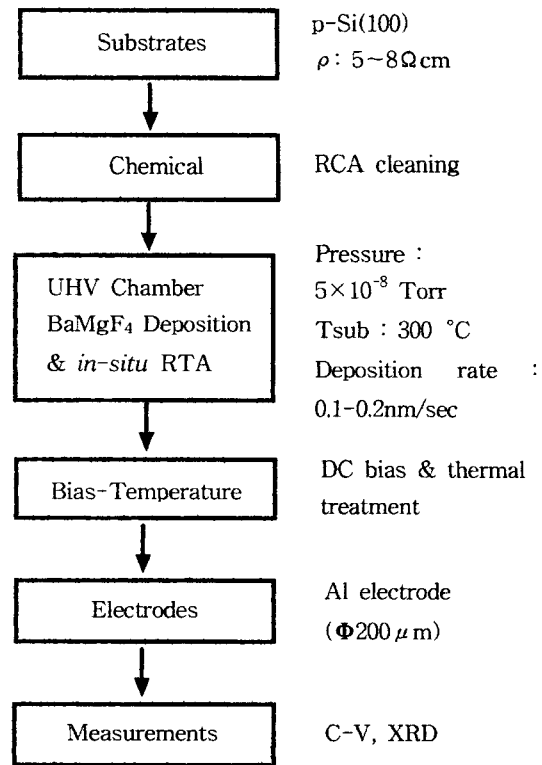


그림 1. 실험 순서도

Fig 1. Flow chart of the experiment

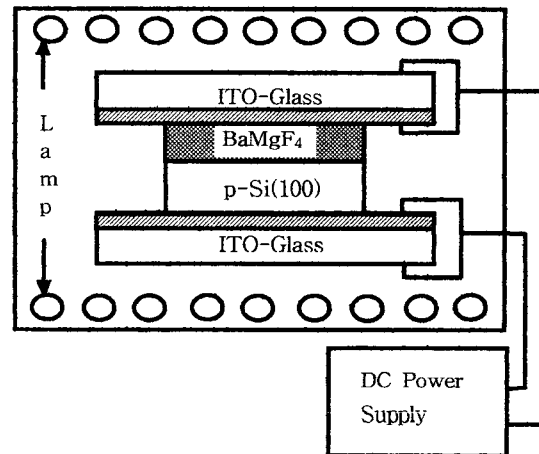


그림 2. bias-temperature treatment system의 개략도

Fig 2 Schematic of bias-temperature treatment system

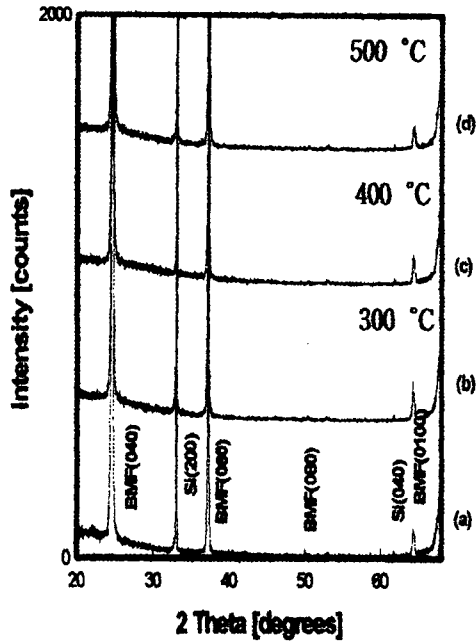


그림 3. bias-temperature treatment에 의한 BaMgF<sub>4</sub>/Si(100) 구조의 XRD 패턴.  
 Fig 3. XRD pattern of BaMgF<sub>4</sub>/Si(100) structure by bias-temperature treatment.

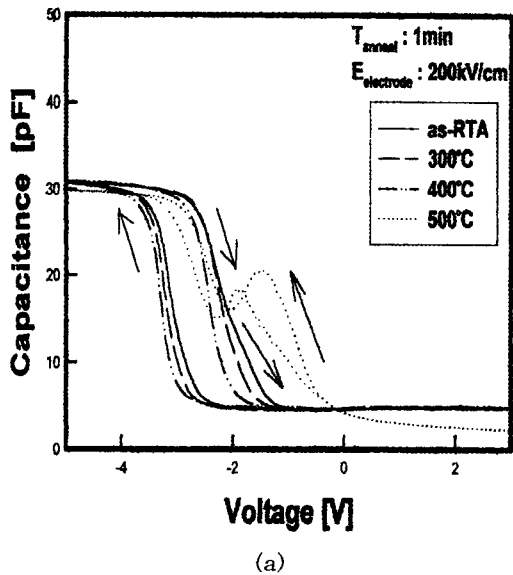
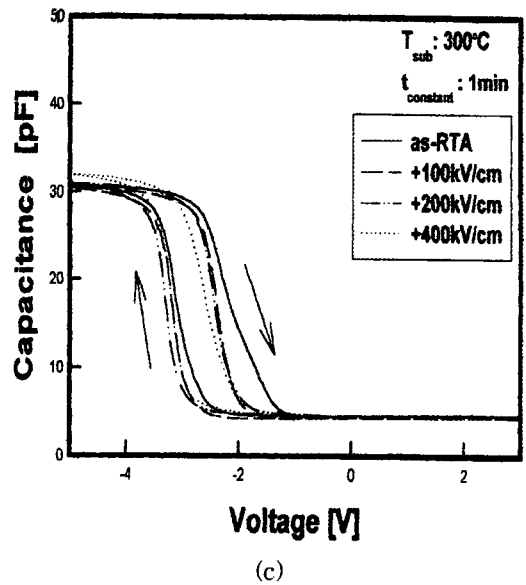
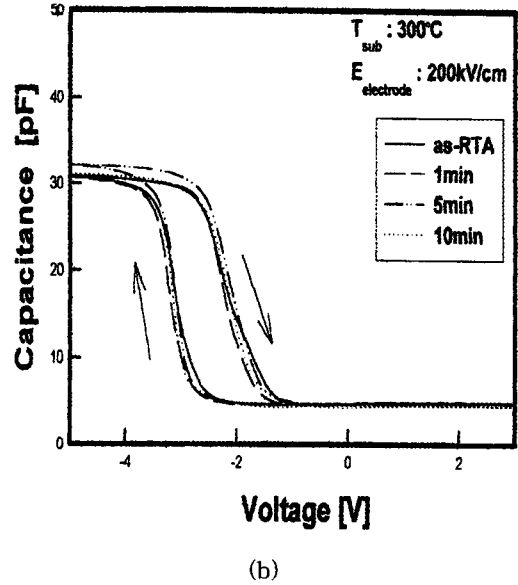


그림 4. MFS capacitor의 1MHz C-V특성.  
 (a) 열처리 온도의존성  
 (b) 열처리 시간의존성  
 (c) 전계의존성.  
 Fig 4. 1MHz C-V characteristics of MFS capacitors. (a) temperature dependence  
 (b) treatment time dependence  
 (c) applied electric field dependence

거의 같았다. 그림에서 BaMgF<sub>4</sub>막은 b축으로 배향된 것을 알 수 있다. 위의 온도, 전계, 시간조건들에서 BaMgF<sub>4</sub> 박막은 구조적으로는 크게 변화되지 않는 것으로 관측되었다.

그림 4에 각각 온도, 열처리 시간 및 인가전계에 따른 MFS 커패시터의 1MHz C-V특성을 보인다. (a)는 열처리의존성, (b)는 시간의존성 및 (c)는 인가 전계의존성을 보인다. 먼저, (a)에서 보면 300 °C, 400 °C에서는 계면특성이 변하지 않으나 500 °C에서는 강유전성이 사라진 계면특성을 나타내고 있다. 온도에 따라서 약간의 그래프 평행이동이 있으나 ΔV값(Pr값으로 판단됨)에는 변화가 없다. 300 °C, 400 °C에서의 계면특성은 as-RTA 보다 오히려 더 좋게 나타났다. (b)는 온도 300 °C, E는 electrode에 200kV/cm를 인가했을 때의 시간의존성을 나타낸 것이다. 1분에서 10분까지 시간을 변화시켜 보았으나, 계면특성과 막의 강유전성을 보아 알 수 있듯이 시간의존성은 없다고 판단된다. (c)는 전계의존성을 나타낸 것으로써 온도는 300 °C, 시간은 1분으로 고정시켰다. 전계의 세기를 100, 200, 400kV/cm로 증가시키에 따라 C-V곡선이 -쪽으로 이동됨을 관찰할 수 있었는데, 이는 전계의 세기가 증가함에 따라 막내에 고정전하가 증가된다고 판단된다. 또한 그림 4(c)의 C-V곡선에서 보듯이 전계 E를 증가시키에 따라 ΔV값이 감소하는 경향을 나타내고 있다. 이는 원인은 잘 모르지만 인가전계가 증가함에 따라 막의 강유전성이 감소한다고 판단된다.

### 3. 결론

Si 기판위에 직접적으로 BaMgF<sub>4</sub> 박막을 성장시켜 강유전성이 유지되면서 양호한 계면특성을 얻었다. 이 구조에서 바이어스-온도 처리를 행하므로 다음과 같은 결과들이 관찰되었다. 먼저 XRD 구조분석을 통하여 열처리를 행하지 않은 BaMgF<sub>4</sub>막의 결정구조와 각각의 온도조건과 바이어스를 인가하여 열처리시킨 조건에 의해 만들어진 BaMgF<sub>4</sub>막의 결정구조에는 큰 변화가 없었다. 바이어스 처리 및 온도를 500 °C이상에서 행하면 계면특성은 열화되며 강유전성은 없어짐을 확인하였다. 500 °C이하에서 바이어스-온도처리시킨 시료에 있어서는 인가전압이 증가함에 따라

막의 강유전성이 감소하는 경향이었고 시간의존성은 거의 관측되지 않았다.

### 참고문헌

1. S. Sinharoy, H. Buhay, M. G. Burke, D. R. Lampe, and T. M. Pollak, "Growth and the Microstructural and Ferroelectric Characterization of Oriented BaMgF<sub>4</sub> Thin Films", *IE EE Trans. Ultrason. Ferroelectr. Freq. Contr.*, vol. 38, no. 6, pp. 663-671, Nov. 1991.
2. S. Sinharoy, H. Buhay, M. H. Francombe, W. J. Takei, N. J. Doyle, J. H. Reiger, D. R. Lampe, and E. Stepke, "Growth and characterization of ferroelectric BaMgF<sub>4</sub> films", *J. Vac. Sci. Technol.*, vol. A9, no. 3, pp. 409-413, May/Jun. 1991.
3. S. Sinharoy, D. R. Lampe, H. Buhay, and M. H. Francombe, "UHV processing of ferroelectric barium magnesium fluoride films and devices", *Integrated Ferroelectrics*, vol. 2, pp. 377-386, 1992.
4. K. -H. Kim, J. -D. Kim, and H. Ishiwara, "Improvement of the Electrical Properties of Metal-Ferroelectric BaMgF<sub>4</sub>-Silicon Capacitor by Rapid Thermal Annealing", *Appl. Phys. Lett.* vol. 66, no. 23, pp. 3143-3145, 1995.
5. K. -H. Kim, J. -D. Kim, and H. Ishiwara, "Properties of Ferroelectric BaMgF<sub>4</sub> on Si(100), (110), and (111) Substrates by Post-Deposition Rapid Thermal Annealing", *Jpn. J. Appl. Phys.* vol. 35, no. 2B, pp.1557-1559, 1996.
6. K. Werner, and D. A. Puotinen, "Cleaning Solutions Based on Hydrogen Peroxide for use in Silicon Semiconductor Technology", *RCA Review*, vol. 31, pp. 187-206, June 1970.