

ASIC을 이용한 고속의료영상처리보드의 개발을 위한 기초연구

°서지현, 박홍민, 하태환, 남상희
 인제대학교 보건대학 의용공학과

Researches of the Real-time Medical Imaging Processing Board
 using ASIC architecture

°J.H. Seo, H.M. Park, T.H. Ha, S.H. Nam
 Department of Biomedical Engineering, College of Health Science, Inje University

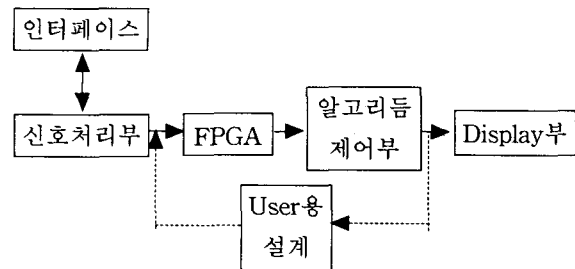
ABSTRACT

Recently the development of medical modality like as MRI, 3D US, DR etc is very active. Therefore it is more required not only the enhancement of quality in medical service but the improvement of medical system based on quantization, minimization, and optimization of high speed. Especially, as the changing into the digital modality system, it gets to start using ASIC(Application Specific Integrated Circuit) to realize one board system. It requires the implementation of hardware debugging and effective speedy algorithm with more speed and accuracy in order to support and replace existing device.

If objected image could be linked to high speed process board with special interface and pre-processed using FPGA, it can be used in real time image processing and protocol of HIS(Hospital Information System). This study can support the basic circuit design of medical image board which is able to realize image processing basically using digitalized medical image, and to interface between existing device and image board containing image processing algorithm.

고속의료영상처리 보드의 개발을 위해서는 먼저 2차원내지는 3차원의 analog 신호가 들어오는 입력단의 분석, analog신호 입력단과의 인터페이싱, 신호의 처리부, FPGA를 통한 전처리부, 실제 시스템에서 요구되는 알고리즘의 제어부, 화상의 Display 등으로 구성해야 한다.

디지털 변환신호의 경우, 화상입력부에는 X, Y(Z), γ, θ 의 parameter로부터 동기를 추출하고 해당부위의 주파수 및 gray scale value등에 따라 처리할 수 있는 증폭, 필터, 위상처리회로등을 포함할 수 있도록 한다. 알고리즘의 개발 및 설계는 사용자가 필요로 하는 신호를 규명하여 고속의 처리를 위한 적절한 edge처리, noise제거, 필터등과 함께 설계하고 기본적인 모듈을 설치한다. 여기에서 알고리즘의 기본적인 화상처리 및 DSP를 전처리 FPGA를 이용하여 logic으로 구현하고, 최종적으로 얻은 데이터 값을 고속의 마이크로프로세서 또는 일반 serial port로 시스템의 용도에 맞는 제어 및 화면재구성을 설계한다.



[의료용 고속영상처리보드의 블록다이어그램]

서 론

FPGA(Field Programmable Gate Array)를 이용한 logic의 설계는 설계 및 검증기간이 짧고 설계변경이 용이하여 실제 설계에서 ASIC을 적은 비용으로도 실현할 수 있는 장점 때문에 고속영상처리 보드의 설계에서 이용된다.

초음파의 경우, 국내에서도 이미 IIR, FIR filter를 장비에 내장하여 고속의 DSP를 실현하고 있다. 또한 catheter나 sonography에서 최소 초당 15frame 이상의 화상을 처리할 수 있는 이점이 있다.

본 론

I. Input medical imaging processing

현행 획득된 의료영상의 경우, 가장 중요한 것은 해상도인데, 이것은 data의 크기를 크게 하기 때문에 메모리의 access가 중요하다.

의료영상처리를 위해 변환된 디지털 신호에서 readout단의 변환처리 프로토콜이 필요하다.

FPGA의 경우, 대용량의 처리가 가능하므로

image data의 입력변환을 이용해 동기에 맞춰 디지털 신호의 입력처리를 선행한다.

대용량의 medical image를 처리, 저장하기 위해서 SRAM을 사용하는데, FPGA에서는 RAM bit를 1이나 0으로 세팅을 하여서 트랜지스터를 switch on/off하거나 또는 연결을 enable 또는 disable시켜 사용한다. 이러한 static RAM을 사용하는 것은 다른 programming technology에 비해서 면적을 크게 차지 한다는 단점이 있으나 high-speed re-programmable이라는 점에서 단점을 극복할 수 있다. 이렇게 RAM 이나 ROM을 사용하는 것을 TLU (Table LookUp) 방식이라고 한다.

본 연구에서는 FPGA에서 가용한 RAM과 외부보드의 메모리를 이용하고자 한다.

II. FPGA pre-processing

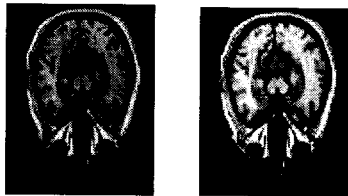
FPGA에서는 입력단을 통해 들어온 medical image에 대해 mean filter, 미분필터등과 같은 화상처리 필터, 메모리 access, 외부 interface connection, 영상의 판독과 디스플레이에 대한 중앙 제어등의 기능을 내장하도록 한다.

획득된 data에서 1차적으로 유효한 데이터를 추출하여 RISC와 같은 고속의 프로세스에서 최종 알고리즘을 사용한다. 여기에서 특히, 워낙 고속의 data flow가 발생하므로 메모리의 access time 및 data writing time등이 중요하다.

본 연구에서는 user용으로 I/O pin이 많은 FPGA chip을 이용하여 사용하고 차후에는 메모리의 확장도 고려해 복잡한 logic도 설계가능 하도록 하였다. 이렇게 기본적으로 처리된 data를 다시 고속 프로세스를 통해 user가 수정 변경이 가능한 기초시스템 사양을 설계한다.

III. FPGA simulation of medical image

입력된 의료영상 데이터에 대하여 설계된 FPGA 연산결과로서의 이미지를 나타낸 것이다.



(a) Original (b) Histogram equalization



(c) Edge Enhancement

(a)는 두부의 MRI 단층 촬영상이며, (b)는 원화의 대조도를 증가시켜 보다 나은 해상도로 구현한 평활화작업 화상이다. (c)는 의료영상의 진단에

서 정상조직과 병변의 구분을 돕고자 계면을 강조한 화상이다.

기존의 화상처리 결과보다 최소 10까지 단축된 고속의 고해상도 화상을 얻을 수 있다.

IV. System Interfacing

지금까지 개발되어온 시스템의 경우, 하드웨어가 내장되어 수정이나 변경이 어려웠고 화상처리 알고리즘은 단지 소프트웨어로 설계하였다. 이러한 기존의 시스템과 본 연구를 통해 개발된 보드를 시스템에 부착시킨 뒤 사용자가 프로그램이나 하드웨어를 수정, 변경, 보완이 가능하도록 하는 것이다. 외부출력의 경우, 보드에 고해상도의 video용 D/A를 추가한다면, 동영상에도 이용이 가능한 것이다. 즉, 추출된 data에 따른 알고리즘의 결과를 외부로 display하는데에는 instruction에 따라 1frame 입·출력, 연속 frame 입·출력등을 결정할 수 있다

여기에서 중요한 것이 메모리의 access인데, 메모리의 Read/Write가 chip select후 어드레스의 유효시간내에 데이터의 기입이 끝날 수 있는 충분한 시간을 확보할 수 있도록 하는 것이다.

이렇게 나온 1차적인 결과를 고속의 프로세스에서 인터페이스하여 화상처리 알고리즘을 사용할 있도록 설계하는 것이다.

결 론

의료용 고속화상처리보드의 설계에서 기본적인 프로토콜로 들어가야 하는 것은 속도·메모리제어, 기존장치와의 인터페이스이다. 따라서 본 연구에서 제안한 FPGA를 이용한 고속영상처리 전용보드를 개발함으로써 의료장비 시스템의 고속화, 정량화, 소형화와 함께 cost의 절감 및 의료의 질을 개선할 수 있는 새로운 방식으로 이용가능하리라 예상된다.

참 고 문 헌

- [1] Discrete-time signal processing, Oppenheim/Schafer 著, 大英社, 1996.
- [2] Analysis and Design of digital systems with VHDL, Allen M. Dewey, pws, 1997.
- [3] Simplified approach to Image Processing, RANDY CRANE 著, 홍흥과학出版社, 1997.
- [4] Digital Image Processing, Rafael C. Gonzalez /Richard E. Woods, Addison-Wesley, 1993.
- [5] Foundation of Medical Imaging, Zang-Hee CHO, Joie P. Jones, WILEY, 1993.