

펄스 주파수 변조 기법을 이용한 형광등 안정기의
파고율(Crest Factor) 저감 기법

송주호*, 이동윤**, 송중호***, 최주엽***, 최 의***, 임요택*
고려대학교*, 한양대학교**, 한국 과학 기술 연구원***

Crest Factor Reduction of Electronic Ballast for
Fluorescent Lamps Using Pulse Frequency Modulation Control

Joo-Ho Song*, Dong-Yun Lee**, Joong-Ho Song***, Ju-Yeop Choi***, Ick Choy***, Myo-Taeg Lim*
Korea University*, Hanyang University**, KIST***

Abstract - The life of a fluorescent lamp is greatly affected by starting scenario and crest factor. This paper will propose a new crest factor control method in electronic ballast for fluorescent lamp using Pulse Frequency Modulation (PFM), which employs a passive Power Factor Correction (PFC) circuit in the input stage. The operation of parallel-loaded circuit, the switching frequency, and the characteristics of electronic ballast with the proposed PFM control scheme are described in detail, and its validity is verified by the simulation results.

1. 서 론

형광등은 백열등보다 크고, 설치가 복잡하지만, 단위 전력당 조도가 크기 때문에 오늘날 조명 시설의 많은 부분을 차지하고 있다[3]. 형광등 안정기는 형광등을 켜기 위한 고전압을 만드는 장치로서, 형광등에 전류를 공급하는 입력단과, 형광등이 연결되는 부하단으로 구성되어 있다. 부하단의 Half-Bridge 공진형 인버터의 공진 회로는 병렬 부하형으로서, 본 논문에서 이 회로의 동작과 스위칭 주파수에 관하여 논한다.

형광등의 수명은 형광등을 켜기 위해 고전압을 만드는 점등 시나리오와 형광등에 흐르는 전류의 파고율(Crest Factor)에 큰 영향을 받는다. 즉, 형광등 안의 가스를 이온화시키기 위한 순간적인 고전압은 형광등 필라멘트에 무리를 주므로, 이를 줄이기 위해 안정기에서 미리 낮은 전압으로 필라멘트를 예열하는 점등 시나리오가 수행되어야 한다.

또한, 형광등 전류의 파고율은 형광등의 수명에 직접적인 영향을 줄 뿐 아니라, 그 수치가 클 경우, 형광등의 깜박거림이 심해져 조도가 떨어질 뿐 아니라, 눈에 피로를 준다. 요즘의 안정기는 2.1 이하로 파고율을 정하고 있으나, 1.7 이하가 되어야 형광등의 수명을 보장할 수가 있다[5].

따라서, 본 논문에서는 형광등의 파고율을 1.7 이하로 줄이는 제어 기법으로서, 수동형 PFC(Power Factor Correction)를 통하여 얻은 50% Valley-Filled 전압의 파형을 Feed-Forward하여, 펄스 주파수 변조 기법(PFM)으로 파고율을 낮추는 새로운 제어 기법을 제안한다.

2. 안정기 회로의 특성

안정기에 쓰이는 병렬 부하형 공진 회로는 그림 1과 같다. 이 회로의 부하 저항 R은 형광등의 모델이며, 이 모델은 형광등의 고주파 동작시 유용하다[3].

이 회로의 입출력 전달 함수는 식 (1)과 같다.

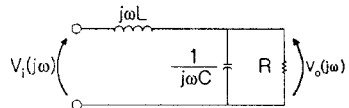


그림 1. 병렬 부하형 공진 회로

$$\frac{|V_o(j\omega)|}{|V_i(j\omega)|} = \frac{1}{\sqrt{\left(1 - \left(\frac{\omega}{\omega_r}\right)^2\right)^2 + \left(\frac{\omega}{\omega_r Q}\right)^2}} \quad (1)$$

ω_r 은 공진 주파수로서, $\omega_r = 1/\sqrt{LC}$ 이고, $Q_r = R/\omega_r L = \omega_r CR$ 이다. 식 (1)로부터 그려진 그림 2의 특성 곡선을 보면, 출력 전압이 입력 전압에 비해 크다. 따라서 형광등을 켤 때 필요한 고전압을 공급할 수 있으므로, 이 회로는 안정기에 적합하다.

또한, 안정기는, 형광등에 켜지기 전, 즉 R이 클 때에는 큰 출력 전압을 내고, 켜진 후, 즉 R이 작을 때에는 작은 출력 전압을 내어야 하는데, 병렬 부하형 공진 회로는, 그림 2에서 보듯이 R에 비례하는 Q가 클수록 출력이 커지므로, 이러한 필요를 충족시킨다.

병렬 부하형 공진 회로가 쓰이는 형광등 안정기의 Half-Bridge 공진형 인버터는 그림 3과 같다. 이 회로의 입력단에 직류 전압이 가해지면, ab에는 스위치에 의해 그림 4(a)와 같은 구형파가 공진 회로에 인가된다. 이 전압은 블로킹 캐패시터 C_b에 의해 그림 4(b)와 같이 교류로 바뀌어 LC에 인가되며, 또한 이 전압은 LC에 의해 그림 4(c)와 같은 파형으로 바뀌어 R에 인가된다.

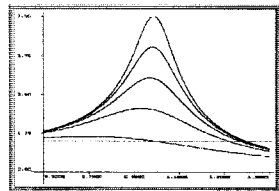


그림 2. 주파수비 대 전압비의 특성 곡선; Q=1(가장 아래)~5(가장 위)

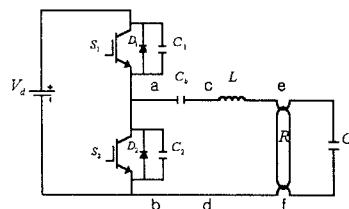


그림 3. 병렬 부하형 공진형 인버터

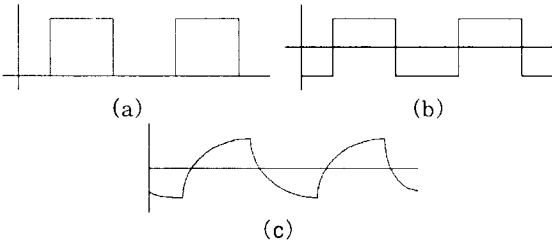


그림 4. 인버터의 전압 파형: (a) ab 간의 전압 파형; (b) cd 간의 전압 파형; (c) ef 간의 전압 파형

인버터의 스위칭 주파수는 항상 공진 주파수 ω_r 이상으로 하여야 한다. 이러한 주파수 범위에서는 영전압에서 스위치가 켜지므로(ZVS-On) 스위치에 발생하는 전력 손실이 적고, 또한 꺼질 때 그림 5와 같이 영전류가 아니어서 발생하는 손실을 스너버 캐패시터(Snubber Capacitor) C_1, C_2 를 이용하여 쉽게 줄일 수 있다 [1][7]. 또한, 스위칭 주파수가 ω_r 보다 크면 단위 입력 전력당 출력 조도가 높고, 점등 전압이 낮아지며, LC의 값이 작아지고, 소음이 줄어드는 특징이 있어 안정기에 적합하다[3].

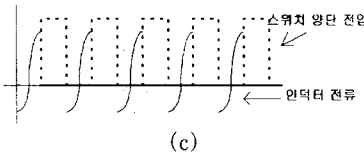


그림 5. 스위치 양단의 전압과 On시 인덕터에 흐르는 전류

3. 안정기의 동작

형광등 안의 가스를 이온화시키는 데 필요한 순간적인 고전압은 필라멘트에 무리를 주어 수명을 단축시키기 때문에 점등 시나리오가 필요하다. 안정기에서 수행되는 점등 시나리오는 예열, 점등, 발광의 순서로 진행된다 [6]. 먼저 형광등의 필라멘트를 일정 시간 동안 예열한다. 이 때에는 R 이 크기 때문에 그림 6의 위의 곡선과 같은 주파수 특성을 나타내므로, 스위칭 주파수를 공진 주파수보다 비교적 많이 크게 하여, 점등할 수 있는 전압보다 작은 전압을 필라멘트에 걸어준다. 충분히 예열되면, 스위칭 주파수를 공진 주파수에 가까이 줄여서 점등할 수 있는 전압으로 높인다. 발광하면 R 이 작아지므로 그림 6의 아래 곡선과 같은 주파수 특성을 갖게 되어 출력 전압이 발광시에 적합한 수치로 낮아진다.

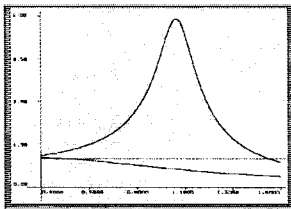


그림 6. 점등 시나리오 수행시 주파수비 대 전압비 특성 곡선

4. 새로운 파고율 저감 기법

4.1 파고율의 정의

발광시의 파고율은 형광등 수명과 조도, 눈의 피로 등에 영향을 주므로 되도록 낮은 값이 되도록 해야한다.

특히, 1.7 이하이어야 형광등의 최대 수명을 기대할 수 있다[5]. 파고율은 다음 식 (2)로 정의된다.

$$CF = \frac{I_{lamp, peak}}{I_{lamp, rms}} \quad (2)$$

이 정의로부터, 형광등에 흐르는 전류의 리플을 줄이면 파고율을 줄일 수 있음을 알 수 있다.

4.2 수동형 PFC

기존의 안정기는, 입력단에 그림 7의 수동형 PFC가 그림 8과 같이 연결되어있다. 수동형 PFC는 능동형 PFC에 비해 가격이 저렴하고 제어가 쉬운 장점이 있다. 수동형 PFC는 Valley Fill Circuit을 구성하여 그림 9(b)와 같이 전압의 리플을 50% 감소시키므로, 파고율을 어느 정도 감소시킨다. 그러나, 이것만으로는 파고율을 줄이는 데 한계가 있다[5].

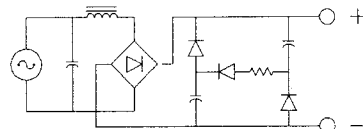


그림 7. 수동형 PFC 회로

4.3 PFM을 이용한 새로운 파고율 저감 기법

발광시 파고율을 낮추는 방법으로서, PFM을 이용하여 전류 리플을 줄여 파고율을 줄이는 새로운 기법을 제안한다. 즉, 전류가 작을 때는 스위칭 주파수를 줄여 전류를 크게 만들고, 전류가 클 때는 주파수를 높여 전류를 작게 하여 리플을 줄인다. PFM 제어 신호로서, 인버터에 공급되는 Valley-Filled 전압 파형을 이용한다. 이러한 제어 기법을 포함한 안정기의 블록 선도를 그림 8에 나타내었으며, 그림 9에 제어 흐름을 나타내었다.

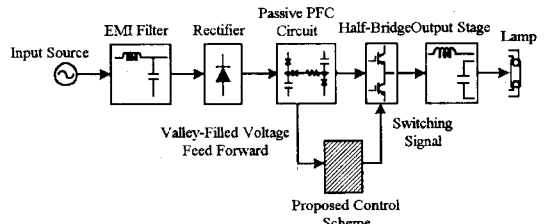


그림 8. 형광등 안정기의 블록 선도

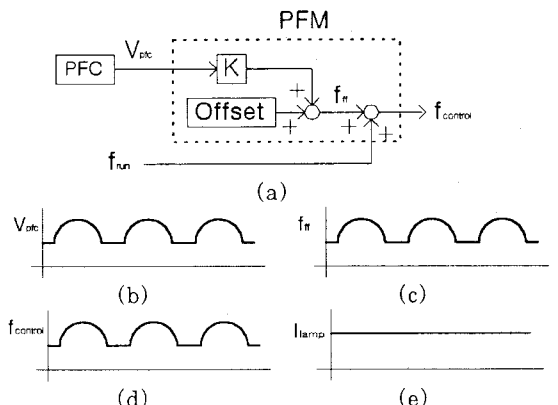


그림 9. 새로운 기법의 제어 흐름과 파형: (a) 제어 흐름도; (b) PFC의 출력 전압; (c) Feed-Forward 제어 신호; (d) 새로운 스위칭 주파수; (e) 형광등 전류

PFC의 출력으로서 50% Valley-Filled 전압 V_{pfc} 를, 상수배와 Offset으로 적절히 조절하여 그림 9(c)의 Feed-Forward 제어 신호를 만든다. 이 제어 신호를 발광 주파수 f_{run} 에 실어서 만든 그림 9(d)의 $f_{control}$ 로 스위칭을 한다. PFC 출력 전압과 형광등 전류의 파형이 동일하므로, 형광등 전류가 클 때에는 V_{pfc} 도 커서 스위칭 주파수가 높아지고, 따라서 그림 6에서 나타낸 바와 같이, 형광등에 걸리는 전압이 감소하여 형광등 전류가 작아진다. 반대로 형광등의 전류가 작을 때에는 크게 된다. 결국, PFM 하기 전엔 그림 9(b)와 같았던 형광등 전류를, 그림 9(e)와 같이 바꾸어 전류 리플을 줄임으로써 파괴율을 줄인다.

2.5 모의 실험

모의 실험에 사용된 파라미터는 다음과 같다.

- 입력 전압 : $V_{in} = 220\sqrt{2} \sin(2\pi \times 60t) V$
- 인버터의 LC : $L = 2mH$ $C = 15nF$
- Blocking Capacitance : $C_b = 0.1\mu F$
- Switch Capacitance : $C_s = 3nF$
- 형광등의 점등 전 저항 : $R_{ph} = 2000\Omega$
- 형광등의 점등 후 저항 : $R_{run} = 218\Omega$
- 예열시 스위칭 주파수 : $f_{ph} = 42.8kHz$
- 점등시 스위칭 주파수 : $f_{ign} = 38.5kHz$
- 발광시 스위칭 주파수 : $f_{run} = 27.0kHz$
- PFM : $K = 128.56$ $Offset = 0$

모의 실험은 PFC가 있는 경우와 없는 경우, PFM을 하는 경우와 하지 않는 경우로서, 네 가지로 나누어 비교하였다. 그림 10에 그려진 모의 실험 파형의 위의 창은 스위칭 주파수, 아래 창은 발광시의 형광등 전류이다. 먼저 PFC가 없고 PFM도 행하지 않는 경우는 그림 10(a)와 같은 전류가 형광등에 흐른다. 순수한 사인파와 유사하므로 파괴율은 1.77이다. 그림 10(b)는 PFC가 있지만 PFM을 하지 않는 경우이다. 전류가 50% Valley-Filled되어 있음을 볼 수 있으며, 파괴율은 1.68이다. 다음은 PFC를 제거하고 PFM을 행한 것으로서, 그림 10(c)와 같이 Valley-Filled되어있지 않지만, 그림 10(b)의 경우보다 완만하졌음을 볼 수 있다. 이 때의 파괴율은 1.49로 앞의 경우보다 작다. PFC를 달고 PFM을 행한 경우는 그림 10(d)와 같이 직류에 가까운 전류를 얻을 수 있으며, 파괴율은 1.35로, 최저치를 기록하였다. 따라서 제안한 PFM 기법을 사용하면 파괴율을 크게 줄일 수 있으며, PFC도 약간의 파괴율을 줄이는 효과가 있음을 확인하였다.

또한, 그림 11에서 보듯이, 스위칭 주파수가 공진 주파수보다 크므로 항상 ZVS-On이 이뤄지고 있는 것을 확인하였다.

3. 결 론

본 논문에서는, 형광등 안정기의 동작에 대하여 자세히 고찰하였다. 또한 PFC로부터 얻은 50% Valley-Filled 전압 파형을 이용하는 PFM 방식으로 파괴율을 줄이는 새로운 제어 기법을 제시하였다. 또한, 모의 실험을 통하여 파괴율이 1.35까지 감소하고, ZVS-On이 보장됨을 보임으로써, 제안한 기법의 타당성을 검증하였다.

(참 고 문 헌)

[1] N. Mohan, T. M. Undeland, W. P. Robbins,

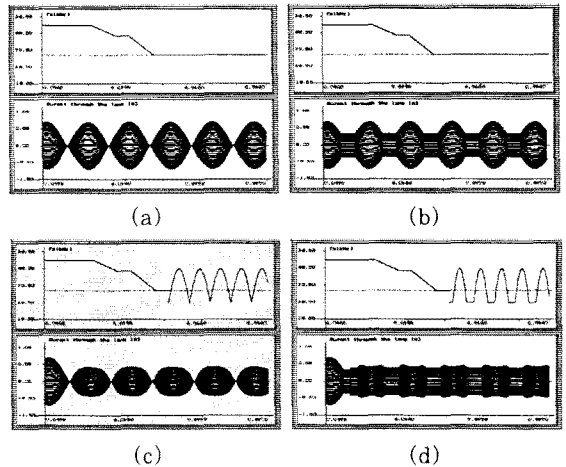


그림 10. 점등 시나리오의 주파수 변동과 형광등 전류

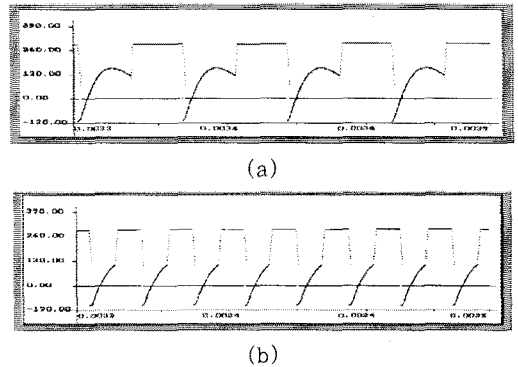


그림 11. 발광시의 스위치 양단의 전압과 On시 인덕터에 흐르는 전류($\times 200$); (a) 낮은 주파수 대역; (b) 높은 주파수 대역

"Power Electronics," 2/e, Wiley, 1995

- [2] M. K. Kazimierczuk, D. Czarkowski, "Resonant Power Converter," Wiley, 1995
- [3] M. C. Cosby, Jr., R. M. Nelms, "A Resonant Inverter for Electronic Ballast Applications," IEEE Trans. on Ind. Elec., vol. 41 No. 4, pp.418-425, Aug. 1994
- [4] R. L. Steigerwald, "A Comparison of Half-Bridge Resonant Converter Topologies," IEEE Trans. on Ind. Elec., vol. 3 No. 2, pp.174-182, Aug. 1988
- [5] P. N. Wood, "Fluorescent Ballast Design Using Passive PFC and Crest Factor Control," IEEE 0-7803-4943-1, pp.2076-2081, 1998
- [6] Th. J. Ribarich, J. J. Ribarich, "A New Model for High-Frequency Electronic Ballast Design," IEEE IAS, pp.2334-2339, Oct. 1997
- [7] M. K. Kazimierczuk, W. Szaraniec, "Class-D zero-voltage-switching inverter with only one shunt capacitor," IEE Proc.-B, vol. 139, No. 5, pp.449-456, Sep. 1992
- [8] J. Ribas, et al., "Design Considerations for Optimum Ignition and Dimming of Fluorescent Lamps Using a Resonant Inverter Operating Open Loop," IEEE 0-7803-4943-1, pp.2068-2075, 1998