

싸이리스타 소자의 직렬연결형 고전압 스위치스택 개발

손윤규, 오종석, 장성덕, 조무현, 노성채
 포항공과대학교 가속기연구소, 동아하이텍

Development of High Voltage Switch Stack with Thyristors Stacked in Series

Y. G. Son, J. S. Oh, S. D. Jang, M. H. Cho, S. C. Ro
 Pohang Accelerator Laboratory, Postech, Dong-a Hitech

Abstract - Semiconductor devices can be series stacked for the application of high voltage switching. It can provide high reliability and long lifetime by the safe design with a reasonable margin.

The equal voltage distribution at solid-state switches in series should be guaranteed. Static and dynamic voltage division, over current protection must be considered carefully in the design stage. A fast switching thyristor is a good candidate for the high power pulse applications. A high voltage switching module is designed and tested. Its specifications are working voltage of 70 kV, switching pulse width of 120μs, peak switching current of 220A, maximum repetition rate of 200pps. The module can be series connected to get higher working voltage. This paper presents the design details and the test results are compared with expected circuit simulations.

1. 서 론

최근 고전압을 스위칭 할 수 있는 스위치를 많은 시스템에서 요구하고 있으며 반도체 소자를 이용한 고전압 스위치 개발에 대한 요구가 높아지고 있다. 여러 반도체 소자 가운데 싸이리스타 소자를 직렬 연결한 고전압 스위치는 전기집진기용으로 최근에 개발된 2천원 마이크로 하전시스템에 이용되고 있다.

본 연구에서는 10 kHz의 공진 주파수를 가진 직렬공진 회로를 이용한 고전압펄스 발생시스템(첨두전압 최대 70 kV, 펄스폭 120 μs) 개발을 위해 고속 싸이리스타 10개를 직렬로 연결한 반도체 스위치스택 모듈을 개발하였다. 본 논문에서는 개발된 스위치스택의 설계개념을 요약하고, 스위치스택 10세트(100개)를 직렬로 연결하여 제작된 부하공진형 펄스발생 시스템에서의 동작시험 및 결과를 보이고자 한다.

2. 주 회로의 구성

2.1 스위치구성 및 자기바이어스 전원

싸이리스타 소자는 게이트 회로 구동이 간단하고 제어 용이하며 스위칭 전이 시간이 짧아 고속 스위칭이 가능하다. 고전압 싸이리스타 스위치(High Voltage Thyristor Switch 이하, HVTS)는 싸이리스타와 역병렬로 연결된 다이오드가 1개의 모듈을 이루며 제어대상인 전압의 정격에 따라 직렬로 여러개를 스택(Stack)화하여 전체적인 1개의 스위치로 구성된다. 전체 모듈양단에 인가되는 최대전압은 1개의 HVTS를 여러개 직렬로 연결된 정격전압의 합으로 결정된다. 제어방법은 HVTS를 Turn-on하는 Trigger신호를 만들어내는 제어회로와 이 제어회로에서 발생된 신호를 절연시켜 최종적으로 HVTS의 게이트에 Trigger신호를 전달하는 회로로 구성된다. 제어회로의 자기바이어스 전압은 +24V로 구동이 가능하도록 설계되었고 운전중 각HVTS 양단에는 700~1kV의 고압이 걸린다. 따라서 이 제어신호를 구동하기

위한 바이어스 전원은 스위칭전압 변동에도 게이트 구동이 될 수 있도록 회로를 설계하여야 한다. 자기바이어스 전원이 불안정한 경우 HVTS가 스위칭중에 파손되는 등의 문제가 발생하게 되며 고압씩지나 대전류가 제어회로 쪽으로 침입하여 제어회로 전체를 파손시킬수 있다. 그러므로 제어회로의 보호를 위해서는 반드시 제어회로와 HVTS와의 절연이 필요하다.

2.2 게이트 회로 구성

현재 주로 사용하는 구동회로는 광파이버를 사용하여 절연하는 방식과 고압 절연펄스변압기를 사용하여 구동하는 회로들이 사용되고 있다. 광파이버를 사용하는 경우 스위칭 소자 각각에 대한 구동회로가 독립적으로 필요하고, HVTS 소자 수량만큼의 광파이버가 필요하다. 고압 절연펄스변압기를 사용하는 경우 고압 절연펄스변압기의 일차권선을 직렬로 연결하고 이차 권선들은 HVTS의 게이트 및 캐소우드단자와 병렬로 연결되게 된다. 이 경우 HVTS 개수만큼 변압기가 필요하므로 전체 구동회로의 크기와 무게가 문제가 된다.

본 논문은 상기와 같은 문제점을 개선한 것으로서 제어 회로에서 발생된 신호를 1개의 구동회로로 하여 1개의 스위치로 구동할 수 있도록 하는 회로이다.

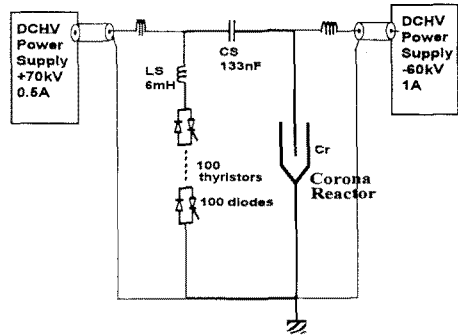


그림 1. 마이크로 펄스 전원장치의 개략도

2.3 스위치 동작설명

기본적인 전원장치 구성회로는 그림 1과 같다. HVTS 스위치동작은 싸이리스타의 애노드 전위가 높을 경우(Cs가 충전된 상태) SCR을 온시키면 전류의 흐름이 애노드에서 캐소우드로 SCR을 통해서 흐르며 반대로 캐소우드의 전위가 높을 경우(Cs의 전하가 Cr로 이동) SCR을 온 시켜도 SCR은 켜지지 않는다. 따라서 부하단으로 이동한 전하는 역박향다이오드를 통해 흐른다. 싸이리스타 스위치 양단의 전위가 Cs와 Cr 간 전하의 공진이동에 따라 번갈아 가며 높아지게 되는데 애노우드의 전위가 높을때 SCR을 온시켜서 전류의 흐름이 애노우드에서 캐소우드로 흐르다가 캐소우드의 전위가 높아지면 역전압에 의해 SCR은 오프되고 전류는

다이오드를 통해 흐르면서 1회 게이트 트리거로 1회 공진전압 펄스가 Cr에 인가되게 된다.

3. 싸이리스터 직렬구동

3.1 스위치 요구사항

스위치의 사용용도는 전기 집진기용 마이크로 펄스 전원장치에 있어서 사용되는 능동소자를 이용한 고전압 반도체 스위치로 개발되었다. 100개의 소자를 직렬로 연결하여 동시에 1개의 스위치처럼 구동시키기 위해서는 엄격한 설계조건들을 만족시킬 수 있는 실물구현이 우선된다. 표 1은 기본 모듈의 상세 사양을 보여주고 있다

Item	Parameters
Thyristor	EUPEC TD 46F12KFC
Rated voltage	7 kV
Peak voltage	12 kV
Peak dischrge current	220 A(±10%)
Maximum RMS current	25 A
Fault Current	600 A(500 A)
Discharge rate	200 Hz
Design life of pulse	20×10 ⁹ shots
Trigger signal	Optical signal by IREDS
Over-voltage protection	Self firing over 9 kV
Number of Thyristors	10 pcs

표 1. 싸이리스터 스위치 기본모듈의 상세사양

Item	Ratings
V _{DRM} (V _{BRM})	1200 V
I _{TRMSM}	120 A
I _{TSM}	1150 A
I _{TAVM}	45 A
V _(TO)	1.3 V
R _T	3.4 mΩ
V _{GT}	2.5 V
I _{GT}	150 mA
(di/dt) _{cr}	120 A/μs
t _q	25 μs
(dv/dt) _{cr}	500 V/μs
T _{vj max}	125 °C

표 2. EUPEC사의 TD46F12KFC 기본사양

표 2는 HVTS모듈에 사용된 소자의 정격사양을 요약하였다. 이 소자는 Tq시간이 짧은 것이 중요한 특징이다.

고전압에 사용할 수 있는 스위치로서 이러한 기본 모듈을 10개로 하는 시스템 즉, 100개의 반도체 스위치를 직렬로 연결하여 동시에 구동하기 위해서는 다음과 같은 사항들이 설계시에 고려되어야 한다.

1. 각각의 소자간에 균일한 전압분배(스너버 설계)
2. Selfbias- 전원을 이용한 게이트 트리거 회로
3. 빠른 게이트 신호와 높은 I_g, dI_g/dt
4. 제너다이오드를 이용한 과전압보호회로
5. 신호선간 충분한 절연 내전압

3.2 스너버회로 설계

스위치 개방시에 전압의 급상승에 따른 재 턴온을 방

지하기 위하여 임계감쇠의 조건을 선택하였다.

직렬 고전압 스위치 회로의 스너버 회로 설계는 사용코자하는 HVTS의 정격전압, 전류와 전체회로의 사양을 만족하도록 설계하여야 한다. HVTS구동회로에 게이트 신호가 인가되면 HVTS가 온 되고 이때 초기 스위치전류는 Cs캐패시터에 채워진 전하량으로 스위치 주회로에 인가되며 직렬공진에 의한 스위칭 주기가 끝난다음 턴오프시에 전압상승을 제어할 목적으로 스너버회로를 설계하였다. 다음 그림 2는 이러한 요구조건을 만족시키기 위한 스너버 설계 기준을 보여주고 있다.

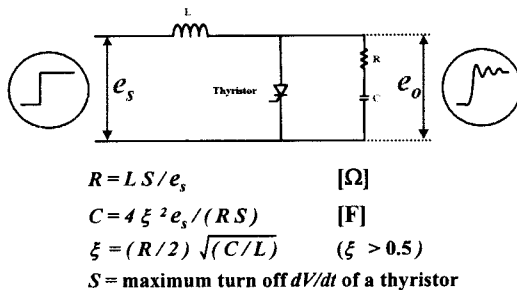


그림 2. 스너버 회로 및 관계식

3.3 게이트회로 설계

직류 고전압 스위치 회로의 게이트 회로는 절연을 위하여 게이트 신호를 적외선 광신호로 하여 인가하게 하고 수광소자를 사용하여 광신호를 전기적인 신호로 변환하여 HVTS에 인가하는 구조로 되어있다.

스위치 회로주변의 소자들은 자기바이어스 전원에 의해 동작되며 그 신호는 1회 스위칭동안 2~3회의 펄스신호를 내도록 설계되어 있다. 사용환경이 고전압인 관계로 인하여 게이트회로 설계시 집적회로의 사용은 배제되었다. 또한 스위칭 노이즈에 의한 주변회로의 오동작을 방지할 목적으로 철제케이스를 제작하여 주변회로를 노이즈 신호원으로부터 차폐 시켰다. 그림 3은 시스템에

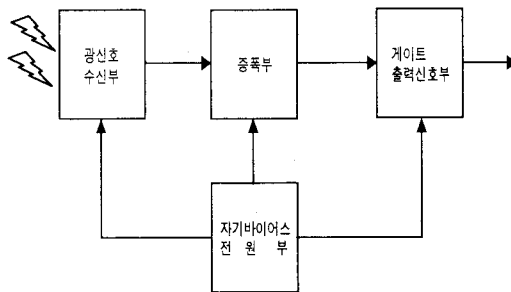


그림 3. 광 트리거 신호 블록다이어그램

사용된 게이트 회로의 블록그래프를 보여주고 있다.

3.4 과전압 보호회로 설계

직렬연결된 소자간의 전압불균형에 의해 각 소자양단에 과전압이 발생시 이를 감지하여 과전압 보호회로의 설정치 이상이 되면 정상적인 운전펄스에 관계없이 강제로 게이트회로에 트리거 신호를 인가하여 소자를 보호할 수 있도록 하였다. 과전압 보호회로의 전압감지소자로는 제너다이오드를 사용하였고 소자 각 단의 전압이 제너전압 이상이 되면 트랜지스터 베이스에 신호가 가해지고 트랜지스터에서 증폭된 펄스신호가 강제로 트

리저 신호를 인가하는 방식이다.(그림 4)

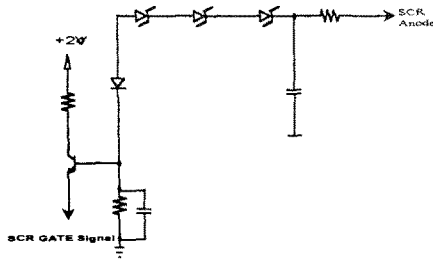


그림 4. 과전압 보호회로

실제로 운전 중에 부하단 단락현상(스파크)이 빈번하게 일어나므로 스위치 양단에 과전압이 걸리게 되고 이 전압은 직렬로 연결된 소자간에 불평형 전압을 야기하게되며 이로 인해 소자가 손상될수 있다.

3.5 스위치 회로설계

위의 설계과정을 거쳐 완성된 회로는 그림 5와 같다. 광 펄스 구동장치로부터 발생된 신호를 수신하여 전기신호로 변환하여주는 광신호 증폭기, 싸이리스터 양단의 전압을 검출하여 싸이리스터가 전될 수 있는 일정전압 이상이 되면 트리거 신호를 발생시켜 소자를 보호하는 과전압 보호회로, 이들 신호를 고속 싸이리스터가 동작할 수 있도록 게이트에 공급하기 위한 펄스증폭기, 게이트 트리거 회로에 직류전원을 공급하기 위한 바이어스 공급회로들로 구성된다. 사진 1은 제작된 HVTS 1개모들의 사진이다.

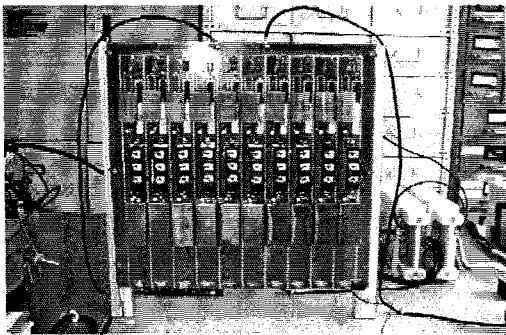


사진 1. 싸이리스터 스위치 모듈

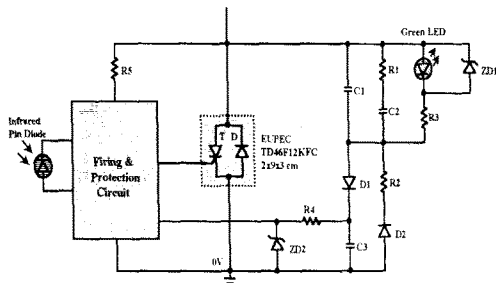


그림 5. 싸이리스터 스위치 주변 회로도

4. 실험 및 고찰

4.1 실험용 회로구성

1개 모듈을 시험하기 위한 시험기(10 : 1 Scale Down)를 제작하였다. 직류전원과 펄스전원은 SCR Controller를 이용하여 입력전압을 가변하였다. 그림 6은 시험기의 전기회로도를 보이고 있다. 회로에 표시된 L1, L2는 커플링 리액터로서 펄스 스위칭 이후 다음 주기까지 직류전원의 리플을 줄이고 공진펄스 및 부하단 단락시의 전원쪽으로 유도되는 전압을 차단할 목적으로 삽입하였다.

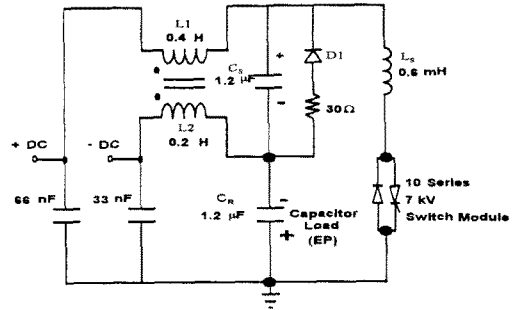


그림 6. 싸이리스터 스위치 시험기

Cs 콘덴서는 펄스전원장치의 에너지를 저장하는 역할을 하며, 콘덴서 양단에 병렬로 연결된 다이오드와 저항은 역전압 인가시 콘덴서를 보호할 목적으로 삽입하였다. 그림 7은 시험기에서 HVTS 동작시의 싸이리스터 양단의 전압과 전류 및 부하단의 전압파형을 보이고 있다. 실험회로에서 전체 캐패시턴스(Ceq), 전압(Vp), 펄스폭(To)등은

$$C_{eq} = \frac{C_S C_R}{C_S + C_R} [F] \text{ 이며}$$

$$T_0 = 2\pi \sqrt{L_S C_{eq}} [Sec]$$

$$V_P = 2V_{PS} \frac{C_{eq}}{C_r} [V]$$

로 주어진다. 공진리액터(Ls), 에너지저장용 커패시터(Cs), 부하단 커패시터(Cr)등은 시스템설계시에 중요한 입력변수이며, 스위치소자가 갖고있는 최소 펄스폭 한계를 넘도록 설계되어야 한다.

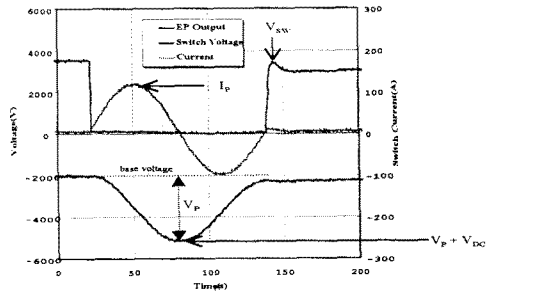


그림 7. 싸이리스터 전압, 전류, 부하전압 파형

4.2 실험결과 및 고찰

본 실험에서는 싸이리스터 소자 10개를 1PCB화하여 10PCB로 실험을 하였다. 부하의 특성에 따라서 스위치 소자 주변 스너버회로등이 크게 달라지며 소자간 전압균등분배가 되지않을시는 국부적으로 한쪽으로 전압이 쏠리는 현상등이 과전압을 만들게 된다.

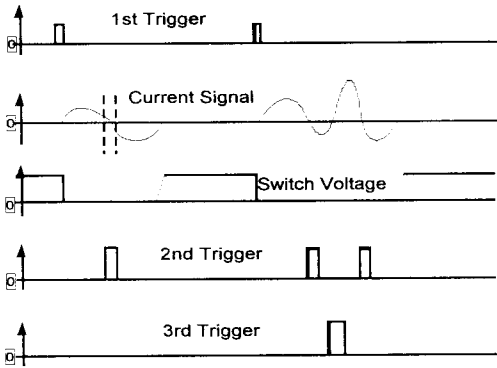


그림 8. 싸이리스터 스위치 트리거 신호.

과전압 보호회로의 시험을 통하여 시스템의 원활한 동작을 확보하였다. 그림 8은 HVTS에 인가된 트리거 신호를 보이고 있으며, 그림9에 DC 10 kV, 펄스전압 20 kV로 구동된 실부하 시험에서 측정된 부하전압, 전류 및 트리거신호이다. 특히 그림 9b에서 부하 단락시 소자보호를 위한 2차 트리거 구동신호가 매우 중요한 역할을 수행한다.

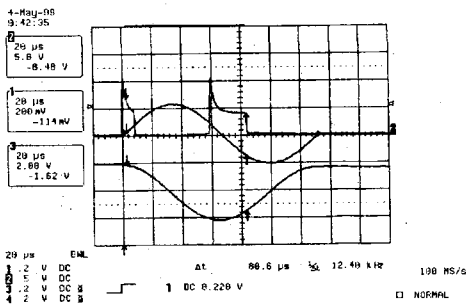


그림 9a. 실부하 실험시의 정상파형

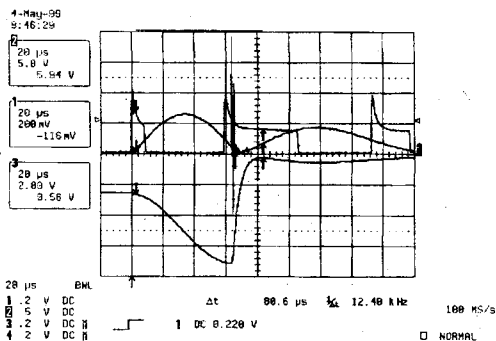


그림 9b. 실부하 실험시 부하단 단락시 파형

본 논문은 전기집진기에 사용하는 펄스전원장치의 핵심인 반도체 소자(싸이리스터)를 직렬로 연결하여 고전압을 스위칭시 소자간의 특성차이 및 게이트 구동회로간에 발생하는 전압분배와 과전압을 제한하는 자기보호기능에 대한 회로를 제안 하였다.

제안한 싸이리스터 직렬구동 게이트회로의 특징은 다음과 같다.

1. 스너버회로의 적절한 설계로 각각의 소자간에 균등하게 전압이 분배되도록 하였다.
2. 자기바이어스 전원을 이용한 게이트 트리거회로
3. 제너다이오드를 이용한 과전압보호회로를 내장 하였다.
4. 고 전압환경하의 높은 절연을 갖는 광트리거 방식을 채택하였다.

※POSCO 및 MOST의 연구비 지원에 감사드립니다.

[참 고 문 헌]

[1] K.R. Parker, "Applied Electrostatic Precipitation", 1997
 [2] B.W. Williams "Power Electronics", 1998
 [3] Giorgio dinelli, "Experiments with pulsing energization on an industrial ESP" IEEE1986 pp86 -90
 [4] Giorgio dinelli, "Enhanced Precipitation Efficiency of Electrostatic Precipitators by Means of Impulse Energization" IEEE1991 pp323 -330

5. 결 론