

기판온도에 따른 (Ba,Sr)TiO<sub>3</sub> 박막의 유전특성

이상철\*, 정장호\*, 배선기\*\*, 이영희\*  
 \* 광운대학교 전자재료공학과, \*\* 인천대학교 전기과

Dielectric Properties of (Ba,Sr)TiO<sub>3</sub> Thin Films with Substrate Temperature

Sang Chul Lee °\*, Jang Ho Chung\*, Seon Gi Bae\*\*, Young Hie Lee\*  
 \*Kwangwoon University, \*\*Inchon University

**Abstract** - (Ba,Sr)TiO<sub>3</sub>[BST] thin films were fabricated on Pt/Ti/SiO<sub>2</sub>/Si substrate by RF sputtering. We investigated the effects of substrate temperature on the structural and dielectric properties of BST thin films. Increasing the substrate temperature, barium multi titanate phases were decreased, and BST (100), (200) peaks were increased. The relative dielectric constant and dielectric loss of the BST thin films at the substrate temperature of 500°C were 300 and 0.018, respectively at 1[kHz]. In all films, the dielectric constants decreased. Dielectric losses increased as increasing the frequency. The switching voltage was 5V of the BST thin films at the substrate temperature of 500°C.

성을 조사하기 위하여 박막 증착 후 상부전극으로는 Au를 Evaporation으로 증착하였으며, 상부전극 증착후 600°C에서 1시간동안 열처리를 하였다. BST 박막의 증착조건을 표 1에 나타내었다.

표 1. BST 박막의 증착 조건

타겟	(Ba <sub>0.5</sub> Sr <sub>0.5</sub> )TiO <sub>3</sub> (bulk)
기판	Pt/Ti/SiO <sub>2</sub> /Si
RF Power	90(W)
증착 압력	10[mTorr]
Ar/O <sub>2</sub>	4/1
증착 시간	1 (hr.)
증착온도	300, 350, 400, 450, 500(°C)

1. 서 론

최근 반도체 메모리 소자의 고집적화에 따라 캐패시터로 이용되는 유전체 박막을 대체하기 위한 연구가 활발하게 진행되고 있다. 종래의 반도체 메모리 소자 캐패시터는 ONO(SiO<sub>2</sub>-Si<sub>3</sub>N<sub>4</sub>-SiO<sub>2</sub>) 구조로 증착공정이 복잡하였으며, 고집적화에 따른 충분한 유전율을 가지지 못하였다. 이러한 단점을 보완하기 위하여 고유전율을 갖는 강유전체 박막이 활발하게 연구되고 있다. 특히, 높은 유전율을 가지는 Pb(Zr,Ti)O<sub>3</sub>[PZT], (Ba,Sr)TiO<sub>3</sub>[BST], 그리고 SrTiO<sub>3</sub> 등이 ULSI 소자로의 응용에 주목을 받고 있다. 그중 BST는 Sr의 고용량에 따라 DRAM의 동작온도에서 상유전상으로 존재하여 강유전체의 분극반전에 따른 열화 및 피로현상을 억제시킬 수 있고 낮은 누설전류로 DRAM의 refresh 특성을 개선시킬 수 있는 장점이 있다. 이러한 BST 박막의 유전특성은 박막의 결정성과 미세구조에 많은 영향을 받게 된다.[1],[2]

본 연구에서는 RF Sputtering을 사용하여 증착조건 중 BST 박막의 결정성과 미세구조에 영향을 주는 기판온도를 변화시켜 BST 박막을 제조하였으며, 구조적 특성 및 유전특성을 측정하여 메모리 소자로서의 응용 가능성을 조사하였다.

2. 실 험

2.1 BST 증착조건

본 연구에서는 RF Sputtering을 사용하여 BST 박막을 Pt/Ti/SiO<sub>2</sub>/Si 기판위에 증착하였다. 증착조건으로 Ar/O<sub>2</sub> 비는 4/1, 초기 압력은 5×10<sup>-6</sup> mTorr, 증착 압력은 10 mTorr, RF Power는 90W, 증착시간은 1시간으로 고정하였으며, 기판온도는 300, 350, 400, 450, 500°C로 변화시켰다. 증착 후 기판온도를 실온으로 내리는 냉각속도는 7.5°C/min.으로 하였다. 유전특

2.2 측정

기판온도에 따른 BST 박막의 결정구조를 조사하기 위해서 X-선 회절분석을 하였으며, 기판온도의 증가에 따른 BST 박막과 Pt 하부전극과의 계면 변화 및 BST 박막의 단면 및 표면구조를 관찰하기 위해 SEM 측정을 하였다. 증착된 BST 박막의 유전특성을 조사하기 위해 LCR-meter (ANDO AG4311B)를 이용하여 주파수(100Hz~100kHz) 및 인가전압(-5~5V) 변화에 따른 BST 박막의 유전특성을 조사하였다.

3. 결과 및 고찰

그림 1은 RF power 90W, 증착압력 10mTorr, Ar/O<sub>2</sub>비 4/1, 증착 시간을 1시간으로 고정시켜 제조한 BST 박막의 기판온도에 따른 X-선 회절분석 결과이다. 각각의 BST 박막에서는 Barium multi titanate의 이차상과 BST (100), (200) 회절피크가 나타났다. 기판온도가 증가함에 따라 이차상의 회절피크는 감소하였으며, BST (100), (200)피크는 증가하였다. 450°C 이하의 기판온도에서 증착한 BST 박막의 경우 낮은 기판 온도로 인한 이차상의 형성만이 관찰되었다. 그러나, 기판온도 350°C와 450°C에서 2θ 부근에 나타난 Barium mutli titanate상에는 BST (110) 회절피크가 포함되어 있는 것으로 사료된다.[3] 450°C에서는 BST (100), (200)의 페로브스카이트상이 형성되었으며, 기판온도 500°C의 경우에는 이차상이 사라지고 BST (100), (200)의 다결정 페로브스카이트상을 형성

하였다. BST 박막을 페로브스카이트상으로 결정화하기 위하여는 500°C 이상의 기판온도가 요구되는 것으로 사료된다.

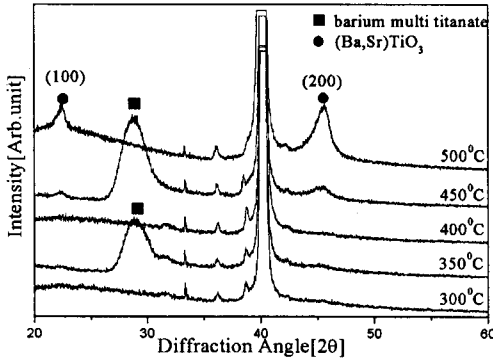


그림 1. 기판온도에 따른 BST 박막의 X-선 회절

기판온도에 따른 BST 박막의 단면 및 표면의 SEM 사진을 그림 2에 나타내었다. 기판온도가 증가함에 따라 평균 결정립 크기 및 표면평활도는 증가하였다. 기판온도 증가에 따라 BST 박막과 Pt 하부전극간의 계면이 명확히 구별되지 않았으며, 이는 BST박막에서 Ti와

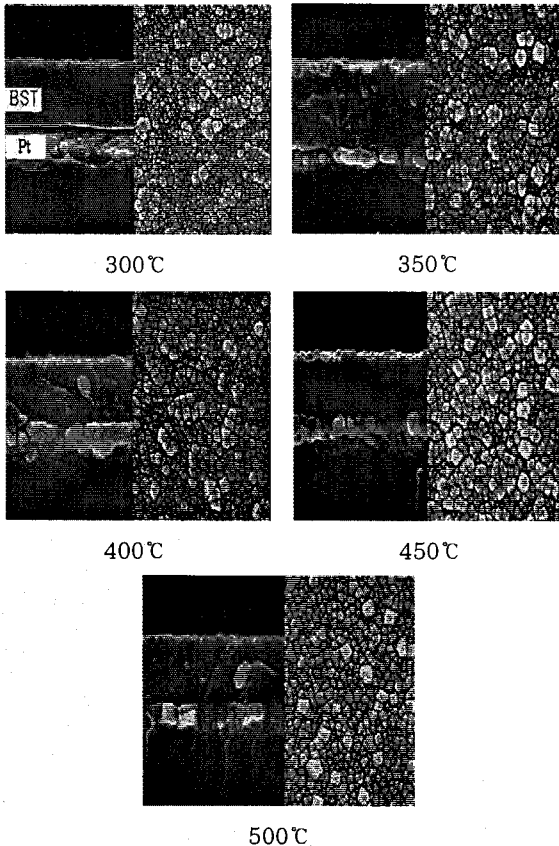


그림 2. 기판온도에 따른 BST 박막의 표면과 단면 SEM 사진

O가 하부전극 Pt 내부로의 확산에 의해 기인한 것으로 생각된다. 이러한 박막 내부로의 확산은 불완전한 계면층을 형성하여 BST 박막의 유전 및 전기적 특성을 저하시키는 요소로 작용될 것이다.[4]

주파수 및 기판온도에 따른 BST 박막의 유전상수 측정 결과를 그림 3에 나타내었다. 모든 박막에서 인가주파수의 증가에 따라 유전상수가 다소 감소하였지만, 큰 변화는 나타나지 않았다. 500°C의 기판온도에서는 450°C보다 높은 유전상수를 나타내었으며 이러한 현상은 X-선 회절분석 결과에서와 같이, BST(100),(200)의 페로브스카이트상 형성에 의한 것으로 생각된다. 500°C에서 증착한 BST 박막에서의 유전상수는 300(at 1kHz)이었다.

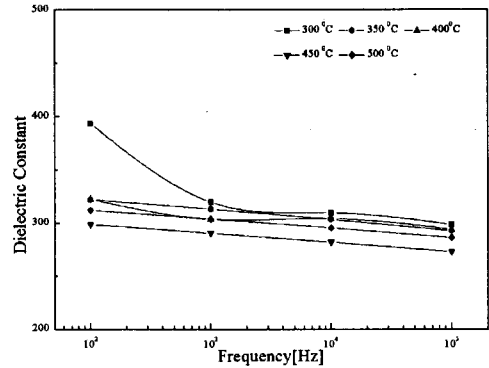


그림 3. 주파수 및 기판온도에 따른 BST 박막의 유전상수

기판온도 및 주파수에 따른 BST 박막의 유전손실을 그림 4에서 나타내었다. 주파수가 증가함에 따라 유전손실이 증가하는 전형적인 강유전체의 유전분산특성을 나타내었으나 유전손실이 0.03 이하로 우수한 특성을 나타내었다. 기판온도가 증가함에 따라 유전손실은 다소 감소하였으나, 큰 변화는 나타나지 않았다. 500°C에서 증착한 BST 박막의 유전손실은 1kHz에서 0.018을 나타내었으며, 다른 기판온도에서의 증착한

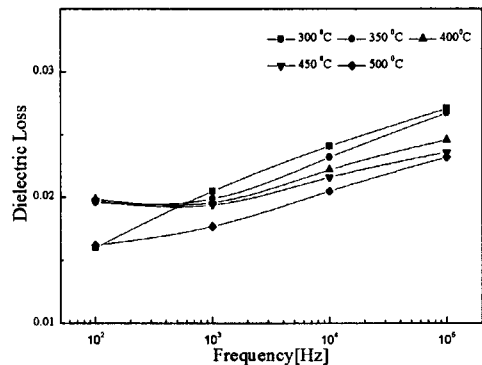


그림 4. 주파수 및 기판온도에 따른 BST 박막의 유전손실

BST 박막의 유전손실은 0.02이하의 양호한 특성을 나타내었다.

인가전압에 따른 BST 박막의 C-V 특성 및 유전손실을 그림 5, 6에 나타내었다. C-V 측정 결과, 전형적인 상유전상 BST 박막의 C-V 특성을 나타내었으며, 정전용량은 350°C의 기판온도에서 가장 크게 나타났다. 300°C, 450°C에서는 350pF이하로 측정되었으며, 500°C의 경우 인가전압이 0V에서 408pF의 정전용량을 나타내었다. 450°C에서 증착한 BST 박막의 유전특성이 저하되는 이유는 X-선 회절분석에서 관찰된 바와 같이 파다한 Barium multi titanate의 이차상 형성에 의한 것으로 사료된다. 300°C에서 증착한 BST 박막의 switching voltage는 3V였으며, 400°C이상의 기판온도에서는 5V 이상으로 관찰되었다. 기판온도 증가에 따라 BST 박막의 유전손실은 감소하였으며, 인가전압의 증가에 따라서 증가하였다. 인가전압에 따른 BST 박막의 C-V 및 유전손실 특성은 상·하부전극 및 BST 박막과의 일함수 차이에 의하여 원점에 대칭적이지 못하고 한 쪽으로 치우치는 특성을 나타내었다.

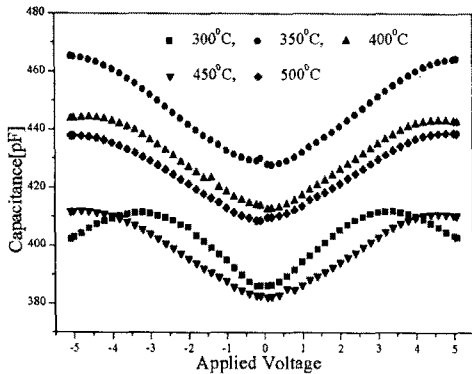


그림 5. 인가전압 및 기판온도에 따른 BST 박막의 C-V 특성 곡선

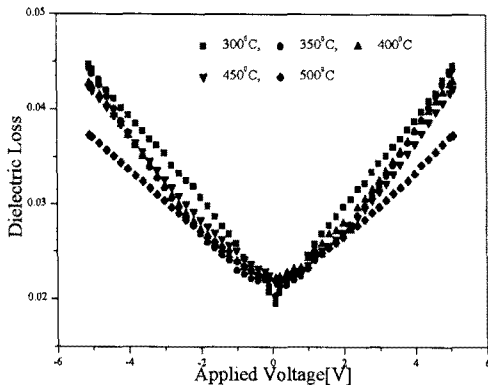


그림 6. 인가전압 및 기판온도에 따른 BST 박막의 유전손실

#### 4. 결 론

본 연구에서는 RF Sputtering을 사용하여 BST 박막을 증착하였으며, 증착조건 중 기판온도의 변화에 따른 BST 박막의 구조 및 유전특성을 조사한 결과 다음과 같은 결론을 얻었다.

1. 450°C 이상의 기판온도에서 BST (100), (200) 회절피크가 형성되었으며, 500°C에서 BST (100), (200)의 다결정 페로브스카이트 구조를 나타내었다.
2. 기판온도 증가에 따라 BST 박막의 표면평활도와 평균결정립 크기는 증가되었으며, BST 박막과 하부전극 Pt와의 계면은 기판온도 증가에 따라 Ti와 O의 확산에 의해 명확히 구분되지 않았다.
3. 인가주파수의 변화에 따라 유전특성은 큰 변화를 나타내지 않았으며, 500°C에서 증착한 BST 박막의 경우, 유전상수와 유전손실은 각각 300, 0.018이었다.
4. BST 박막은 상유전상의 C-V특성을 나타내었으며, 기판온도 500°C에서 switching voltage는 5V였다. 유전손실은 인가전압의 증가에 따라 증가하였으며, 기판온도의 증가에 따라 감소하였다.

#### [참 고 문 헌]

- (1) A. F. Tasch Jr and L. H. Parker, "Memory Cell, and Technology Issues for 64- and 256-Mbit One- Transistor Cell MOS DRAMs", Proceedings of the IEEE, Vol.77, No. 3, 1989.
- (2) W. P. Noble et al., "Fundamental Limitations on DRAM Storage Capacitors", IEEE Circuit and Devices Magazine, pp.45~51, 1985.
- (3) M. Azuma et al., "Electrical characteristics of High Dielectric Constant Materials for Integrated Ferroelectrics", Proc. 4th ISIF, pp.109~117, 1992.
- (4) L. Baginsky and E. G. Kostov, "Information Writing Mechanism in Thin Film MFIS-Structures, Ferroelectrics", Vol.143, pp.239~250, 1993.
- (5) Yoichi Miyasaka, "High Dielectric (Ba,Sr)TiO<sub>3</sub> Thin Films for ULSI DRAM Application", Extended Abstracts of 1995 International Conference on Solid State Device and Materials, Osaka, pp.506~508, 1995.

#### 감사의 글

본 논문은 1997년도 한국과학재단의 핵심전문연구비에 의하여 연구된 결과의 일부이며, 이에 감사드립니다. (971-0911-068-2)