

[II-14]

HVCVD를 이용한 다결정 SiGe 박막의 증착 및 활성화 메카니즘 분석

감성관, 고대홍, 전인규*, 양두영*, 안태항**
연세대학교 세라믹공학과, *주성 엔지니어링, **현대 전자

최근 들어 다결정 SiGe은 MOS(Metal-Oxide-Semiconductor)에서 기존에 사용되던 다결정 Si 공정과의 호환성 및 여러 장점으로 인하여 다결정 Si의 대안으로 많은 연구가 진행되고 있다. 고농도로 도핑된 P type의 다결정 SiGe은 Ge의 함량에 따른 일함수의 조절과 낮은 비저항으로 submicrometer CMOS 공정에서 게이트 전극으로 이용하려는 연구가 진행되고 있으며, 550°C 이하의 낮은 온도에서도 증착이 가능하고, 도펀트의 활성화도가 높아서 TFT(Thin Film Transistor)에서도 유용한 재료로 검토되고 있다. 현재까지 다결정 SiGe의 증착은 MBE, APCVD, PECVD, HV/LPCVD 등 다양한 방법으로 이루어지고 있다. 이중 HV/LPCVD 방법을 이용한 증착은 반도체 공정에서 게이트 전극, 유전체, 금속화 공정등 다양한 공정에서 사용되고 있는 방법으로, 현재 사용되고 있는 반도체 공정과의 호환성의 장점으로 다결정 SiGe 게이트 전극의 증착 공정에 적합하다고 할 수 있다. 본 연구에서는 HV/LPCVD 방법을 이용하여 게이트 전극으로의 활용을 위한 다결정 SiGe의 증착 메카니즘을 분석하고, Ex-situ implantation 후 열처리에 따라 나타나는 활성화 정도를 분석하였다.

도펀트를 첨가하지 않은 다결정 SiGe을 주성엔지니어링의 EUREKA 2000 장비를 이용하여, 1000 Å의 열산화막이 덮혀있는 8 in 웨이퍼에 증착 하였다. 증착 온도는 550°C에서 625°C까지 변화를 주었으며, 증착압력은 1mtorr-4mtorr로 유지하였다. 낮은 증착 압력으로 인한 증착 속도의 감소를 방지하기 위하여 Si source로서 Si₂H₆를 사용하였으며, Ge의 Source는 수소로 희석된 10% GeH₄와 100% GeH₄를 사용하였다.

증착된 다결정 SiGe의 Ge 함량은 RBS, XPS로 분석하였으며, 증착된 박막의 두께는 Nanospec과 SEM으로 관찰하였다. 또한 Ge 함량 변화에 따른 morphology 관찰과 결정성 변화 관찰을 위하여 AFM, SEM, XRD를 이용하였으며, 이온주입 후 열처리 온도에 따른 활성화 정도의 관찰을 위하여 4-point probe와 Hall measurement를 이용하였다.

증착된 다결정 SiGe의 두께를 nanospec과 SEM으로 분석한 결과 Ge의 함량이 적을 때는 높은 온도에서의 증착이 더 빠른 증착속도를 나타내었지만, Ge의 함량이 30%되었을 때는 온도에 관계없이 일정한 것으로 나타났다. XRD 분석을 한 결과 Peak의 위치가 순수한 Si과 순수한 Ge사이에 존재하는 것으로 나타났으며, Ge 함량이 많아짐에 따라 순수한 Ge쪽으로 옮겨가는 경향을 보였다. SEM, AFM으로 증착한 다결정 SiGe의 morphology 관찰 결과 Ge 함량이 높은 박막의 입계가 다결정 Si의 입계에 비해 훨씬 큰 것으로 나타났으며 rms 값도 증가하는 것으로 나타났다.