

## LiNbO<sub>3</sub> 박막을 이용한 MFSFET의 게이트 전극 의존성

### Gate Electrode Dependence of MFSFETs using LiNbO<sub>3</sub> Thin Film

정순원, 김용성, 김채규, 김진규, 이낙열, 김광호\*, 유병곤\*\*, 이원재\*\*, 유인규\*\*, 양일석\*\*  
(Soon-Won Jung, Yong-Seong Kim, Chae-Gyu Kim, Jin-Kyu Kim, Nam-Yeal Lee,  
Kwang Ho Kim\*, Byung Gon Yu\*\*, Won-Jae Lee\*\*, In Kyu Yu\*\*, Yil-Suk Yang\*\*)

청주대학교 전자공학과  
청주대학교 전자·정보통신·반도체 공학부\*  
한국전자통신연구원\*\*

(Dept. of Electronic Eng. Cheongju University)

(School of Electronic · Computer & Communication · Semiconductor Eng. Cheongju University)\*  
(Electronics and Telecommunications Research Institute)\*\*

#### Abstract

Metal ferroelectric semiconductor Field Effect Transistors(MFSFETs) with various gate electrodes, that are aluminum, platinum and poly-Si, using LiNbO<sub>3</sub>/Si(100) structures were fabricated and the properties of the FETs have been discussed. The drain current of the "on" state of FET with Pt electrode was more than 3 orders of magnitude larger than the "off" state current at the same "read" gate voltage of 1.5 V, which means the memory operation of the MFSFET. A write voltage as low as about  $\pm 4$  V, which is applicable to low power integrated circuits, was used for polarization reversal. The retention properties of the FET using Al electrode were quite good up to about 10<sup>3</sup> s and using Pt electrode remained almost the same value of its initial value over 2 days at room temperature.

**Key Words(중요용어)** : MFSFET, LiNbO<sub>3</sub> thin films (LiNbO<sub>3</sub> 박막), LiNbO<sub>3</sub>/Si(100) structures

Retention(보유 특성), Ferroelectric oxide LiNbO<sub>3</sub> (산화물계 강유전체 LiNbO<sub>3</sub>)

#### 1. 서론

최근 비휘발성 메모리 응용을 위한 강유전체 박막에 대한 관심이 급격히 높아져 국내는 물론 해외에서도 활발한 연구가 진행되고 있다. MFSFET<sup>1)</sup> 구조는 기존의 DRAM 구조를 채택한 소자와 달리 비파괴 읽어내기가 가능하며 셀 면적이 작아 더 높은 집적도를 얻을 수 있으며, 고속구동, 고내구성, 저소비전력화를 실현할 수 있는 이상적인 메모리이다. 현재까지는 Bi<sub>4</sub>Ti<sub>3</sub>O<sub>12</sub>, BaTiO<sub>3</sub>, PbTiO<sub>3</sub>, PZT 등 산화물계 강유전체들에 대한 연구가 활발히 진행되어 왔으나, 이러한 강유전체들을 실리콘 위에다 직접 형성시킨 상태에서는 강유전성을 얻기가 곤란하기 때문에 구조적·전기적 특성이 양호한 MFS 구조의 보고는 매우 적다. 가장 큰 이유 중의 하나는 이들 산화물계 강유전체들이 실리콘 위에서는 산화

물과 반응하여 실리콘 산화물을 형성하기 때문에 강유전성을 잃게 되며, 따라서 계면에서도 원자적으로 안정되지 않기 때문이다. 이러한 구조에서 양호한 특성을 얻기 위해서는 반도체 위에 직접 강유전체 박막을 증착 시킴과 동시에 박막의 강유전 성질 유지와 정상적인 FET 동작을 위한 강유전체 박막과 반도체 interface 사이의 D<sub>it</sub> (interface trap density)가 작아야만 한다.

지금까지 LiNbO<sub>3</sub> 강유전체 박막을 이용한 MFS 커패시터의 전기적·구조적 특성<sup>2)4)5)</sup>, 비휘발성 메모리 응용을 위한 MFSFET의 특성<sup>3)</sup> 등의 논문들이 발표되었다. 본 논문에서는 FET의 게이트 전극을 변화시켜 가면서 비휘발성 메모리로서의 응용 가능성을 확인하고자 여러 가지 특성 평가를 하였던 바 이에 관하여 논의한다.

## 2. 실험 및 결과

### 2.1 MFSFET의 제작

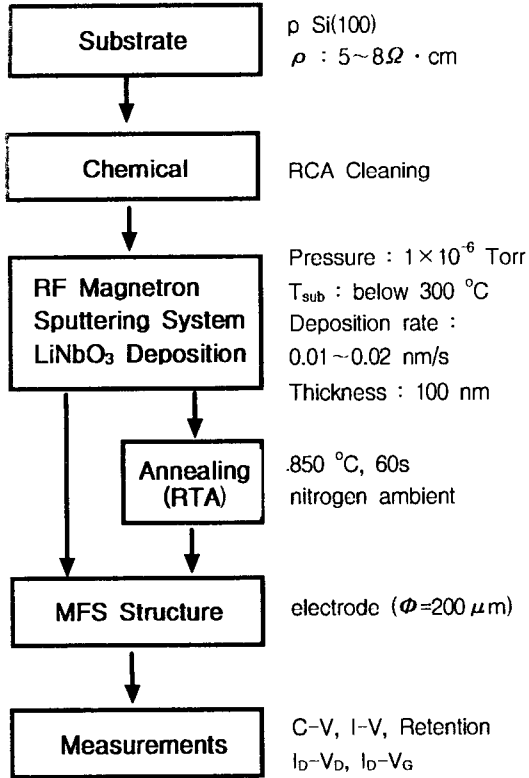


그림 1. 산화물계 강유전체인 LiNbO<sub>3</sub>를 이용한 MFS 디바이스의 제작 순서도.

Fig. 1. Flow chart of MFS devices fabrication using ferroelectric oxide LiNbO<sub>3</sub>.

그림 1은 산화물계 강유전체 LiNbO<sub>3</sub>를 이용한 MFS 디바이스의 제작 순서도를 나타낸 것이다. 디바이스 제작에 관련된 내용은 보고된 논문<sup>3)-4)</sup>에 상세히 기술되어 있으며, 참고로 본 실험에 사용된 시료에 대해서만 기술하면, 칩 전체의 크기는 10 mm × 10 mm이다. 이 시료는 12개의 MFSFET와 계면 특성 측정용 MFS-Capacitor 12개로 구성되어 있다. FET에 있어서 게이트의 길이 L과 게이트 폭 W는 각각 50 μm, 500 μm이다. 이렇게 만들어진 디바이스의 특성 평가에는 Precision Semiconductor Parameter Analyzer(HP4156A)를 사용하였다.

### 2.2 MFS 디바이스의 특성

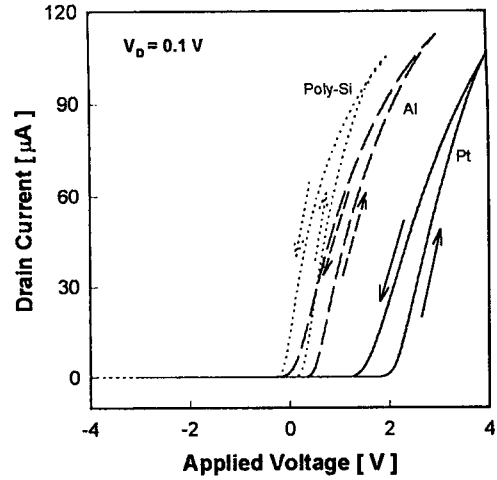


그림 2. 게이트 전극 변화에 따른 선형영역에서의 n-채널 MFSFET의 드레인 전류-게이트 전압특성.

Fig. 2.  $I_D$ - $V_G$  characteristics of n-channel LiNbO<sub>3</sub>/Si(100) MFSFET's using three different gate electrodes for linear region.

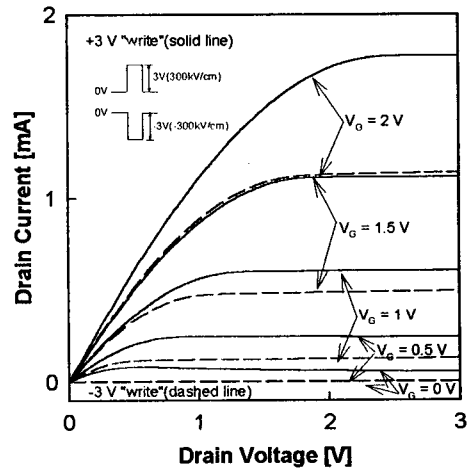


그림 3. Al 전극을 사용한 MFSFET의 드레인 전류-드레인 전압 특성.

Fig. 3. The  $I_D$ - $V_D$  characteristics of the MFS-FET using Al electrode.

그림 2는 게이트 전극 변화에 따른 선형영역에서의 n-채널 MFSFET의 선형영역( $V_D=0.1V$ )에서의 드레인 전류-게이트 전압( $I_D-V_G$ ) 특성을 보인 것이다.  $LiNbO_3$  박막의 강유전성으로 인하여 히스테리시스 특성이 관측됨을 확인할 수 있으며, 이는 비휘발성 메모리 동작에 적용할 수 있는 가능성을 보인 것이라 할 수 있다. 그래프로부터 산출한 전자의 전계효과 이동도는 Pt 전극이  $370 \text{ cm}^2/V \cdot s$  이고, Al과 poly-Si이 각각  $420 \text{ cm}^2/V \cdot s$ ,  $530 \text{ cm}^2/V \cdot s$  이었으며, 상호 컨덕턴스는 Pt 전극이  $0.13 \text{ mS/mm}$ , Al과 poly-Si이 각각  $14 \text{ mS/mm}$ ,  $0.19 \text{ mS/mm}$  이었다. 또한 각각의 게이트 전압 swing 은  $170 \text{ mV/decade}$ ,  $130 \text{ mV/decade}$ ,  $120 \text{ mV/decade}$ 였다

그림 3은 Al 전극을 사용한 FET의 드레인 전류-드레인 전압 ( $I_D-V_D$ ) 특성을 보인 것이다. 실선과 점선은 각각 게이트에  $+3V$  및  $-3V$ 의 write 전압을 1초 동안 인가한 후 측정된 전류-전압 곡선이다. 게이트 전압은  $0V$ 에서  $2V$ 까지  $0.5V$  step이다. 특히,  $V_D$ 가  $3V$ 에서 write, read 전압을 각각  $+3V$ ,  $0.5V$ 를 인가한 경우, 드레인 포화전류  $I_{DS}$ 는  $250 \mu A$  (ON상태)이었고, 반면  $-3V$ ,  $0.5V$ 를 인가한 경우에는  $20 \text{ nA}$  (OFF상태)이었다. 즉, read 전압  $0.5V$ 에서 ON상태( $250 \mu A$ )의 드레인 전류는 OFF상태 ( $20 \text{ nA}$ )의 전류보다 약 4 order 정도 증가했음을 알 수 있다. 이것은 같은 read 전압  $0.5V$ 에 대해서 미리 인가한 write 전압의 극성을 바꿈으로써 강유전체  $LiNbO_3$  박막의 분극이 반전되어 소스-드레인 간의 채널이 ON에서 OFF로 변했음을 의미한다. 이것은 제작한 MFSFET가 메모리로서 동작하는 것을 의미하는 것이다. 또한, 이 결과에서는 write 전압이  $\pm 3V$ 로 낮은 전압에서 구동시킬 수 있었던 바, 이는 저 전력 회로에 응용 가능성이 있음을 의미한다.

그림 4는 Pt 전극을 사용한 FET의 드레인 전류-드레인 전압 ( $I_D-V_D$ ) 특성을 보인 것이다. 게이트에  $+4V$  및  $-1V$ 의 write 전압을 1초 동안 인가한 후 측정된 전류-전압 곡선이다. 게이트 전압은  $1.5V$ 에서  $3V$ 까지  $0.5V$  step이다. 특히,  $V_D$ 가  $4V$ 에서 write, read 전압을 각각  $+4V$ ,  $1.5V$ 를 인가한 경우, 드레인 포화전류  $I_{DS}$ 는  $20 \mu A$  (ON상태)이었고, 반면  $-1V$ ,  $1.5V$ 를 인가한 경우에는  $20 \text{ nA}$  (OFF상태)이었다.

그림 5는 poly-Si 전극을 사용한 FET의 드레인 전류-드레인 전압 ( $I_D-V_D$ ) 특성을 보인 것이다. 게이트에  $+3V$  및  $-4V$ 의 write 전압을 1초 동안 인가한 후 측정된 전류-전압 곡선이다. 게이트 전압은  $-1V$ 에서  $0V$ 까지  $0.5V$  step이다. 이 전극의 경우에는 게이트 leakage가 다른 전극에 비해 큼을 알 수 있다.

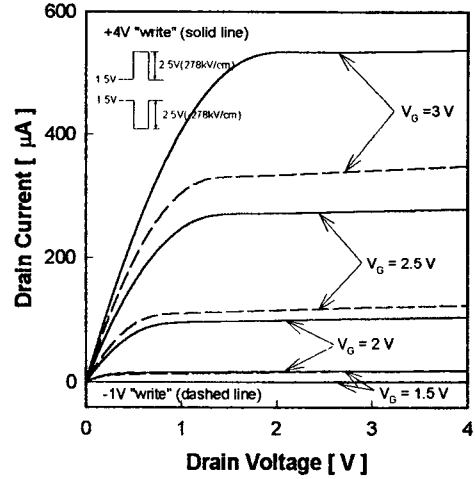


그림 4. Pt 전극을 사용한 MFSFET의 드레인 전류-드레인 전압 특성.

Fig. 4. The  $I_D-V_D$  characteristics of the MFS-FET using Pt electrode.

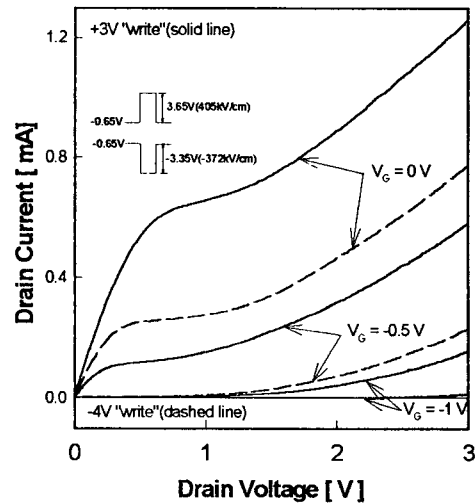


그림 5. Poly-Si 전극을 사용한 MFSFET의 드레인 전류-드레인 전압 특성

Fig. 5. The  $I_D-V_D$  characteristics of the MFS-FET using poly-Si electrode.

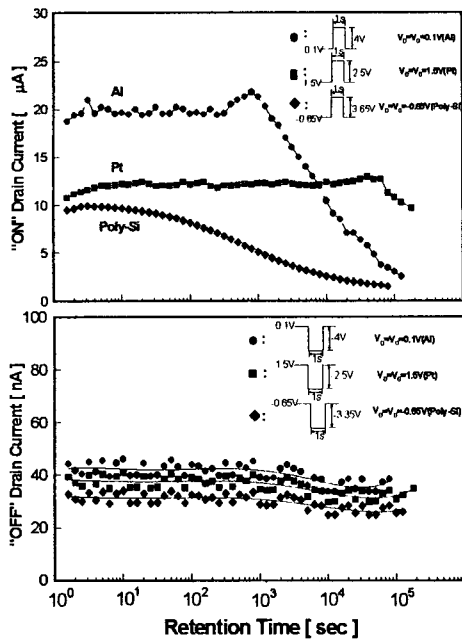


그림 6. 서로 다른 3개의 전극을 사용한 FET에 대한 드레인 전류의 시간 의존성.

Fig. 6. The drain current dependence with time of the FETs using three different electrodes.

그림 6은 서로 다른 3개의 전극을 사용한 FET에 대한 드레인 전류의 시간 의존성, 즉 retention 측정 결과를 보인 것이다. 펄스를 1초 동안 인가한 후 시간이 경과함에 따라 드레인 전류의 변화를 알아보기 위한 측정이다. 그림 2의 드레인 전류-게이트 전압( $I_D$ - $V_G$ ) 특성 곡선으로부터 "write" 전압의 reference 전압을 잡아 ON상태와 OFF상태를 측정하였다. Al, Pt, poly-Si 전극 각각에 있어서의 reference 전압은 0.1V, 1.5V, -0.65V이다. FET의 게이트에 인가한 "write" 전압을 전계로 환산하면 Al전극이  $\pm 400\text{kV/cm}$ , Pt전극이  $\pm 278\text{kV/cm}$ , poly-Si 전극이 약  $\pm 400\text{kV/cm}$ 이다. 결과적으로 OFF 상태에서의 드레인 전류의 변화는 세 가지 전극 모두에서 초기값과 큰 차이가 없는 일정한 값이 유지되었다. 반면 ON 상태에서는 Al 전극이나 poly-Si 전극의 경우에는 시간이 경과함에 따라 드레인 전류가 큰 폭으로 감소하는 경향을 확인할 수 있었고, Pt 전극의 경우에는 2일 동안 측정된 결과가 초기 값과 거의 일치하는 우수한 retention 특성이 확인되었다. 현재 정확한 원인은 연구 중에 있으며 게이트 leakage를 줄이는 방법 등에 의해 앞으로 특성 개선의 가능성이 있는 것으로 판단된다.

### 3. 결론

LiNbO<sub>3</sub> 강유전체 박막을 이용한 FET를 제작하여 그 전극의존성을 논의하였다.  $I_D$ - $V_G$  그래프의 선형 영역으로부터 산출한 전자의 전계효과 이동도는 Pt 전극이  $370\text{ cm}^2/\text{V}\cdot\text{s}$  이고, Al 전극과 poly-Si 전극이 각각  $420\text{ cm}^2/\text{V}\cdot\text{s}$ ,  $530\text{ cm}^2/\text{V}\cdot\text{s}$  이었다. 드레인 전류의 시간 의존성, 즉 retention 측정 결과는 OFF 상태에서의 드레인 전류는 세가지 전극 모두에서 초기값과 시간 경과에 따른 전류값이 거의 일치하였으나, ON 상태에서는 Al 전극이나 poly-Si 전극의 경우에는 시간이 경과함에 따라 드레인 전류가 큰 폭으로 감소하는 경향을 확인할 수 있었고, Pt 전극의 경우에는 2일 동안 측정된 결과가 초기 값과 거의 일치하는 우수한 retention 특성이 확인되었다. 현재 정확한 원인은 연구 중에 있으며 게이트 leakage를 줄이는 방법 등에 의해 앞으로 특성 개선의 가능성이 있는 것으로 판단된다.

### 감사의 글

본 연구는 한국전자통신연구원의 연구비 지원을 받아 수행되었습니다.

### 참고 문헌

1. S.-Y. Wu, "A New Ferroelectric Memory Devices, Metal-Ferroelectric-semiconductor Transistor", IEEE Trans. Electron Devices, Vol. ED-21, No. 8, pp. 499-504, Aug. 1974.
2. 이상우, 김광호, 이원중 "RF 스퍼터링법을 이용한 LiNbO<sub>3</sub>/Si 구조의 전기적 및 구조적 특성", 한국전기전자재료학회지, 11권, 2호, 1998
3. Kwang-Ho Kim, "Metal - Ferroelectric - Semiconductor (MFS) FET's Using LiNbO<sub>3</sub>/Si(100) Structures For Nonvolatile Memory Operation", IEEE Electron Device Letters, Vol. 19, No. 06, pp. 204-206, 1998
4. Kwang-Ho Kim, Sang-Woo Lee, "Properties of Lithium Niobate Thin Films By RF Magnetron Sputtering With Wafer Target", The 9th International Meeting on Ferroelectricity, Aug., 1997
5. Kwang-Ho Kim, Sang-Woo Lee, Jong-Sun Lyu, Bo-Woo Kim, Hyung-Joun Yoo, "Properties of lithium niobate thin films by RF magnetron sputtering with wafer target", Journal of the Korean Physical Society, Dec., 1997