

최대 CID를 지정할 수 있는 AAL2 스위치의 설계

양승엽^o 이정승 김장복

홍익대학교 전자공학과

전화 : (02) 333-6232 / 팩스 : (02) 320-1119

Design of a Max CID Assignable AAL2 Switch

Seung-Yeop Yang^o Jung-Seung Lee and Chang-Bock Kim

Department of Electronics Engineering, Hongik University

novice@korea.com,

oleejs@wow1.hongik.ac.kr

hoffnung@wow.hongik.ac.kr

ABSTRACT

This paper presents a hardware architecture of AAL(ATM Adaptation Layer) type 2 switch. The proposed architecture can assign and configure maximum AAL2 CID limit. AAL2 is the protocol which has been recommended by ITU-T and ATM-Forum for low bit rate delay sensitive services. The architecture assumes 155 Mbps STM-1/STS-3c physical interface, maximum VCC can be 64K connections. It can support maximum 16,384M AAL2 connections. For efficient use of peripheral memory, a concept of segment address was proposed. The proposed AAL2 switch hardware architecture can be used in ATM network as a standalone server or embedded module in a ATM switching system.

1. 서론

ATM 기술의 발달로 ATM 망이 상용화 되었다. 또한 VTOA(Voice Telephony Over ATM), IMT-2000(International Mobile Telecommunications in the year 2000)등의 서비스를 위하여 AAL2^[1]가 권고 되었으며 그 처리를 위하여 여러 연구가 진행되었다.^{[2][3][4][7][11][13]} 이에 본 연구는 기존 ATM 망의 바탕 위에 AAL2 서비스를 지원하기 위한 AAL2 스위치의 하드웨어 구조를 제안한다. 2 절에서는 표준화 및 개발 동향을 3 절에서는 AAL2 스위치 기능 요구 및 구성을 4,5 절에서는 AAL2 스위치 수신부, 송신부의 구조를 제시하고 6 절에 결론을 맺는다.

2. 표준화 및 개발 동향

ATM 망 기반 위의 음성 서비스를 위하여 I.363.1 에 권고된 AAL1 이 최근까지 VTOA 서비스의 AAL 로 사용되어 왔다. 그러나 AAL1 은 패킷화된 음성 서비스를 지원하기 위해서는 여러 단점들이 지적되었다.^[6] 이에 대한 대안으로 ITU-T 와 ATM-Forum VTOA 그룹은 새로운 AAL 을 제시하게 되고 그것이 바로 I.363.2 로 권고된 AAL2 이다.^[7]

그러한 AAL2 의 ATM 망 내 서비스를 위해서는 AAL2 스

위치가 필요하게 되었다.^{[8][9]} AAL 계층의 스위치에 대한 연구는 기존 AAL3/4 의 스위치^[14]로 거슬러 올라갈 수 있다. 국내에서도 90 년대 중반 AAL3/4 를 이용한 비연결형 서버의 연구가 전자 통신 연구원을 중심으로 활발히 진행^{[20][21][22]}되었으나 AAL5 의 등장으로 AAL3/4 는 몰락하게 되고 AAL 계층의 스위치 기능에 대한 연구도 쇠퇴하였다.

IMT-2000 의 등장과 함께 전송, 교환 기술로 ATM 기술이 요구되어졌고 그 서비스를 위한 프로토콜로 AAL2 가 권고^[18]됨에 따라 다시 AAL 계층 스위치 연구 필요성이 대두되었다.

3. AAL2 스위치 기능 요구 및 구성

3.1 기능 요구 사항

2 절의 권고 및 표준을 참조하여 다음과 같은 시스템 요구 사항을 제시한다.

3.1.1 물리층 및 ATM 계층

물리층은 I.432.2 에 권고된 STM-1(155.52 Mbps) 으로 접속하며 ATM 계층과는 UTOPIA(Universal Test and Operation Physical Interface for ATM) Level 1^[17]으로 접속한다. 이는 독립적인 시스템으로 AAL2 스위치가 구현될 때이며, ATM 스위치 내에 내장^[12]될 때는 생략 가능하다.

3.1.2 AAL2 계층

AAL2 계층은 I.363.2 의 CPS(Common Part Sublayer) 계층 처리, AAL2 CID Translation, Output ATM Cell Header Translation 등의 기능을 처리한다.

3.1.3 사용자 인터페이스

사용자가 원하는 가상 연결을 설정, 해지할 수 있어야 하며, 통계 정보를 사용자에게 제공 또는 저장할 수 있도록 한다.

3.2 구성

본 연구의 프로토콜 참조 모델은 그림 1과 같으며 설계 대상은 AAL2 CPS 계층 및 스위치 처리부이다.

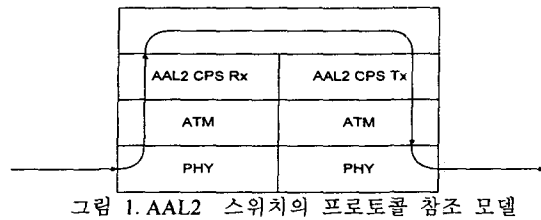


그림 1. AAL2 스위치의 프로토콜 참조 모델

본 연구의 전체 시스템 구성은 다음과 같다. 물리 계층 처리부와 ATM 계층 처리부, AAL2 계층 처리부 및 스위치 처리부로 크게 나뉘며 ATM 교환 시스템 내부에 존재하게 되면 물리층과 ATM 계층 처리부는 생략 가능하다.

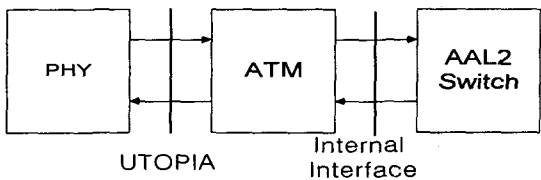


그림 2. AAL2 스위치 시스템의 구성

3.2.1 물리층 모듈

물리층은 1.432.2 155.52Mbps STM-1 기반 물리층의 권고를 따르는 물리층 프로세서를 사용하며 ATM 계층과는 UTOPIA Level 1으로 접속한다.

3.2.2 ATM 모듈

ATM 계층 처리를 위하여 I.610^[16], I.371^[15]에 권고된 OAM(Operation And Maintenance)의 종단, Traffic Management, Ingress Connection Identification(Compression), Egress Connection Identification(Expansion)등을 수행^[19]할 수 있으며 AAL2 계층 처리 모듈 및 물리층 모듈과 정합한다.

3.2.3 AAL2 계층 처리 및 스위치 모듈

AAL2 스위치 모듈은 CPS-Packet 경계 식별, CID Translation, ATM ECI Translation, CPS-Packet Packing 등의 과정을 통하여 스위칭하게 된다.

4. AAL2 Switch 수신부

AAL2 스위치 수신부의 구조는 그림 3과 같이 수신 ATM 처리부, 수신 CPS-PDU 처리부, 수신 CPS-Packet 처리부로 나뉘며 그 기능은 다음과 같다.

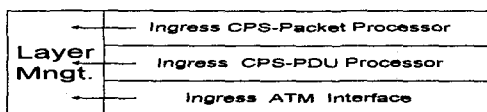


그림 3. AAL2 스위치 수신부의 구조

4.1 수신 ATM 계층 처리부

수신 ATM 계층 처리부는 ATM SAP(Service Access Point)을 통하여 수신되는 ATM-SDU를 수신 CPS-PDU 처리부로 전송한다. 이 때 ATM ICI(Ingress Connection Identifier)는 수신되는 ATM Cell Header의 VCI(Virtual Channel Identifier) Field를 이용한다. 이 ATM ICI는 수신 ATM-SAPI(Service Access Point Identifier)를 의미한다. 수신 Cell Format은 Internal Header가 삭제된 64 바이트 Cell Format을 사용한다. PTI(Payload Type Identifier)를 검사하여 수신 CPS-PDU 처리부로 전송하기에 부적절한 오삽입 Cell은 추출하여 LM(Layer Management) 처리부로 전송한다. 통계 정보로 Misinserted ATM-SDU Counter를 둔다.

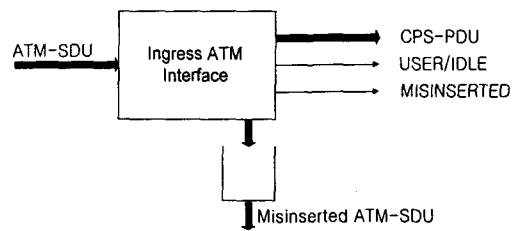


그림 4. 수신 ATM 계층 처리부

4.2 수신 CPS-PDU 처리부

수신 CPS-PDU 처리부는 수신 ATM 처리부로부터 CPS-PDU와 ATM ICI를 수신하여 STF(Start Field)에 대한 Parity 검사, SN(Sequence Number) 검사, CPS-PH HEC(Header Error Check)검사, Max_CPS-SDU_Length를 검사하고 수신된 ATM ICI를 이용하여 수신 CPS-Packet 처리부의 CPS-Packet 정보 Table Lookup을 위한 Segment Address를 찾아내어 CPS-Packet과 ATM ICI, Segment Address를 전송한다. 최대 CID 값이 고정이라면 이 Segment Address를 대신하여 ATM ICI를 전송하면 된다. 또한 CID를 검사하여 LM Packet을 LM 처리부로 전송한다. Packet 경계식별을 위해 ATM ICI 당 64 바이트 버퍼를 할당한다. 통계 정보로 CPS-PDU Counter, CPS-Packet Counter, LM Packet Counter, Max_CID_Range Violation Counter, Errored CPS-PDU Counter, Lost CPS-PDU Counter, Errored CPS-PH Counter, Max CPS-SDU Size Violation Counter 등을 둔다.

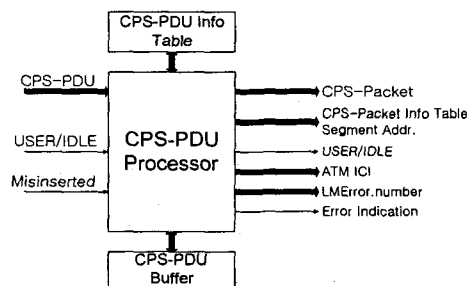


그림 5. 수신 CPS-PDU 처리부

4.3 수신 CPS-Packet 처리부

수신 CPS-Packet 처리부는 수신 CPS-PDU 처리부로부터 CPS-Packet을 수신하여 Max_SDU_Deliver_Length 검사, UUI(User-to-User Information) 검사를 행하고 수신된 Segment Address에 CID를 Offset 번지로 더하여 CPS-Packet 정보 Table을 Address 한다. Packet 정보 Table에는 CPS-Packet Counter, Max SDU Deliver Length Violation Counter, LM Packet Counter, Output CID, ATM ECI가 저장된다. 또 LM에게 전달될 error number를 수신하여 LM 처리부로 전송한다. LM Packet은 별도의 FIFO를 통하여 LM 처리부로 전송하게 된다.

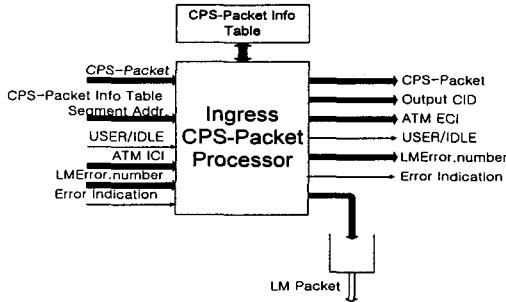


그림 6. 수신 CPS-Packet 처리부

4.4 스위치 처리부

스위치 처리부는 수신 CPS-Packet 처리부로부터 CPS-Packet, Output CID, ECI를 수신하여 Output CID translation을 수행하고 CPS-PH HEC를 다시 계산한 후 Egress CPS-Packet 처리부로 CPS-Packet과 ECI를 전송하게 된다.

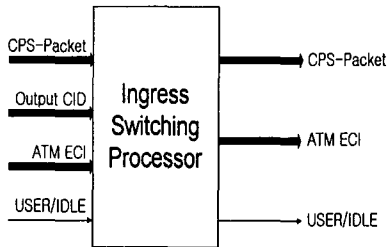


그림 7. 스위치 처리부

5. AAL2 스위치 송신부

AAL2 스위치 송신부의 구조는 그림 4와 같이 송신 CPS-Packet 처리부, 송신 CPS-PDU 처리부, 송신 ATM 처리부로 구성된다.

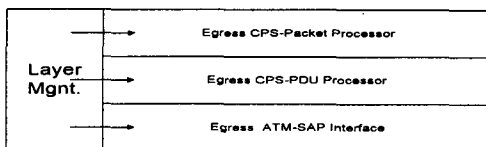


그림 8. AAL2 스위치 송신부의 구조

5.1 송신 CPS-Packet 처리부

스위치 처리부로부터 CPS-Packet과 ATM ECI를 수신하여 ECI에 해당하는 송신 CPS Packet 정보 Table의 Segment Address를 찾아낸다. 수신 CPS-PDU 처리부와 마찬가지로 최대 CID 값이 고정이라면 ATM ECI를 그대로 사용하면 된다. LM entity로부터 LM Packet을 수신하여 User Packet과 동일한 방법으로 송신 CPS-PDU 처리부로 전송한다. 송신 CPS-Packet Counter, 송신 LM Packet Counter를 둔다. CPS-Packet과 ATM ECI를 송신 CPS-PDU 처리부로 전송한다.

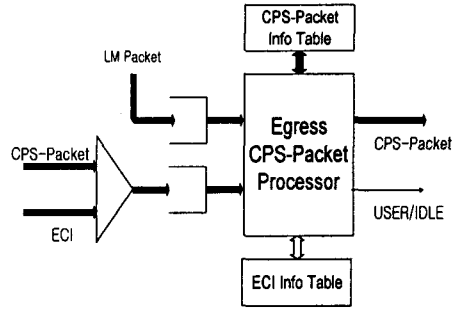


그림 9. 송신 CPS-Packet 처리부

5.3 송신 CPS-PDU 처리부

송신 CPS-PDU 처리부는 송신 CPS-Packet Buffer 관리부, CPS-PDU 제어부, Timer CU 관리부, CPS-PDU Emission Scheduler 등으로 구성된다.

5.3.1 송신 CPS-Packet Buffer 관리부

송신 CPS-Packet 처리부로부터 수신된 CPS-Packet을 수신된 ATM ECI의 해당 Buffer에 저장하고 그 ECI를 CPS-PDU Controller로 전송한다. ATM ECI 당 1 KB 이상의 CPS-Packet 버퍼를 할당한다. 송신 CPS-PDU 제어기로부터 처리불가의 응답을 받으면 재요구하게 된다.

5.3.2 송신 CPS-PDU 제어기

송신 CPS-PDU 제어기는 CPS-Packet Buffer 관리부로부터의 CPS-UNITDATA.request를 ATM ECI 형식으로 받는다. 또한 Timer CU 관리부로부터 특정 CPS-PDU 처리 Process에 대한 Timer CU expire Signal을 ATM ECI로 받아들이고 LM으로부터의 MAAL-SEND.request도 ATM ECI로 받아들인다. CPS-PDU STF를 생성한다. CPS-PDU가 완성되고 CPS-PDU Emission Scheduler로부터 MAAL-SEND.request를 수신하면 송신 ATM 처리부로 전송한다.

5.3.3 Timer CU 관리부

Timer CU 관리부는 송신 CPS-PDU 제어기의 요구에 따라 Timer CU의 set, reset, is_active command를 수신하여 활성, 비활성, timer의 상태를 보고하고 Timer CU가 expire되면 그 결과를 송신 CPS-PDU 제어기로 전송한다.

5.3.4 Tx CPS-PDU Emission Scheduler

CPS-PDU Emission Scheduler는 송신 CPS-PDU 제어기로부터 각 CPS-PDU 처리 프로세스의 상태 (IDLE, PART, SEND or FULL)와 하위 ATM 계층의 상태를 수신하여 CPS-PDU의 Emission Decision을 CPS PDU 제어기로 통보한다.

5.4 송신 ATM 처리부

송신 ATM 처리부는 송신 CPS-PDU 제어기로부터 ATM-SDU를 수신하여 하위 ATM 계층의 Cell Format에 따라 ATM Cell을 방출하게 된다. ATM 스위치 내의 내장형으로 쓰인다면 시스템 내부 정보를 나타내는 Overhead를 방출되는 ATM Cell에 앞삽입 또는 뒷삽입 방식으로 전송하게 된다. ATM LM으로부터 필요한 Cell을 수신하여 같이 전송하게 된다.

6. 결론

본 연구의 목적은 AAL2 스위치의 하드웨어 구조 설계에 있다. 이 AAL2 스위치 설계에 있어 사용자로 하여금 다양한 망 전개 정책에 따라 사용 가능한 AAL2 CID의 개수를 제한할 필요가 있으며, 이러한 사용자 요구를 충족시키기 위하여 AAL2 CPS 계층의 최대 CID를 사용자가 지정할 수 있는 구조에 초점을 맞추어 설계하였다. 추후 연구 분야로는 AAL2 성능 분석 등이 있다.

참고 문헌

[1] ITU-T, Recommendation I.363.2 : B-ISDN ATM Adaptation layer specification : Type 2 AAL, 1997.
 [2] Yoshihiro K, et al "Implementation of AAL2 for low bit-rate voice over ATM" Proc. world telecom congress, 1997.
 [3] Hiroshi S, et al "Large-scale VTOA switching node architecture" IEICE TRANS. COMMUN, 1999.
 [4] Goran E, et al "Applying ATM/AAL2 as a switching technology in third-generation mobile access networks" IEEE Communication Magazine, 1999.
 [5] 류만근 "음성과 데이터 통합에서의 ATM 전망", 네트웍타임즈, 1999.
 [6] Mike M and John O, "Adapting voice for ATM networks : An AAL2 tutorial", General DataComm, 1997.
 [7] Mike M and Keith M, "Adapting voice for ATM networks : A comparison of AAL1 versus AAL2", General DataComm, 1997.
 [8] "Voicing the case for ATM carrier backbones", General DataComm, 1997.
 [9] "Voicing the case for ATM value-added services", General DataComm, 1997.
 [10] 박태준, "AAL2 프로토콜의 구현 가능성 및 시장 경쟁력", B-ISDN 워크샵, 1998.
 [11] 추봉진, 김장복, "AAL type 2의 CPS 기능 구현", 대한전자공학회 춘계종합학술발표 논문집, 1999.
 [12] 이정훈, 이성창, "두개의 동적 할당 버퍼를 이용한 다중채널 AAL2 switch", 한국통신학회 하계종합학술발표회 논문집, 1999.
 [13] 최영훈 외 3명, "AAL-2 CPS의 설계 및 구현", 한국통신학회 하계종합학술발표회 논문집, 1999.
 [14] Duke P. Hong and Tatsuya Suda, " Architecture and design

of connectionless data service for a public ATM network", IEEE Infocom 93, 1993.
 [15] ITU-T, Recommendation I.371 : Traffic control and congestion control in B-ISDN, 1996.
 [16] ITU-T, Recommendation I.610 : B-ISDN operation and maintenance principles and functions, 1995.
 [17] ATM Forum, af-phy-0017 : UTOPIA Specification, Level 1, Version 2.01, 1994.
 [18] 정보통신부 정보통신 연구 개발 사업 결과, 8MR1101-01-2000P, "차세대 이동통신 기반 기술 연구", 1998
 [19] PMC-Sierra, Inc., PMC-971154, "SUNI ATM Layer Solution", 1999
 [20] 전병천의 1인, "ATM 망에서 비연결형 서버를 이용한 IP 라우팅", 한국 정보 과학회 가을 학술발표 논문집, 1996
 [21] 윤영상의 2인, "다중 비연결형 서버 제어 관리 소프트웨어의 설계와 구현", 한국 통신학회 하계종합학술발표회 논문집, 1996
 [22] 전병천의 1인, "비연결형 서버 망에서 IP 멀티캐스트 지원 방법", 한국 정보 과학회 봄 학술 발표 논문집, 1997

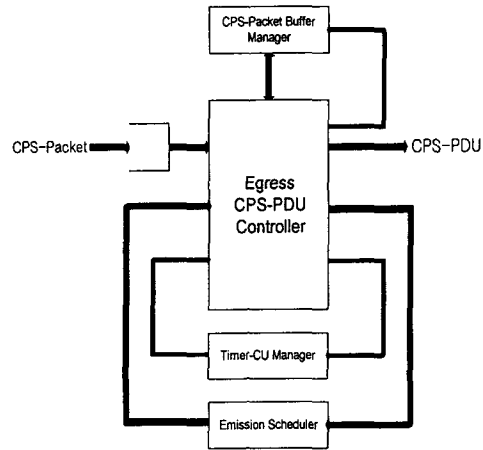


그림 10. 송신 CPS-PDU 처리부

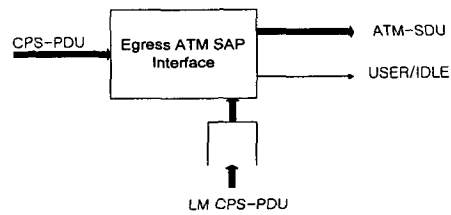


그림 11. 송신 ATM 처리부