

# IMT-2000 단말기용 Dual PLL 설계 및 제작

°이원희\* · 박인식\*\* · 황치전\*\* · 이규복\*\* · 박규호\*\* · 박종철\*\*

\*건국대학교 전자·정보통신공학과, \*\*전자부품연구원

Tel. 02-450-3208/ Fax. 02-3437-5235

blue@kkucc.konkuk.ac.kr

## Design and Fabrication of Dual PLL for IMT-2000 Cellular Phone

°W. H. Lee\* · I. S. Park\*\* · C. J. Hwang\*\* · K. B. Lee\*\* · K. H. Park\*\* · J. C. Park\*\*

\*Dept. of Electronics, Information & Communication Eng., Konkuk University, \*\*Korea Electronics Technology Institute

Tel. 02-450-3208/ Fax. 02-3437-5235

blue@kkucc.konkuk.ac.kr

### Abstract

This paper describe the design and measurements of dual PLL for IMT-2000 cellular phone. As a result, dual PLL was well-operated in the RF frequency ranges of 2300 ~ 2360MHz and IF frequency of 380MHz. The output power of -4.28 dBm, phase noise of -107.66dBc/Hz at 100kHz frequency offset, lock time of 675.6  $\mu$ s were obtained at 2330MHz. The output power of -4.78 dBm, phase noise of -115.28dBc/Hz were also obtained at 380MHz.

### I. 서론

이동 무선 통신은 1세대인 아날로그 방식(FDMA)을 거쳐 2세대 이동 통신인 디지털 방식으로 발전해 왔다. 우리 나라에서도 PCS(Personal Communication Service)가 1998년부터 서비스를 시작하여 현저한 발전을 보이고 있다. 그러나 PCS는 지역, 또는 국가간의 서로 다른 무선 접속 규격으로 인해 한 지역에서 사용하고 있는 무선 단말기를 다른 지역에서 사용할 수 없는 단말이동성(Roaming)의 문제와 데이터 전송률이 8-13Kbps정도에 불과하여 영상 등의 고속 데이터의 전송이 불가능하다는 단점이 있다. 따라서, 이러한 문제점을 해결할 수 있는 차세대 이동 통신 서비스가 절실히 요구되고 있다. IMT(International Mobile Telecommunication)-2000은 차세대 이동 통신 서비스

요구를 만족하는 세계적인 단말이동성 및 2Mbps의 광대역 데이터 서비스를 포함한다.

본 논문에서는 IMT-2000 단말기의 RF 및 IF 부에 안정된 신호를 공급하기 위한 Dual-PLL (Phase Locked Loop)의 설계, 제작 및 특성측정에 대하여 기술하였다.

### II. PLL 이론

PLL은 발진기의 출력과 입력 신호의 위상차가 일정하게 되도록 피드백 제어를 하는 발진기로서 일종의 부궤환 회로이다. 즉, 입력신호  $V_i$ 와 주파수와 위상이 똑같은 신호  $V_o$ 를 출력하는 발진기이다<sup>(1),(2)</sup>.

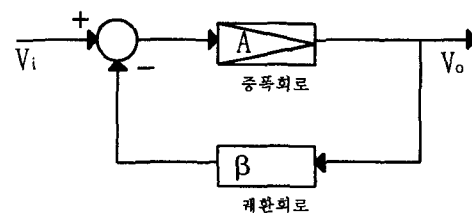


그림 1. 부궤환의 기본 블록도

그림 1은 부궤환의 기본 블록도이다. 증폭기에서 A 배된 출력신호는 부하를 구동함과 동시에 궤환회로를 통하여 입력신호에 감산되어 증폭기의 입력으로 되고

있다. 따라서 식으로 나타내면, 식(1)과 같다.

$$(V_i - \beta V_o) \times A = V_o \quad (1)$$

이것을  $V_o$ 에 대해 풀면,

$$V_o = V_i \times \frac{A}{1 + A\beta} \quad (2)$$

이다. 이때  $A\beta$ 가 1보다 충분히 크면,

$V_o = V_i \times \frac{A}{A\beta} = V_i \times \frac{1}{\beta}$ 로 되고 출력  $V_o$ 는  $V_i$ 의  $1/\beta$ 로 표시되며, A의 값과 관계가 없어진다.

일반적으로 A는 트랜지스터 등 능동소자에 의해 결정되고 있기 때문에 주위온도, 전원전압, 그리고 부하 등의 변동에 의해 특성이 변화하기 쉽고, 비선형인 요소도 포함하고 있다. 이에 대하여  $\beta$ 는 저항으로 구성되므로, 특성이 안정되고 비선형의 요소도 극히 적다. 부캐환을 사용함으로써 회로의 특성이 안정적인  $\beta$ 에 의해 결정되므로, 이득은 안정적이고 일그러짐은 적어진다<sup>[1]</sup>.

그림 2에는 본 논문에서 사용한 펄스 스왈로 방식을 이용한 PLL의 블록도를 나타내었다. 펄스 스왈로 방식은 Prescaler 사용에 의하여 비교 주파수  $f_R$ 이 작아짐으로 인해 Noise 성분이 증가하는데, 이를 방지하기 위해 Prescaler 방식으로 듀얼 모듈러스(Dual Modulus) 방식을 쓰는 것이다. 이 방식은  $f_R$ 을 낮추지 않아도 Noise를 제거할 수 있는 장점이 있다. 그 최종 주파수는 식(3)과 같다.

$$f_{vco} = f_R \cdot [(P+1) \cdot A + P \cdot (N-A)] \\ = f_R \cdot ((P \cdot M) + A) \quad (3)$$

여기서, P: 듀얼 모듈러스 Prescaler 값, N: 프로그램 카운터 값, A: 스왈로 카운터 값을 나타낸다<sup>[2]</sup>.

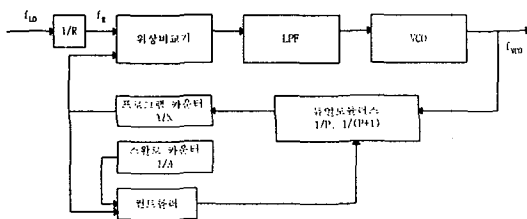


그림 2. 펄스 스왈로 방식을 이용한 Dual- PLL

### III. Dual PLL의 회로설계 및 제작

#### 1) 회로 설계

본 논문에서 구성한 IMT-2000 단말기의 블록도를 그림 3에 나타냈다. 안테나를 통하여 수신된 2110 ~

2170MHz의 주파수는 저잡음 증폭기, SAW Filter, 주파수 혼합기를 통하여 190MHz의 IF 주파수로 하향변환되고 IF SAW Filter 및 AGC 증폭기 및 복조기를 통하여 Baseband로 입력된다. 또한 송신부는 변조기를 통과한 190MHz의 주파수는 주파수 혼합기를 통하여 1920 ~ 1980MHz로 상향변환되어 RF SAW Filter 및 전력증폭기를 통하여 송신된다<sup>[4],[5],[6]</sup>.

본 논문의 Dual PLL은 2300 ~ 2360MHz의 위상이 맞춰진 RF LO 주파수를 발생시켜 RF 주파수의 상향 및 하향 주파수를 결정하고, 380MHz의 IF LO 주파수를 발생시켜 일정한 스텝으로 송수신채널을 할당하도록 설계하였다. 표 1에 IMT-2000용 Dual PLL의 사양을 나타냈다.

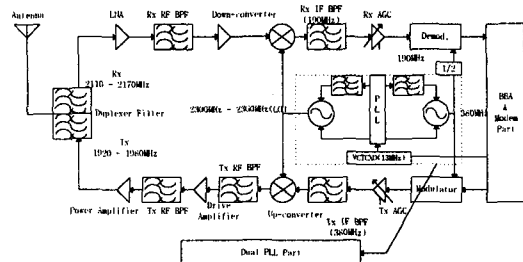


그림 3. IMT-2000 RF 모듈 블록도

표 1. Dual PLL의 사양

항 목	사 양	단 위	
RF VCO	주파수 범위	2300 ~ 2360	MHz
	출력레벨	> -5	dBm
	위상잡음	-100	dBc/Hz (100kHz offset)
	Lock Time	< 1	ms
IF VCO	주파수 범위	380	MHz
	출력레벨	> -5	dBm
	위상잡음	-100	dBc/Hz (100kHz offset)
VCTCXO	13	MHz	

#### 가. Dual 주파수 합성기

본 논문에서는 2300~2360MHz와 380MHz 모두 locking이 가능한 National사의 LMX2350 Dual 주파수 합성기 IC를 이용하였고, 정확함을 요하는 기준 clock 으로는 일본전과공업주식회사의 13MHz VCTCXO를 이용하였다. 주파수합성기 IC의 입력전압(Vcc)은 2.7V에서 5.5V의 범위를 갖고, 3V 동작전압에서 6.75mA의 낮은 전류를 소비한다. 주파수합성기의 입력전압은

VCO단의 tuning 전압의 안정도와 관계가 있기 때문에 Regulator를 거친 전압을 사용하는 것이 좋고, 공급전압의 결정에 있어서도 VCO의 가변 범위에 맞도록 선택하여야 한다<sup>13)</sup>.

나. VCO

① RF-VCO

2300MHz에서 2360MHz의 주파수 범위를 갖는 RF-VCO는 ALPS사의 SMD 타입 UCVP3X182A를 사용하였다. Vcc는  $3 \pm 0.1V$ 를 갖고, 제어전압은 0.5~2.5V를 갖는다.

② IF-VCO

380MHz의 주파수를 갖는 IF-VCO는 자체 제작한 것을 사용하였다. 그림 4는 설계한 IF-VCO의 회로도이다.

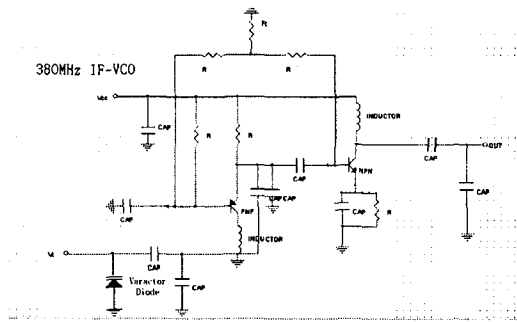


그림 4. IF-VCO의 회로도

다. Loop Filter

Loop Filter는 PLL과 VCO사이에 위치하며 PLL의 위상잡음 및 Lock Time을 결정한다. 본 논문에서는 그림 5와 같은 3차 Loop Filter를 사용하였으며, PLL과 VCO 양쪽에 최대한 가깝게 배치하여 외부로부터 다른 신호가 선로상에 흘러들어가 locking을 방해하지 않도록 배치하였다.

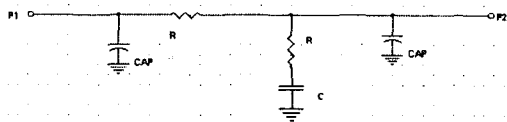


그림 5. Loop filter

실제 완료된 IMT-2000용 Dual PLL의 회로도를 그림 6에 나타냈다.

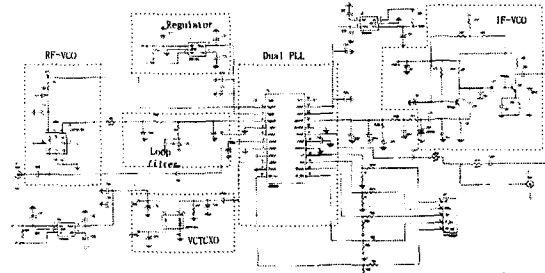


그림 6. Dual PLL 회로도

2) 제작

설계된 회로도를 바탕으로 Dual PLL을 제작하였다. 제작에 쓰인 PCB기판은 유전율 4.8, 두께 1mm, 동박두께 1oz 인 양면 에폭시를 사용하였다. 그림 7에는 실제 제작한 Dual PLL의 시제품을 보였다.



그림 7. PLL 시제품 사진

IV. 특성측정 및 평가

Dual PLL의 특성 측정 및 평가를 하기 위해 출력 레벨, Locking time, Phase Noise를 측정하였다. 출력 레벨 및 Phase Noise의 측정을 위해 HP 8596E Spectrum Analyzer 장비를 이용하였고, Locking time의 측정을 위해 HP53310A Modulation Domain Analyzer를 이용하였다.

Dual PLL에서는 RF LO(2.3~2.36GHz)주파수와 IF LO(380MHz) 주파수를 생성한다. 표 2와 그림 8, 그림 9, 그림 10은 주파수특성, 출력 레벨 및 Locking time 측정결과이고, 표 3은 위상 잡음 특성 측정 결과이다.

특성측정결과를 설계사양과 비교하여 표 2에 나타냈으며 실제 사양을 만족함을 확인할 수 있다.

표 2. 특성측정 결과

항 목	특성측정	단 위	
RF VCO	주파수 범위	2240 ~ 2425	MHz
	출력레벨	-4.28	dBm
	위상잡음	-107.66	dBc/Hz (100kHz offset)
	Lock Time	675.6	$\mu$ s
IF VCO	주파수 범위	378 ~ 388	MHz
	출력레벨	-4.78	dBm
	위상잡음	-115.28	dBc/Hz (100kHz offset)
VCTCXO	13	MHz	

표3. Dual PLL의 위상잡음 특성

offset frequency	RF LO	IF LO
	2330MHz	380MHz
1kHz	-63.9dBc/Hz	-62.84dBc/Hz
10kHz	-73.454dBc/Hz	-84.212dBc/Hz
100kHz	-107.66dBc/Hz	-115.28dBc/Hz
1MHz	-124.95dBc/Hz	-137.83dBc/Hz

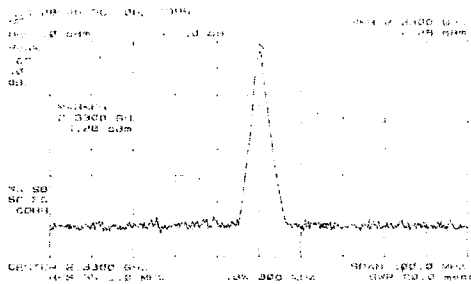


그림 8. RF LO(2.33GHz) 신호

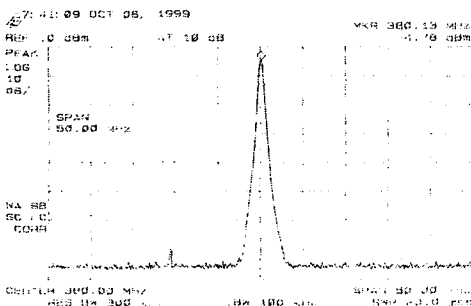


그림 9. IF LO(380MHz) 신호

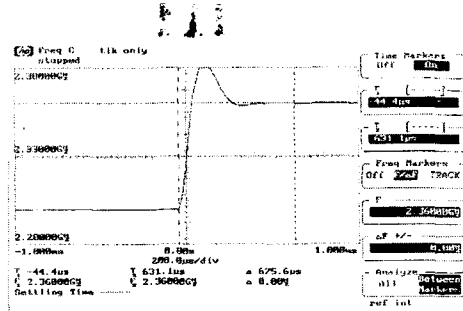


그림 10. RF LO Lock time 측정

### V. 결론

본 논문에서는 IMT-2000 RF 모듈의 송수신부에 신호를 공급하여 송수신 채널을 할당해주는 Dual PLL의 설계, 제작 및 특성측정을 수행하였다. 제작된 PLL은 RF와 IF 동작주파수에서 원활히 동작하였으며, 2330MHz의 RF 주파수에서 출력레벨 -4.28dBm, 위상잡음 -107.66dBc/Hz, Lock time 675.6 $\mu$ s의 특성을 나타냈고, 380MHz의 IF 주파수에서 출력레벨 -4.78dBm, 위상잡음 -115.28dBc/Hz의 우수한 특성을 나타냈다.

본 연구 결과는 현재 전세계적으로 가장 관심이 집중되고 있는 IMT-2000 RF 모듈에 적용이 가능하리라 판단되며, 상용화에 적합하도록 MCM-C 기술을 이용하여 소형화 개발을 수행할 계획이다.

### 참고문헌

- [1] Ulrich L. Rohde, "Digital PLL Frequency Synthesizer Theory and Design", Prentice-Hall Inc., 1983
- [2] Vadim Manassewitsch, "Frequency Synthesizer Theory and Design", John Wiley & Son Inc., 1980
- [3] "Dual PLL IC LMX2350 Data Sheet", National Semiconductor
- [4] Stephen A. Mass, "Nonlinear Microwave Circuits", Artech House, Inc., 1988
- [5] G. D. Vendelin, "Microwave Circuit Design using Linear and Nonlinear Techniques, John Wiley & Sons, 1990
- [6] Guillermo Gonzalez, "Microwave transistor amplifier analysis and design", Prentice-Hall, Inc., 1984

※ 본 연구는 정보통신부에서 수행한 선도기반기술 개발사업의 일환으로 수행되었습