

# 이중루프 PLL을 이용한 IMT-2000용 저위상잡음 주파수합성기의 설계 및 제작

김광선(金洸宜), 최현철  
경북대학교 전자공학과

## Design and Fabrication of Low Phase-Noise Frequency Synthesizer using Dual Loop PLL for IMT-2000

Kwang Seon Kim, Hyun Chul Choi  
School of Electronics Kyungpook National University

### Abstract

In this paper, frequency synthesizer that can be used in IMT-2000 was designed and fabricated using dual loop PLL(Phase Locked Loop). For improving phase noise characteristic Voltage Controlled Oscillator was fabricated using coaxial resonator and eliminated frequency divider using SPD as phase detector and increased open loop gain. Fabricated frequency synthesizer had 1.82GHz center frequency, 160MHz tuning range and  $-119.73\text{dBc/Hz}$  low phase noise characteristic.

### I. 서론

기존의 이동 통신 서비스는 여러 가지 제약으로 인하여 언제 어디서나 통신을 하는데 어려움을 받게 되었다. 따라서 하나의 단말기로 전 세계어디에서나 누구에게나 음성, 데이터, 화상 등의 정보를 모두 서비스하기 위한 차세대 이동 통신 기술로서 IMT-2000(International Mobile Telecommunication 2000) 기술이 대두되었다. 이를 위해서 1992년 ITU에서는 서비스 주파수 대역을 결정하였고 각 나라별로 표준을 정하고 제반 기술의 확보를 위해서 많은 연구가 진행되고 있다.[1]

이러한 시스템을 구현하는데 있어서 넓은 전력 조절 범위와 선형적인 전력 증폭, 높은 수신 감도등이 중요

한 요소이다. 높은 수신 감도를 얻기 위한 통신장비나 통신장비의 측정을 위한 계측장비의 개발을 위해서 실제 주파수를 발생시켜주는 고안정, 저위상잡음의 주파수합성기의 중요성이 대두되고 있다.

특히 W-CDMA를 사용하는 IMT-2000에서는 TDMA 방식과는 달리 빠른 Lock time보다는 위상잡음특성이 더 중요한 요소로 작용을 한다.

주파수 합성기는 직접합성방식과 간접합성방식, 직접 디지털 합성방식이 있는데 이 중에서 직접합성방식은 빠른 주파수 변화, 낮은 위상잡음, 작은 주파수 증가 간격 등의 이점이 있으나 크기가 크고 가격이 비싸며 원하지 않는 불요 신호의 발생 등의 단점이 나타나고 직접 디지털 방식은 작은 크기, 낮은 소비전력의 이점이 있으나 GHz대역에 사용이 부적합하다. 그러므로 PLL을 이용한 간접방식 주파수 합성기가 회로가 간단하고 경제적이며 우수한 잡음특성을 가지므로 널리 사용되고 있다. 그러므로 본 논문에서는 이중루프 간접방식을 통한 1.74GHz에서 1.89GHz대역의 저 위상잡음 주파수합성기를 구현하고자 한다.

### II. 주파수합성기의 원리와 위상잡음특성

PLL을 이용한 주파수 합성기는 그림 1과 같이 위상검출기, 분주기, 루프 필터, 전압제어 발진기 그리고 아날로그 방식일 경우에는 믹서 등으로 이루어져 있다. 위상검출기에서 기준주파수와 전압제어발진기의 분주된 신호와 위상을 비교해서 그 위상의 차에 비례하는

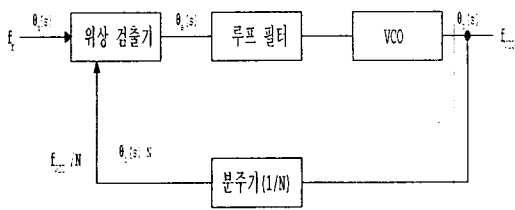


그림 1. PLL 주파수 합성기의 기본 구조  
Fig. 1 Basic structure of PLL Frequency Synthesizer

전압을 발생하고 루프필터를 통해서 고조파성분은 감쇠되고 직류 전압이 전압 제어 발진기로 들어가 출력 주파수( $f_{vco}$ )를 조정하게 된다. [2-4]

출력이 기준 주파수( $f_r$ )에 동기 되었을 때

$$f_{vco} = f_r N \quad (1)$$

와 같이 출력 주파수가 결정된다. 루프필터는 고조파성분의 제거 외에 Lock time, 위상잡음, 안정도 등과 밀접한 관계가 있는 블록으로 주파수 합성기의 특성에 큰 영향을 미친다.

PLL을 이용한 주파수 합성기의 잡음원은 기준주파수와 전압제어발진기의 위상잡음, 위상검출기의 잡음 등 세 가지로 구분되어진다. 이러한 잡음원이 합해서 출력에 나타나고 그 분포는 루프의 대역폭에 따라서 다르게 나타나게 되는데 그림2 에서와 같이 루프의 대역폭 내에서는 위상검출기의 특성에 영향을 받고 캐리어 주파수 근처에서는 기준주파수의 위상잡음에 영향을 받고 루프 대역폭 밖에서는 전압제어 발진기의 위상잡음에 영향을 받게 된다.[5]

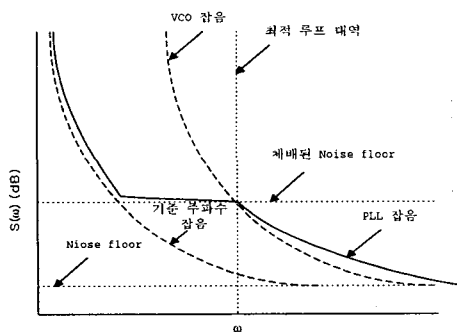


그림 2. 루프 대역폭과 PLL을 이용한 주파수합성기의 위상잡음의 관계

Fig. 2 The relationship between loop bandwidth and phase noise of frequency synthesizer using PLL

이러한 대역폭은 Lock time에도 영향을 미치므로 위상잡음과 lock time을 서로 고려해서 가장 적당한 대역폭을 선정하는 것이 중요하다.

그림 3은 주파수 합성기의 잡음원에 따른 출력의 위상 잡음을 계산하기 위한 모델이다.

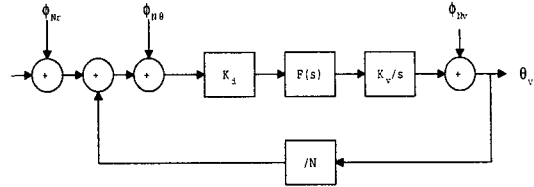


그림 3. PLL 주파수 합성기의 위상잡음 모델  
Fig. 3 Phasenoise model of PLL frequency Synthesizer

각각의 잡음원을 입력으로 하고 최종 출력단에서 전체 위상잡음( $\psi$ )을 나타내면 식 (2)과 같다.

$$\psi^2 = (\psi_{Nr}^2 + \psi_{Nd}^2) \left( \frac{[K_d K_v F(s)/s]}{1 + K_d K_v F(s)/s} \right)^2 + \frac{\psi_{Nv}^2}{(1 + K_d K_v F(s)/Ns)^2} \quad (2)$$

여기에서  $\psi_{Nr}$ 은 기준주파수의 입력 위상잡음을 나타내고  $\psi_{Nd}$ 과  $\psi_{Nv}$ 는 위상검출기의 입력 위상잡음과 전압 제어 발진기의 입력위상 잡음을 각각 나타낸다.

식 (2)에서 보면 위상잡음을 개선하기 위해서는 저 위상잡음의 기준주파수와 전압제어발진기를 사용하고 가능하면 분주기의 사용을 피해야 하며 회로의 개루프 이득을 크게 함으로서 위상잡음을 개선시킬 수 있다

### III. 제안된 이중루프 PLL 주파수 합성기

IMT-2000에서는 사용되는 대역은 기존의 통신대역에 비해 넓은 대역이므로 전 대역에서 사용할 수 있는 주파수합성기를 구현할 때 전압제어발진기에서 Q값이 큰 공진기의 사용이 어려우므로 위상잡음특성이 떨어지게 된다. 또 단일 루프방식의 주파수합성기에서는 넓은 locking range와 lock time의 제한으로 인해서 루프 대역폭에 의한 위상잡음의 개선은 한계가 있다. 따라서 본 논문에서는 기존의 디지털 간접 방식의 PLL과 간단한 형태의 아날로그 간접방식의 PLL을 결합함으로써 위상잡음의 특성을 개선 시키고자하였다.

이를 위해서 그림4에서와 같이 기준주파수와 주파수 변화를 조절하는 디지털 간접방식의 기준루프와 저 위상잡음의 안정된 출력 신호를 합성하는 아날로그 간접방식의 메인루프의 두 개의 루프로 구성하였다. 기준루프에서 180MHz대의 안정되고 저 위상잡음의 기준주파수를 만들고 메인루프에서는 GHz대에서 직접 위상비교가 가능한 SPD를 사용함으로써 분주기의 사용

을 없애고 루프 필터의 이득을 갖게 해서 위상검출기의 이득을 높이고 전압 대 출력주파수의 비가 큰 전압 제어 발진기를 설계함으로써 개루프의 이득을 높였다.

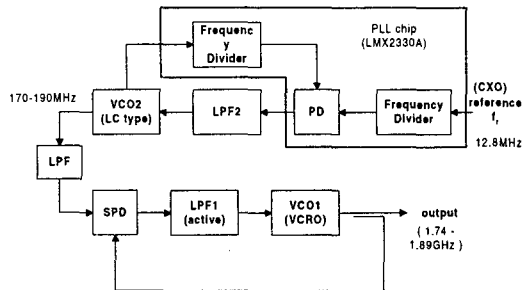


그림 4. 이중 루프 PLL 주파수 합성기  
Fig. 4 Dual loop PLL frequency synthesizer

#### IV. 제작 및 실험

본 논문에서는 IMT-2000 대역에서 송수신단의 LO로 사용할 수 있는 주파수 합성기를 송신, 수신대역에서 모두 사용 가능한 주파수 1740 - 1890MHz를 선택하여 설계하였다. 그림 5는 실제 제작된 주파수합성기의 모습을 나타낸다.

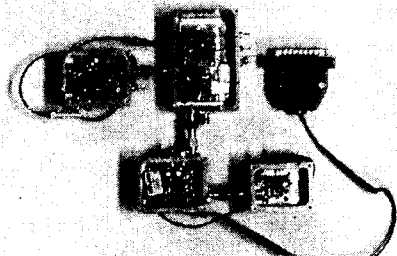
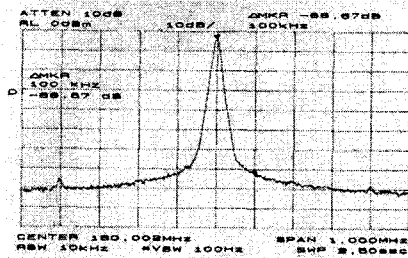


그림 5. 실제 제작된 주파수 합성기의 모습  
Fig. 5 Figure of Frequency Synthesizer fabricated

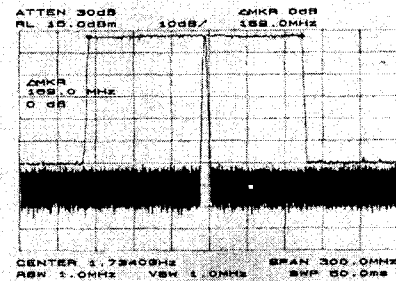
본 논문에서 설계된 기준루프 전압제어 발진기는 중심주파수가 182MHz이고 대역폭은 20MHz이다. 사용된 트랜지스터는 HP사의 AT41435를 이용하였고 바랙터는 Siemens사의 BB835를 이용하여 주파수 안정도가 높은 변형 클램프형태의 LC type 발진기를 제작하였다. SPD를 구동하기 위해서 17dBm 정도의 출력을 얻기 위해서 VHF용 증폭기를 출력단에 사용하였다.

기준루프에는 National Semiconductor사의 LMX2330A를 이용하여서 PLL을 구성하였고 기준 주파수는 12.8MHz TCXO를 사용하였다. 그림 6은 기준루프의 전압제어 발진기의 특성을 나타내고 그림 7은 PLL을 이용한 기준루프의 출력신호의 위상잡음을 나

타내고 있다. 그림에서와 같이 전압제어 발진기는 0-3.5V의 전압변화에 20MHz의 가변범위를 나타냈고 100kHz offset에서 -108.67dBc/Hz의 위상잡음을 보이며 PLL을 이용한 경우 -121.84dBc/Hz로 개선되어 나타났다.



(a) 위상 잡음 특성



(b) 주파수 가변 범위

그림 6. 기준루프의 전압제어 발진기 특성

Fig. 6 VCO characteristic of Reference loop

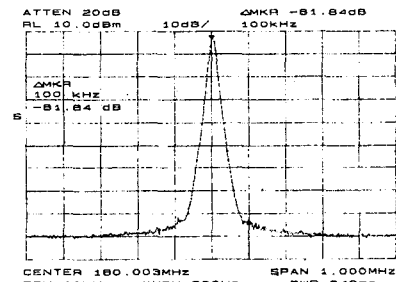


그림 7. 기준 루프 출력의 위상잡음

Fig. 7 Phase noise of reference loop output

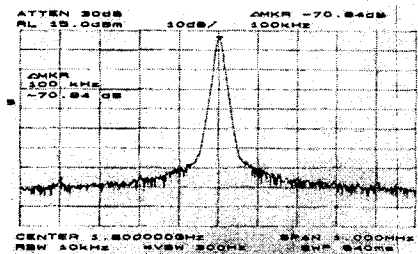
메인 루프의 위상 검출기는 수 GHz대에서 직접 위상비교가 가능한 SPD로서 Alpha사의 SPD 3471-12 칩을 이용하였고 루프필터에 사용된 증폭기는 저잡음 특성을 갖는 National Semiconductor사의 CLC426을 사용하였다. 저 위상잡음을 위해서 4차 루프 필터를 사용했고 루프대역은 250kHz로 적절한 값을 계산을 통해서 구했다.

메인루프의 전압제어 발진기는 Siemens사의 BFP

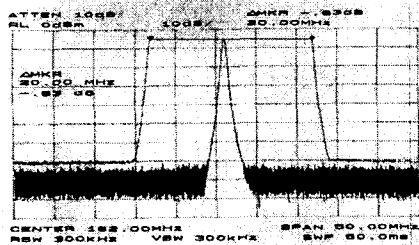
520 트랜지스터와 BBY550 바랙터를 사용하였고 공진기는 transtech의  $\lambda/4$  동축형 공진기를 이용하여 중심 주파수가 1.82GHz이고 대역이 160MHz이며 가변 전압은 0V에서 3V까지인 발진기를 설계하였다. 또 부하의 영향을 줄이기 위해서 Buffer Amp를 사용하였다.

SPD에 일정한 이득을 가지게 하고 출력으로 기준주파수 신호가 넘어가는 것을 막기 위해서 궤환 루프에 Buffer Amp를 사용하였다.

그림 8은 메인루프의 전압제어 발진기의 위상잡음 특성과 가변범위를 나타내고 위상잡음은 100kHz offset에서 -110.84dBc/Hz의 특성을 나타냈다. 그림 9에서 보는 것과 같이 이렇게 구성된 전체 주파수합성기의 최종 출력단의 위상잡음 특성은 100kHz offset에서 8.49dB 정도의 위상잡음이 향상되어 -119.33dBc/Hz 우수한 위상 잡음 특성을 나타내었다.



(a) 위상 잡음 특성



(b) 주파수 가변 범위

그림 8. 출력 루프의 전압제어 발진기의 특성

Fig. 8 VCO Characteristic of Output loop

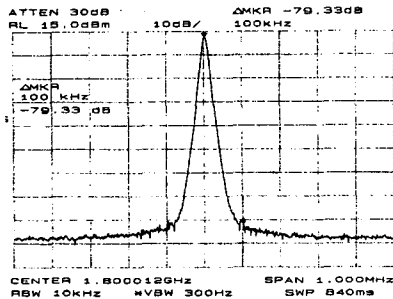


그림 9. 주파수 합성기의 최종 출력 위상잡음

Fig. 9 Phase noise of frequency synthesizer final output

## V. 결론

본 논문에서는 이중 루프 PLL을 이용해서 IMT-2000에서 사용 가능한 저 위상잡음의 주파수 합성기를 설계 및 제작을 하였다.

주파수 합성기를 기준루프와 메인루프의 두 개 루프를 사용하고 메인루프에  $\lambda/4$  동축형 공진기를 이용한 전압제어 발진기와 분주기를 없애기 위해 위상검출기로 SPD를 사용함으로써 낮은 위상 잡음특성을 나타내게 하였다.

이렇게 제작된 이중 루프 PLL 주파수 합성기는 중심 주파수 1.82GHz이고 가변범위가 160MHz이며 위상잡음이 -119.33dBc/Hz로 IMT-2000 송, 수신 대역에서 모두 사용가능하고 기존의 이동 통신의 좁은 대역에서 사용되던 주파수합성기의 비해서 떨어지지 않는 저 위상잡음 특성을 얻을 수 있었다. 그리고 제안된 이중 루프 PLL 구조는 광대역 특성을 갖는 다른 통신대역에서도 저 위상 잡음 특성을 위해서 사용 되어질 수 있다.

## 참고문헌

- [1] 임선배, "ITU-T의 IMT2000 표준화 동향", 한국통신학회지 제 14권 제 11호 pp 29-41, 1997
- [2] UL.Rohde, "Digital PLL Frequency Synthesizer", Prentice Hall, 1983
- [3] Manassewitsch, "Frequency Synthesizer theory and designs", John Wiley and sons. 1987
- [4] Crawford, "Frequency Synthesizer Design Handbook", Artechhouse, 1994
- [5] Jianyi Zhou, "A simple Method to Design Phase-Locked LOs for CDMA Mobile Communications System Using CAD Tools", Microwave journal pp. 88-94, July 1998