

영상 압축을 위한 DWT Encoder 설계

이강현

조선대학교 전자정보통신공학부 멀티미디어 ASIC설계 실험실

An implementation of DWT Encoder design for image compression

Kang-Hyeon Rhee

School of Electronics & Info-Comm. Eng.

Multimedia ASIC Design Lab. Chosun University

Tel : (062)230-7066 FAX : (062)233-1120

E-mail : khrhee@vlsi.chosun.ac.kr

Abstract

Introduction of digital communication network such as Integrated Services Digital Networks(ISDN) and digital storage media have rapidly developed. Due to a large amount of image data, compression is the key techniques in still image and video using digital signal processing for transmitting and storing. Digital image compression provides solutions for various image applications that represent digital image requiring a large amount of data.

In this paper, the proposed DWT(Discrete Wavelet Transform) filter bank is consisted of simple architecture, but it is efficiently designed that a user obtains a wanted compression rate as only input parameter. If it is implemented by FPGA chip, the designed encoder operates in 12MHz.

I. 서론

압축에 대한 모든 방법들은 두 가지의 기본적인 원리에 근거한다. 첫번째는 의미 있는 모든 이미지는 내부구조에 약간의 규칙이 존재하는데,

본 연구는 반도체설계교육센터(IDECE)의 지원 장비 및 CAD툴에 의하여 수행된 연구입니다.

2차원 디지털 이미지를 고려할 때, 디지털 이미지에 대해 픽셀들 사이의 통계적 의존성을 이용하여 처리하는 것이다. 이렇게 된 신호에 대한 특성을 조사하여 중복성을 제거한다. 두 번째는 완전하지 않은 휴먼 비주얼 시스템(human visual system)을 이용하는 것이다. 수신자가 인식하지 못하는 미세한 신호를 생략하여 불필요한 정보를 제거한다[1]. 서브밴드 분할에 대한 이론은 중복성과 불필요한 정보 제거를 위한 알고리즘 구현에 대해 효율적인 프레임 워크(-framework)를 제공한다. 서브밴드와 웨이블릿에 대한 이론이 매우 효율적이라는 것이 계속해서 증명되고 있다.

서브 밴드 분할에 대한 중요한 동기는 신축성 있는 이미지 표현의 요구이다[2]. 웨이블릿 변환을 이용한 서브밴드 이미지 분할은 일반적으로 비 정제 신호를 갖는 영상신호 해석에 유리하고 높은 압축 율과 변환 영역이 인간의 시각특성과 비슷한 다중해상도로 표현되어 낮은 전송 율을 갖는 선로에서 영상을 전송하는데 있어서 데이터를 점진적으로 전송할 수 있다는 특징이 있다.

본 논문에서는 영상신호 처리를 위한 이산 웨이블릿 변환용 부호화기를 VHDL 코딩 이후 Xilinx Virtex XCV300을 이용하여 FPGA로 구현한다. 웨이블릿 변환을 위해 필터뱅크 피라미드 알고리즘을 이용하고 각각의 필터는 FIR 필터로 구현한다. 각단의 필터는 병렬구조로 이루어져 동일 클럭 사이클에서 하이패스와 로패스를 동시에 수행함으로써 속도를 향상시킬 수 있다. QMF(quadrature mirror filter)필터의 특성을 이용하여 DWT(discrete wavelet transform) 계산에 필요한

승산기의 수를 절반으로 줄임으로써 하드웨어의 크기를 크게 줄일 수 있을 뿐만 아니라 이용효율 또한 높일 수 있다. 또한 다중 해상도 분해 시 필요한 메모리 컨트롤러를 하드웨어로 구현하여 DWT를 계산 할 수 있으므로 단순한 파라미터 입력만으로 이용자는 효과적인 압축율을 얻을 수 있도록 구조적으로 설계하였다.

II. 이산 웨이블릿 변환

웨이블릿 변환은 1980s 중반 이후부터 주로 발전된 새로운 수학적 도구이다. 웨이블릿 변환은 신장된 창에서 다 해상도 분해를 제공한다. 고주파 분해는 좁은 창을 이용하여 행하여지고 저주파 분석은 넓은 창을 이용하여 행하여진다.

기저함수를 변이 시키고, 확대하거나 축소시킴으로써 얻어진다. 웨이블릿 함수는 스케일링 (scaling) 함수로부터 얻어지며, 이렇게 얻어진 스케일링 함수의 집합은 일정한 조건을 만족할 때 $L2(R)$ 의 정규 직교기저를 형성한다.

정규 직교기저란 기저 원소들의 집합으로 집합 내의 모든 원소를 생성할 수 있고, 기저간에 아무런 상관도 없으며, 기저 원소의 크기가 1인 원소들의 집합을 말한다[3]. 모든 웨이블릿의 기저들은 하나의 모 $L2(R)$ 웨이블릿 함수에서 출발하며, 모 웨이블릿 함수를 천이 신장시키면 얻어지는 웨이블릿 집합 또한 정규 직교기저를 형성한다. 웨이블릿 함수는 모 웨이블릿(mother wavelet)이라 불리는 DWT는 컨볼루션(convolution)과

데시메이션(decimation $\phi(t)$, $\phi(t)$)를 나타내는 계수 집합에 대한 Z-변환이다. DWT 알고리즘은 식 (1)과 같이 표현된다[5]. 웨이블릿 함수의 급수로써 회귀적으로 계산된다. 이산 시간 데이터의 DWT를 계산할 때, 입력 데이터는 고 해상도 단의 DWT계수를 나타낸다. 식(1)은 서브스테이지(substage)의 DWT 계수를 계산하기 위해 이용된다[4]. 실제 이 분해는 몇 단계로 실행되며 신장 계수 $H(Z)$ 은 로패스 필터(lowpass filter)를 나타내는 반면 $G(Z)$ 은 하이패스 필터(highpass filter)를 나타낸다. 각 스케일레벨(scale level) j 에서 입력 열 $C_{j-1}(n)$ 은 각각 로패스와 하이패스 필터 $H(z)$ 와 $G(Z)$ 로 입력된다 하이패스 필터 $G(Z)$ 로부터 출력은 $D_j(n)$ 으로 표현되는 주어진 스케일 j 에서 본래의 신호에 대한 미세한 정보를 나

타낸다. 로패스 필터 $H(Z)$ 로부터의 출력은 본래의 신호에서 평균 정보를 나타내고 $C_j(n)$ 에 의해 표현된다.

$$C_j(n) = \sum_n H(n-2k)C_{j-1}(n) \text{ -----식(1-a)}$$

$$D_j(n) = \sum_n G(n-2k)C_{j-1}(n) \text{ -----식(1-b)}$$

$$G(n) = (-1)^n H(N-n) \text{ -----식(2)}$$

식(2)에서 볼 수 있는 것처럼 DWT 계수는 업샘플링(upsampling) 되고 아래 식 (3) 같은 로패스와 하이패스의 또 다른 필터를 통과한다.

$$C(n, j) = \sum_k C(k, j+1)H'(n-2k) + \sum_l D(l, j+1)G'(n-2l) \text{ -----식(3)}$$

본 논문에서 DWT를 계산하기 위해 Daubechies 웨이블릿 알고리즘을 이용하였으며 4-tap FIR 필터의 전달 함수는 식 (4)와 이용된 필터 계수는 표 1과 같다.

$$H(z) = h_0 + h_1z^{-1} + h_2z^{-2} + h_3z^{-3} \text{ -----(4-a)}$$

$$G(z) = g_0 + g_1z^{-1} + g_2z^{-2} + g_3z^{-3} \text{ -----(4-b)}$$

표1. Daubechies 웨이블릿 필터 계수

N	H	G
0	0.48296291314453	0.12940952255126
1	0.83651630373781	0.22414386804201
2	0.22414386804201	-0.83651630373781
3	-0.12940952255126	0.48296291314453

식 (1)에서 나타난 것처럼 DWT 계산은 다른 레벨에서 데이터 의존성 때문에 복잡하다. 그림 1은 DWT를 계산하기 위한 필터에서 데이터 흐름도이다.

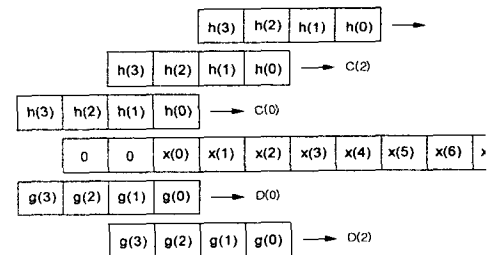


그림 1. 필터에서의 데이터 흐름도

III. DWT의 하드웨어 구조

본 논문에서 제안된 DWT 엔코더는 본래의

8 비트 이미지 데이터를 입력으로 받아 처리 할 수 있도록 하였다. 필터 처리하기 전 이미지 데이터는 부동소수점 형태로 변환하고, 입력 이미지 데이터와 RAM 데이터를 읽어서 선택할 수 있도록 한 정규화기, 하드와이어된 계수 레지스터, 하이패스, 로패스 DWT 계산하기 위해 이용된 필터뱅크(filter bank), 출력된 값을 다운 샘플하는 다운 샘플러로 이루어진 필터 뱅크부, RAM에 읽기/쓰기를 위해 만들어진 분리된 어드레스 카운터, 파라미터 입력을 받아 전체 시스템을 제어하는 컨트롤러, READ/WRITE 어드레스 카운터를 선택하기 위한 데이터 어드레스 컨트롤러로 구성된다. 이에 대한 구조는 그림 2와 같다.

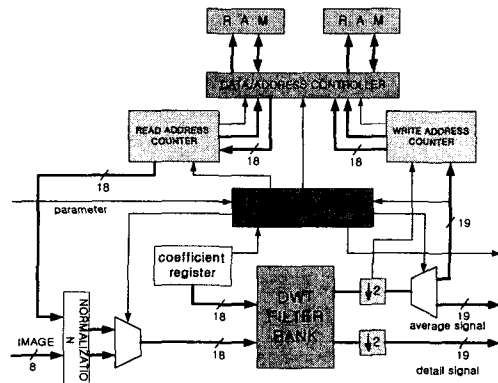


그림 2. 시스템 블럭도

3.1 DWT 필터 뱅크

하이패스와 로패스 DWT 계수를 계산하기 위한 과정은 지연소자와 가산기, 승산기로 이루어진 단순한 FIR 필터로 구성된 filter bank를 이용하여 얻을 수 있다(그림 1). 하이패스와 로패스 filter 계수는 식 (2)에서 보는 것처럼 PR 조건을 만족하며 QMF 특성을 이루고 있어 하이패스 계수는 lowpass로부터 얻을 수 있다. 이는 본 논문에서 제안된 구조에 매우 효율적으로 이용된다.

하드웨어적 측면에서 볼 때 전체 시스템 클럭의 속도는 승산기에서 결정되므로 이를 위해 modified radix-4 booth 알고리즘을 이용하였다. filter에 이용된 가산기와 승산기는 그 효율성을 높이기 위하여 가수 11bit와 지수 6bit 그리고 부호 비트를 포함하여 전체 18bit float-point로 설계하였다. 그림 3은 DWT filter의 블록 다이어그램 나타내고 있는데 매우 단순한 구조로 이루어져 control 하기 쉽고 효율 또한 대단히 높다.

입력된 데이터는 고속으로 처리되기 위하여 병렬 구조로 이루어진 승산부에 지연 없이 입력된다. 이렇게 하여 출력된 데이터는 float-point가 갖는 장점을 최대한 이용하여 하이 패스와 로패스 DWT 계산하기 위해 delay 단에 입력되고 입력된 데이터의 부호 비트들은 식 (2)에 맞게 바뀌게 된다. low 패스 필터를 통과한 입력 데이터는 평균적으로 그 데이터의 $\sqrt{2}$ 배가되어 소수점 이하의 데이터보다 정수부의 데이터가 복원 시 중요한 역할을 하고 하이 패스를 통과한 데이터는 0에 근접하여 소수점 이하의 데이터가 복원을 위해 중요하게 쓰인다. float-point 표현은 표현할 수 있는 수에 있어서 그 표현 범위가 넓어지게 되고, 각 필터마다 다른 형태의 계수를 갖는 필터 뱅크 구조에서 특별한 주의 없이 승산 할 수 있어 이용자는 컨트롤하기 쉽고 높은 정확도를 갖는 승산 결과를 얻을 수 있다.

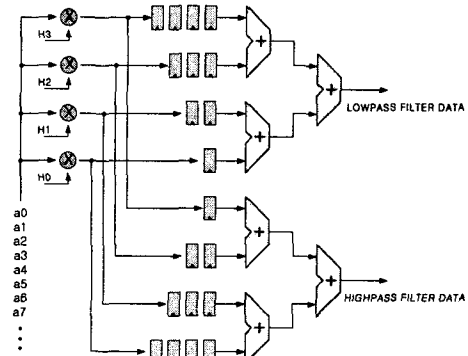


그림 3. DWT 필터 뱅크

그림 3에서 제안된 DWT filter bank는 승산기 전단에 입력 delay를 두지 않고 승산기 후단에 위치시킴으로써 하이패스와 로패스 DWT 계수를 계산하기 위해 이용되는 승산기의 수를 절반으로 줄일 수 있다. 이것은 systolic array 형태의 filter와 비교할 때 처리 속도 측면에서 매우 효율적이다. 만일 실시간으로 처리되는 비디오 장치등에 한 쌍으로 이루어진 systolic array 형태의 구조를 이용하게 된다면 하이패스와 로패스를 처리하기 위해 두 배의 클럭을 필요로 하게된다. 이는 하드웨어 측면에서 볼 때 가산기의 수를 줄이는 효과를 볼 수 있지만 처리 속도에서 본다면 효율적이지 못한다. 본 논문에서 설계된 Float-Point 승산기와 가산기를 비교할 때 가산기의 하드웨어의 크기는 대략 승산기의 1/4 이하의 gate

수를 갖고 있어 약간의 하드웨어 크기를 희생한다면 본 논문에서 제안된 구조는 전체적인 비용 대 효과 측면에서 매우 효율적이다.

3.2 메모리 제어기

본 논문에서 제안된 DWT 인코더에서 이용자는 단순히 파라미터 입력만으로 압축율을 얻을 수 있다. 이것은 조금 복잡한 메모리 컨트롤러를 요구한다.

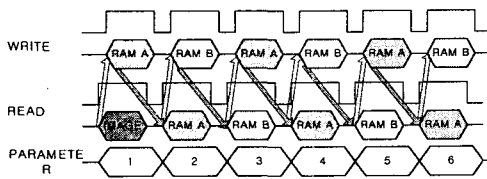


그림 4. 메모리 액세스 유형

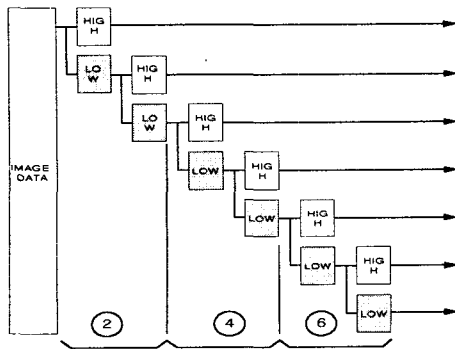


그림 5. 웨이블릿 필터 트리 구조

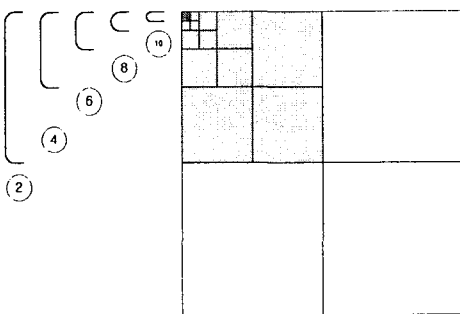


그림 6. 웨이블릿 변환 처리

그림 4는 파라미터 입력에 따른 메모리 액세스 유형을 보이고, 그림 5는 그에 따라 이미지가 어떠한 과정으로 분해되는지를 나타낸 것이며, 그림 6은 그림 5와 필터에서 처리 과정을 보이는 웨이블릿 필터 트리 구조를 보인 것이다.

IV. 결 론

본 논문에서 제안된 DWT coder는 parameter 입력만으로 이용자가 원하는 압축율을 얻을 수 있도록 설계되어 그 이용 효율을 극대화 할 수 있다. 기존의 DSP를 이용하여 처리할 경우 필요한 메모리 control의 복잡성을 제거하여 이용자는 단순한 프로그래밍으로 효과적인 DWT를 계산할 수 있다. 설계된 coder는 Altera FPGA chip (FLEX10K-50)에서 12MHz로 동작하며 ASIC으로 구현시 보다 높은 속도를 얻을 수 있으므로 비디오 프로세싱과 같은 실시간 처리를 요구하는 application에 충분히 이용할 수 있다. 제안된 부호화기는 512 X 512 입력 영상으로 한정하였지만 최대 10 stag까지 처리가 가능하여 높은 압축율을 얻을 수 있다. 지금까지 연구된 결과에 따르면 DWT를 구하기 위한 필터 계수의 bit는 12bit가 효율적인 것으로 보고되고 있지만 본 논문에서는 FPGA의 한계성으로 인하여 11bit으로 하였다. 그리고 제안된 필터 구조는 매우 단순한 구조로 이루어져 쉽게 응용할 수 있으며 동일 클럭에서 로패스와 하이패스 DWT를 계산할 수 있고 하이패스와 로패스 DWT를 계산하기 위하여 필요한 승산기 수를 절반으로 줄임으로써 전용 processor를 위해 ASIC 구현시 비용 대 효율성 측면에서 매우 효과적이다.

참고문헌

- [1]. A.Grzeszczak, M.K.Mandal, S.Panchanathan, T.Yesp, "VLSI Implementation of Discrete Wavelet Transform", IEEE Transactions on VLSI System, Vol.4, No.4, pp 421-433, Dec 1996.
- [2]. Ali N.Akansu, Mark J.T.Smith, "Subband wavelet transforms design and application", Kluwer academic publishers. 1996
- [3]. Gilbert Strang/Truong, "Wavelet and Filter Bank", Wellesley-Cambridge Press, 1996.
- [4]. C.Sidney Burrus, Ramesh A. Gopinath, Haitao Guo "Introduction to Wavelet and Wavelet Transform" Prentice-Hall, Inc.1998.
- [5]. "A Design of Discrete Wavelet Transform Encoder for Image Signal Processing", 김윤홍, 김정화, 이강현. 대한 전자공학회, 1998