

## 고스트 신호 제거기용 애널러그 위상변위기 설계

주 성 호(朱 聖 浩), 김 동 현(金 東 賢), 이 상 설(李 相 高)

한양대학교 전자공학과

전화 : (02) 2290-0361 / 팩스 : (02) 2281-9912

### Design of the analog phase shifter for the ghost signal elimination

Sung Ho Chu, Dong Hyun Kim, Sang Seol Lee

Department of Radio Science and Engineering Hanyang University

E-mail : euthchu@chollian.net

#### Abstract

In this paper, we design the analog phase shifter for the elimination of the ghost signal. Compensation of the delay between the reference signal and the relatively delayed signal is possible. This phase shifter uses the vector summing method. We use for the attenuator in our system FETs. The phase shifter is operated at the 200MHz and composed by lumped elements. The proposed analog phase shifter is simulated by the HP ADS software.

#### I. 서론

통신기기의 발전과 더불어 여러 전파방해요인이 증가하고 있다. 고층건물이 대표적 사례로써 전파의 반사와 회절을 야기한다. 이러한 전파환경을 송신자는 고려할 수 없으므로, 수신자는 예상되는 임의의 변화를 보정할 수 있어야 한다. 송신된 전파들 중에서 반사 또는 회절경로를 통하여 수신되는 전파는 직접 수신된 전파에 비해 시간적으로 지연된다. 지연된 전파가 수신될 때까지 앞서들어온 전파의 수신을 늦춰야 한다. 위상변위기는 이런 역할을 하게 된다.

위상변위기는 기계식 위상변위기와 전자식 위상변위기로 구분한다[1]. 초기의 모든 위상변위기는 동축선로

나 금속제의 도파관으로 만들어진 기계식 위상변위기였다. 위상의 변위는 선로의 물리적 길이를 변화하거나, 도파관내의 유전체 판을 회전 또는 교체하는 기계적 움직임을 통하여 이뤄진다. 또한, 도파관 내의 유전체를 이동시킴으로 위상변위를 이뤄내기도 한다. 이러한 기계식 위상변위기는 제조의 간편성과 낮은 손실이 장점이지만, 부피가 크다.

전자식 위상변위기는 제어요소로써 반도체 결합소자들을 사용한다[2]. 전자식 위상변위기는 다시 디지털 위상변위기와 애널러그 위상변위기로 구분한다. 디지털 위상변위기는 반도체 소자들을 전자 스위치로 사용한다. p-i-n 다이오드와 GaAs FET, 그리고 Schottky 다이오드등이 전자 스위치로 사용되는 소자들이다.

특정 위상만 변위시키는 디지털 위상변위기와 달리 임의의 위상을 변위시키는 애널러그 위상변위기는 대역폭과 위상변위의 범위, 그리고 위상변위방법으로 구분한다. 디지털 통신 시스템, 광대역 측정기 또는 펄스 발생기에서 사용되는 광대역 위상변위기는 I-Q 벡터 조절을 이용한다[3]. 이로써 4-억티브의 대역에서 360°의 위상변위를 연속적으로 조절할 수 있다. 적용형 안테나용 애널러그 위상변위기에서 사용하는 90° 위상변위기도 I-Q 벡터 조절을 이용한다[4]. 이외에도 선형도를 향상시키는 방법에 따라 애널러그 위상변위기를 구분한다. 1-억티브의 대역폭을 가지는 반사형 180° 위상변위기는 각 단계의 비선형성을 보완하는 방법을 이용하여 반사형 위상변위기의 선형성을 향상시킨다[5]. 애

널러그 위상변위기의 대부분은 I-Q 벡터 조절을 이용한다. 이 방법은 서로 다른 위상의 두 벡터를 다양한 크기로 변화시킴으로써 합벡터의 위상과 크기의 변화를 자유롭게 조절할 수 있다. 크기의 변화는 감쇠기를 이용하여 구현한다.

감쇠기를 이용한 위상변위기를 설계할 때 대역폭과 위상의 최대 변화량 등을 고려하여 설계한다. 이러한 위상변위기를 이용하여 시스템을 구성할 때 감쇠기에 의한 신호의 감쇠를 보상해 줄 수 있는 방안도 역시 고려하여 설계한다.

## II. 위상변환기

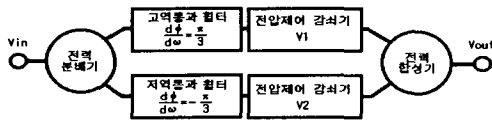


그림 1 위상변위기의 구성도

Fig. 1 Configuration of the Phase Shifter

감쇠기를 이용한 에널러그 위상변위기는 그림 1과 같이 구성된다. 입력된 신호는 전력 분배기를 통하여 절반의 전력치를 갖는 두 개의 신호로 나뉘어진다. 나뉘어진 신호는 필터에 의해 동작 주파수에서  $\pm 60^\circ$ 의 위상만큼 각각 변위된다. 저역통과 필터는  $-60^\circ$ , 고역통과 필터는  $+60^\circ$ 의 위상변위를 일으킨다. 위상이 변화된 각 신호는 서로 다른 감쇠량을 가진 감쇠기를 통과한다. 이로써 초기 입력신호에 대하여 절반의 전력을 가지는 두 신호벡터의 상대위상은  $120^\circ$ 로 유지된 상태로 그 진폭만 바뀌게 된다. 이를 다시 전력 합성기로 합성하면 출력신호는 임의의 위상을 가진다 [6].

### 2.1 전력분배기와 전력합성기

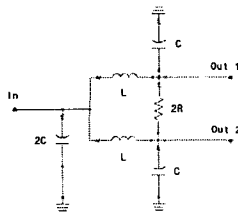


그림 2 전력 분배기/합성기의 구성도

Fig. 2 Configuration of Power Divider/Combiner

높은 주파수에서 Wilkinson 전력 분배기/합성기는 주로 전송선로를 이용하여 구현된다. 이 논문에서 다루는 위상변위기는 주파수가 VHF 대역이므로 전송선로

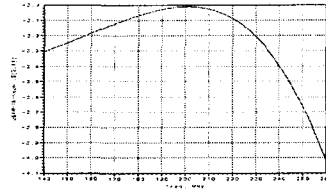


그림 3 전력 분배기/합성기의 주파수 응답

Fig. 3 Frequency Responses of the Power Divider/Combiner

로 구현하면 면적이 커진다. 따라서 집중소자를 이용하여 Wilkinson 전력 분배기/합성기를 구성한다. 그림 2는 집중소자를 이용하여 구성한 Wilkinson 전력 분배기이다. 전력 분배기에 쓰이는 소자는 다음 식을 이용하여 그 값을 구한다[7].

$$C = \frac{1}{2\sqrt{2}\pi fR} \text{ [F]} \quad (1a)$$

$$L = \frac{R}{\sqrt{2}\pi f} \text{ [H]} \quad (1b)$$

여기서,  $R$  값은 시스템 단자 저항값이다.

그림 3은 전력 분배기의 주파수 특성곡선이다. 씨스팀의 중심 주파수인 200MHz 부근의 감쇠값이 대략 3dB이다.

### 2.2 저역통과/고역통과 필터

Wilkinson 전력 분배기로부터 나온 두 출력신호는 동일한 위상을 가지면서 신호의 전력만 절반으로 된다. 따라서 각 출력신호가 각각  $\pm 60^\circ$ 의 위상변위를 갖기 위해서는 저역통과/고역통과 필터가 필요하다. 위상변위기에서 사용되는 저역통과/고역통과 필터의 역할은 위상변화에 있다. 따라서 동작 주파수에서 균지연이 각각  $+60^\circ$ ,  $-60^\circ$ 가 되도록 3dB 주파수를 조절해야 한다. 그림 5는 0.5dB의 리플을 가지는 3차 Chebyshev 필터로 구성된 두 필터 출력신호간의 위상차이를 나타낸다.

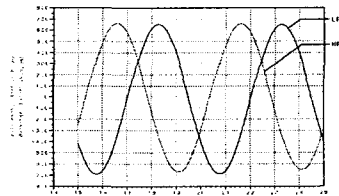


그림 5 저역통과/고역통과 필터 출력신호간의 위상차이  
Fig. 5 Phase difference between the output signals of the LPF/HPF

### 2.3 감쇠기

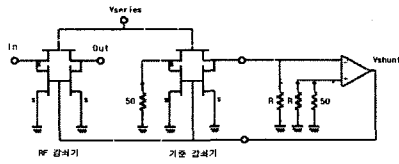


그림 6 감쇠기의 구성도  
Fig. 6 Configuration of the Attenuator

신호를 감쇠하는 부분은  $\pi$ -패드형태로 구성된다. 병렬 연결한 FET의 역할은 정합이고, 직렬 FET의 역할은 감쇠이다[8]. 직렬 FET의 채널 저항  $r_{DS}$ 는  $V_{GS}$ 의 함수이므로, 직렬 FET는 일정범위의 저항값을 제공한다. 즉, 게이트 전압을 조절해서 FET를 3개의 단자를 가진 전압제어 가변저항으로 이용한다.

감쇠기를 정합하는 회로는 기준 감쇠기와 연산증폭기 회로로 구성한다. 그림 6은 감쇠기와 정합회로를 나타낸다. 정합회로는  $\pi$ -패드 회로상의 병렬 FET의 제어전압을 제공한다. 연산증폭기가 두 개의 입력단 전압이 같도록 출력전압을 조절하는 특성을 이용하여 정합을 이룬다. 즉, 제어전압에 의해 직렬 FET의  $r_{DS}$  값이 바뀌게 되더라도 기준 감쇠기의 소스 임피던스와 부하 임피던스가 일정하므로, 연산증폭기는 정합을 위해 병렬 FET의  $r_{DS}$ 값을 조절하는 것이다.

### III 고스트 신호 제거기

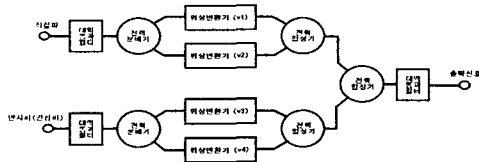


그림 7 고스트 신호 제거기의 구성도  
Fig. 7 Configuration of the Ghost Signal Eliminator

고스트 신호는 TV 안테나에 동일한 신호가 주변의 전파환경상의 장애에 의한 경로차 때문에 발생한다. 즉, 고스트 신호현상은 수신자가 시간적 오차를 가지며 동일한 신호를 수신하게 됨으로써 일어나는 현상이다. 따라서 이러한 신호의 영향을 없애기 위해서는 지연된 신호만큼 위상이 앞선 신호를 늦춰줘야 한다. 그래서 지연신호에 의한 영향을 제거하면 TV 화면상에서 잔상이 사라지게 된다. 이는 TV 안테나와 주변의 전파환경이 고정되어있기 때문에 지연신호가 임의로 변하지 않으므로 가능하다.

그림 7은 고스트 신호 제거기의 구성도를 나타낸다. 이 시스템은 두 개의 V-안테나로부터 입력신호를 받

아 TV의 안테나 입력단자에 출력신호를 보낸다. 입력단의 대역통과 필터는 안테나로부터 수신되는 신호들 중에 원하는 대역의 신호만을 취하기 위한 필터이다. 통과대역의 손실을 줄이기 위해 5차 Butterworth 필터로 구성한다. 출력단의 대역통과 필터의 목적은 다른 대역의 신호들을 차단하는 역할보다

는 시스템 내부에서 발생할 수 있는 고조파들과 잡음들을 차단하는 역할이다. 따라서 차단 효과가 좋은 Chebyshev 필터로 구성한다. 그런데, 시스템의 대역통과 필터의 또다른 역할은 정합이다. 입력단의 대역통과 필터는 V-안테나의 임피던스 300 $\Omega$ 을 시스템 내부 임피던스 50 $\Omega$ 에 정합한다. 또한, 출력단의 대역통과 필터는 시스템 내부 임피던스 50 $\Omega$ 을 TV 케이블 단자의 임피던스 75 $\Omega$ 에 정합한다. 이를 위해서 Bartlett의 양분이론을 적용한다[9]. 이는 소스 임피던스와 부하 임피던스가 동일한 대칭 필터 네트워크 임피던스 인자로써 그 값을 변환시키면, 비정합 필터 네트워크에서도 사용될 수 있다는 이론이다. 즉, 단자 임피던스를 포함한 대칭 네트워크의 절반이 임피던스 비율 인자에 의해 새 값을 갖게 되더라도 주파수 특성곡선의 모양은 변하지 않는다는 것이다.

그림 8과 9는 기준신호에 대하여 상대변위 신호가 0.77nsec 지연하고, 0.63nsec 앞서는 경우로서, 위상변위기 전후의 입출력 신호, 그리고 초기 위상차를 보

초기 위상차 (sec)	$V_3$ (V)	$V_4$ (V)	최적제어전압 $V_{c(opt)}$ (V)
1.0n	-0.10	-5.00	-2.4
1.0n	-1.08	-4.00	-1.1
1.0n	-2.06	-3.00	-0.9
1.0n	-3.04	-2.00	-0.7
1.0n	-4.02	-1.00	-0.2
1.0n	-5.00	-0.10	no
1.0n	-0.10	-0.10	-0.6
1.0n	-3.00	-3.00	-0.8
1.0n	-5.00	-5.00	-1.9

표 1  $V_3$ 과  $V_4$ 값의 변화에 대한 최적의  $V_c$ 값 변화  
Table 1.  $V_c$  values corresponding to the value of  $V_3$  and  $V_4$

초기 위상차 (sec)	$V_1$ (V)	$V_2$ (V)	최적제어전압 $V_{c(opt)}$ (V)
0.8n	-0.10	-5.00	-1.2
0.8n	-1.08	-4.00	-0.8
0.8n	-2.06	-3.00	-0.4
0.8n	-3.04	-2.00	-0.1
0.8n	-4.02	-1.00	no
0.8n	-5.00	-0.10	no
0.8n	-0.10	-0.10	-0.2
0.8n	-3.00	-3.00	-0.3
0.8n	-5.00	-5.00	-0.9

표 2  $V_1$ 과  $V_2$  값의 변화에 대한 최적의  $V_c$ 값 변화  
Table 2.  $V_c$  values corresponding to the value of  $V_1$  and  $V_2$

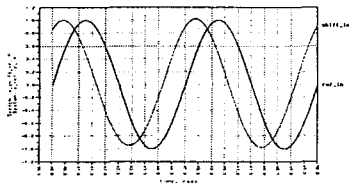


그림 8(a) 입력신호들  
Fig. 8(a) Input Signals

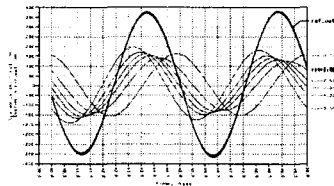


그림 8(b) 출력신호들  
Fig. 8(b) Output Signals

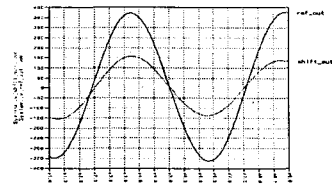


그림 8(c)  $V_c = -2.6V$ 일 때의 신호  
Fig. 8(c) Signals for  $V_c = -2.6V$

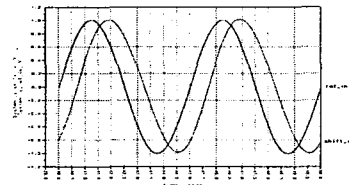


그림 9(a) 입력신호들  
Fig. 9(a) Input Signals

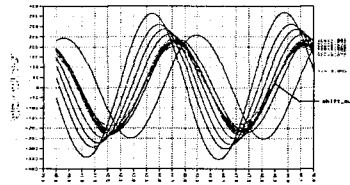


그림 9(b) 출력신호들  
Fig. 9(b) Output Signals

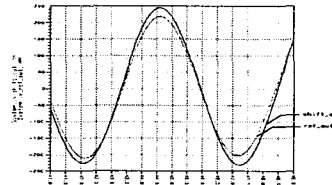


그림 9(c)  $V_c = -1.4V$ 일 때의 신호  
Fig. 9(c) Signals for  $V_c = -1.4V$

상해 줄 수 있는 최적의 제어전압값을 적용했을 때의 신호를 나타낸다. 표 1과 2는 각각 상대변위 신호가 지연되거나 앞설 때 2개의 전압을 고정시킬 때의 결과이다. 표1에서  $V_1$ 은 0.1V,  $V_2$ 는 12V이고, 표2에서  $V_3$ 은 12V,  $V_4$ 는 0.1V이다.

#### IV 결론

고스트 신호 제거기를 위한 위상변위기의 설계와 시뮬레이션에 대하여 성능을 평가하였다. FET를 전압제어 가변저항으로 사용하고, 이를 이용한 감쇠기를 설계하였다. 이 전압제어 감쇠기를 이용함으로써 다양한 감쇠량을 주어진 입력에 대하여 가할 수 있다. 즉, 특정 위상으로 옮겨진 신호를 변화시켜 각 신호벡터의 합성 벡터가 원하는 위상으로 바뀌어질 수 있도록 한다.

시스템 전체의 감쇠가 많으므로 증폭단이 많이 필요하게 된다. 이는 곧 시스템의 가격을 상승시키는 요인이 되므로, 절대적 감쇠를 최소화시키는 연구가 필요하다.

#### 참고 문헌

[1] Shiban K. Koul and Bharathi Bhat, "Microwave and Millimeter Wave Phase Shifters Volume 1" Artech House, pp. 4-151, 1991  
[2] Shiban K. Koul and Bharathi Bhat, "Microwave and Millimeter Wave Phase Shifters Volume 2" Artech House, pp. 389-538, 1991

[3] N. Fel, C. Guimard and M. Wittmer, "A Very Broad-Band Analog Phase Shifter covering Four Frequency Octaves," Proceedings of the 26th European Microwave Conference, Vol. 1, pp. 108-111, October 1996  
[4] Marcial Chua and Ken W. Martin, "1 GHz Programmable Analog Phase Shifter for Adaptive Antennas," IEEE 1998 Custom Integrated Circuits Conference, pp. 71-74, May 1998  
[5] Stepan Lucyszyn and Ian D. Robertson, "Synthesis Techniques for High Performance Octave Bandwidth 180° Analog Phase Shifters," IEEE Trans. Microwave Theory and Techniques, Vol. 40, No. 4, pp. 731-739, 1992  
[6] R. D. Frost, D. A. Fisher and D. E. Peck, "A GaAs MMIC Voltage-Controlled Phase Shifter," Microwave Journal, pp. 87-94, August 1991  
[7] Peter Vizmuller, "RF Design Guide : Systems, Circuits, and Equations," Artech House, pp. 146-150, 1995  
[8] D. A. Fisher and D. M. Dobkin, "A Temperature-Compensated Linearizing Technique for MMIC Attenuators Utilizing GaAs MESFETS as Voltage-Variable Resistors," IEEE MTT-S Symposium Digest, pp. 781-784,  
[10] Arthur B. Williams and Fred J. Taylor, "Electronic Filter Design Handbook," McGraw-Hill, pp. 3.8-11, 1998