Q-matching을 이용한 L-band용 광대역 저잡음 증폭기의 설계 및 제작에 관한 연구

안 단, 채연식, 이진구

동국대학교, 밀리미터파 신기술 연구센터
E-mail : jkrhee@cakra.dongguk.ac.kr
Home-Page : http://mint.dongguk.ac.kr

Design and fabrication of wideband low noise amplifier for L-band using Q-matching

D. An, Y. S. chae, J. K. Rhee

Millimeter-wave INnovation Technology Research Center
Dept. of Elec. Eng., Dongguk Univ.

Abstract

In this paper, a wideband MMIC LNA was designed using low Q matching network. Gains of 9.8~12.2 dB, and noise figures of 1.7~2.1 dB were obtained from the fabricated wideband MMIC LNA in the frequency ranges of 1.5~2.5 GHz. And maximum output power of 10.83 dBm were obtained at the center frequency of 2 GHz. The chip size of the fabricated wideband MMIC low noise amplifier is 1.4 mm×1.4 mm.

Ⅰ. 서 론

정보량이 증가함에 따라 통신시스템에서 초고주파 특성이 우수한 반도체소자 및 통신 부품 등의 개발이 필수적이며, 초고주파 대역의 고성능, 고신뢰도 및 저가격화된 통신부품을 개발하기 위한 핵심 기술의 하나가 초고주파 단일칩 집적회로인 MMIC(Monolithic Microwave Integrated Circuits) 기술이다.

특히, 주파수의 효율적인 이용을 위하여 채널의 분할은 심화되고 있으며 이러한 분할된 각종 통신규격에 적합한 부품의 개발도 활발하게 진행되고 있다. 그러나 다양한 주파수 대역을 사용하는 각종 통신규격에 맞는 부품의 개발은 연구개발의 효율성을 낮추게 되어 부품 가격 등의 상승요인으로 작용하고 있다.

따라서, 본 논문에서는 ETRI 라이브러리를 사용하여 설계시 광대역 이득 특성을 얻기 위해 낮은 Q 값을 갖도록 입·출력 정합회로를 구성하는 방법[1-3]을 적용해 넓은 주파수 대역에서 저잡음 증폭기를 설계, 제작 및 측정하여 그 결과를 분석하였다.

Ⅱ. 광대역 저잡음 증폭기의 설계

MMIC 광대역 저잡음 증폭기는 ETRI의 0.5 ㎛ E-MESFET와 resistor, inductor, capacitor 라이브러리를 사용하여 설계하였다.

입력단의 입력정합회로는 증폭기가 최소 잡음지수를 가질 수 있도록 잡음정합을 하였으며, 증폭기가 광대역 특성을 갖도록 정합회로가 낮은 node Q값이 되게 three element matching network로 설계하였다. 정합회로의 설계과정을 그림 1에 나타내었으며 1.5 GHz ~ 2.5 GHz의 대역에서 최적화된 정합회로를 구성하였다.

출력정합회로는 일반적으로 FET에서 S_{21}과 S_{12}는 주파수에 따라 변화하며 S_{21}은 주파수가 증가함에 따라 감소하고 S_{12}는 증가하기 때문에 평탄한 이득 특성을 얻기 위해서 출력 정합 회로가 positive slop를 가져야 한다.[4] 이를 위해서 출력 정합 회로 설계시 더 높은 주파수에서 큰 load power를 가지도록 G_L power Gain circle을 50Ω load로 matching 하였다.

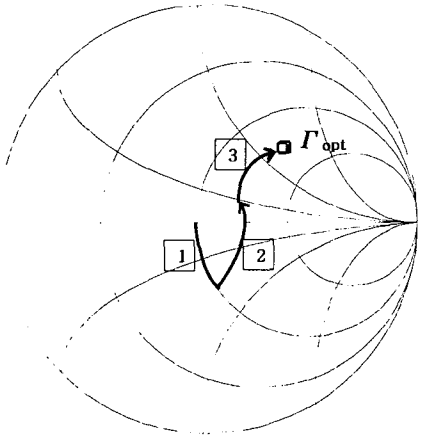

그림 1. 입력회로 정합과정

출력단 회로의 설계방법은 입력단과 같은 방법으로 설계하였으며 출력단 회로를 설계한 후 입력단과 연결하여 2단 증폭기를 설계하였다. 입력단과 출력단을 결합한 후 증폭기가 동작주파수 대역에서 최고의 성능을 나타낼 수 있도록 Libra에서 최적화를 수행하였다. 최적화 후 완성된 광대역 저잡음 증폭기의 회로도를 그림 2에 나타내었다.

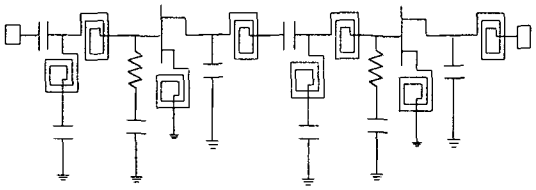

그림 2. 광대역 저잡음 증폭기의 회로도

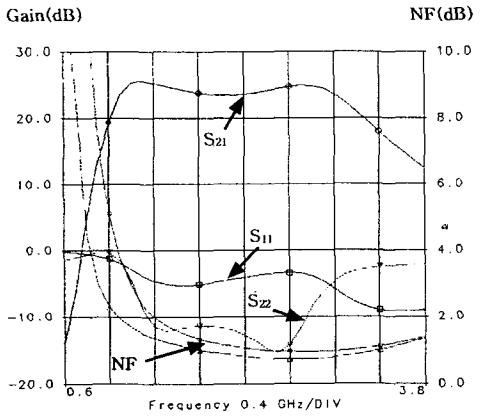

그림 3. 소신호 시뮬레이션

설계된 광대역 저잡음 증폭기의 소신호 및 잡음 특성 시뮬레이션 결과를 그림 3에 나타내었다. 시뮬레이션 결과 1.5~2.5 GHz의 주파수 영역에서 이득 23.0~23.4 dB로 광대역 이득 특성을 보이고 있으며, 잡음지수는 0.98~1.97 dB 결과를 얻었다. 또한, MMIC LNA의 대신호 시뮬레이션 결과 1.5 ~ 2.5 GHz에서 출력전력은 입력전력이 -10 dBm 일 때 9.95 ~10.47 dBm의 시뮬레이션 결과를 얻었다.

Ⅲ. 광대역 저잡음 증폭기의 제작

설계된 MMIC 광대역 저잡음 증폭기의 제작을 위해 모두 10장의 마스크를 설계 및 제작하였으며 레이아웃은 Mentor tool을 사용하여 레이아웃 하였다. 설계된 회로와 레이아웃된 회로의 전기적인 오류를 검증하기 위한 LVS(Layout Versus Schematic)와 레이아웃의 공정규칙에 대한 오류를 검증하기 위한 DRC(Design Rule Cheek)를 수행하여 오류가 없음을 확인하였다

마스크 설계후 제작된 총 10장의 마스크로 MMIC 광대역 저잡음 증폭기를 제작하였다. MMIC의 제작은 능동소자와 수동소자의 공정을 통합하여 제작되었다.

제작되어진 MMIC 광대역 저잡음 증폭기의 칩 크기는 1.4 mm × 1.4 mm이며 그림 4에 표면사진을 나타내었다.

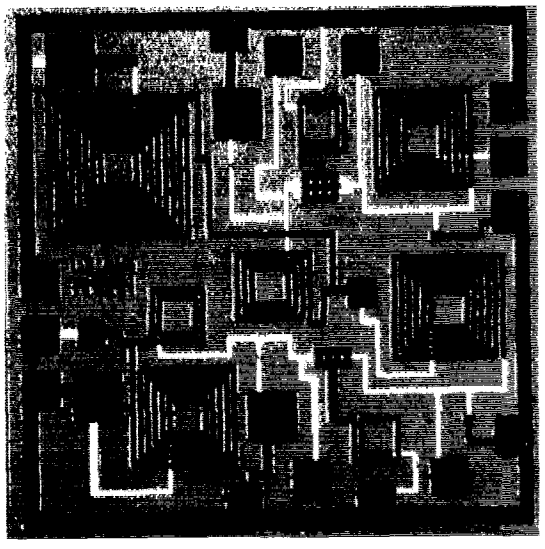

그림 4. 광대역 저잡음 증폭기의 표면사진

Ⅳ. 광대역 저잡음 증폭기의 측정

제작된 광대역 저잡음 증폭기의 측정을 위해서 측정 PCB를 설계 및 제작하였다. PCB 설계에 사용된 기판은 유전율이 4.7, 유전체 두께가 1.5 mm인 FR4 기판을 사용하여 입출력 라인은 특성임피던스가 50Ω이 되도록 1.3208 mm(52 mil)로 설계하였다. PCB 기판의 금속은 칩을 마운트 한 후 본딩을 할 수 있도록 Au를 plating 하였으며, 설계된 PCB 기판의 전체 크기는 65 mm×57 mm이다. PCB 제작후 칩을 마운트하여 본딩하였다.

제작된 증폭기의 S-파라메타는 HP 8510C vector network analyzer를 사용하여 측정한 결과 1.5 GHz ~ 2.5 GHz의 주파수 영역에서 S_{21} 이득은 9.8 ~ 12.2 dB, 입력반사계수 S_{11}은 -5.8 ~ -8.5 dB의 측정결과를 얻었으며, 1.5 GHz ~ 1.9 GHz의 영역에서는 12.2 dB의 평탄한 이득을 얻었다. 그림 5에 광대역 저잡음 증폭기의 측정된 소신호 주파수 특성을 나타내었다.

출력전력 측정은 HP 8648C signal generator와 HP 8563E spectrum analyzer로 측정하였다. 측정시 -4.83 dBm의 케이블 손실을 보상하여 출력전력을 측정한 결과 중심주파수인 2.08 GHz에서 -1 dBm의 입력전력에 대하여 P_1dB는 9.86 dBm의 측정결과를 얻었으며, 증폭기의 최대출력은 10.83 dBm을 얻었다. 광대역 저잡음 증폭기의 최대출력의 측정결과를 그림 6에 나타내었다.

증폭기의 잡음 지수는 HP 8970B noise figure meter를 사용하여 측정하였으며, 1 ~ 3 GHz의 대역에서 100 MHz의 간격으로 측정하였다. 측정결과 동작영역인 1.5 GHz ~ 2.5 GHz 영역에서 1.7 ~ 2.1 dB의 측정결과를 얻었으며, 그림 7에 결과를 나타내었다.

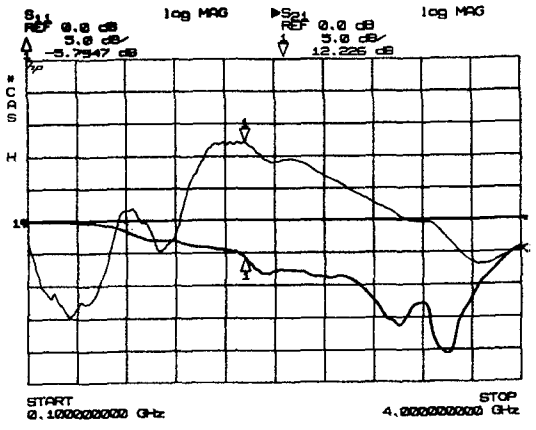

그림 5. 측정된 소신호 특성

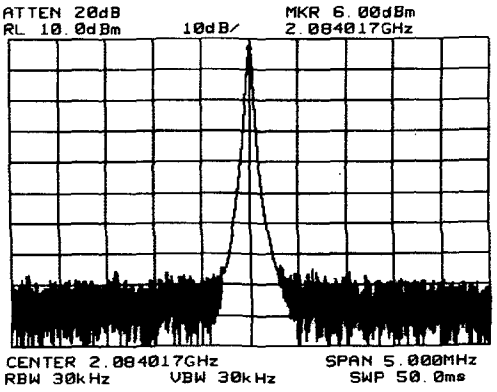

그림 6. 측정된 출력전력 특성

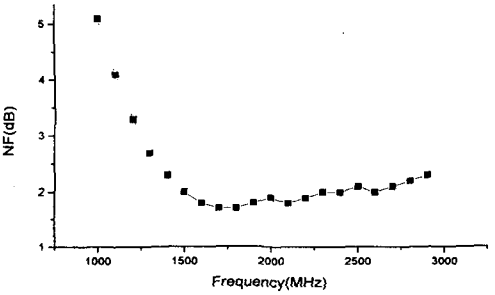

그림 7. 측정된 잡음지수 특성

Ⅴ. 시뮬레이션과 측정결과 비교 및 분석

광대역 저잡음 증폭기의 소신호 특성 측정결과를 시뮬레이션 특성과 비교한 결과 이득은 12.2dB로 설계치보다 약 9 dB, 대역폭이 0.6 GHz로 설계치 인 1 GHz보다 약 0.4 GHz 감소하고 대역내의 이득 평탄도 특성이 시뮬레이션에 비해 감소하였다. 잡음 지수 특성 측정결과 시뮬레이션 결과와 비교하여 1 ~ 2 GHz 대역에서는 시뮬레이션과 유사한 결과를 얻었으나 2 GHz 이상에서는 약 1 dB 이상 높은 결과를 얻었다. 소신호 특성의 시뮬레이션과 측정결과의 비교를 그림 8에 잡음지수의 비교 결과를 그림 9에 나타내었다. 증폭기의 시뮬레이션 결과와 제작 후의 측정결과와의 차이는 MMIC 제작시 생기는 공정오차와 설계시 본딩 라인의 인덕턴스 성분 및 라인간의 커플링 현상을 고려하지 않은 이득과 대역폭의 감소, 그리고 측정시 RF 접지나 바이어스 회로에 전압을 인가할 때의 조건이 시뮬레이션과는 바뀌

어 특성변화가 일어난 것으로 분석되었다. 또한, 잡음지수가 2 GHz 이상의 영역에서 상대적으로 더욱 큰 오차가 발생한 것은 잡음지수 자체가 신호 대 잡음의 비율을 표현한 것이기 때문에 2 GHz 이상의 영역에서 소신호 이득이 많이 감소함에 따라 잡음 지수가 상대적으로 높아진 것으로 분석되었다. 따라서, 정확한 라이브러리 구축을 위한 능동소자 및 수동소자의 모델링과 설계시 본딩라인을 포함한 모든 기생효과를 고려하여 설계하는 것이 MMIC 설계시 매우 중요한 요소로 분석되었다.

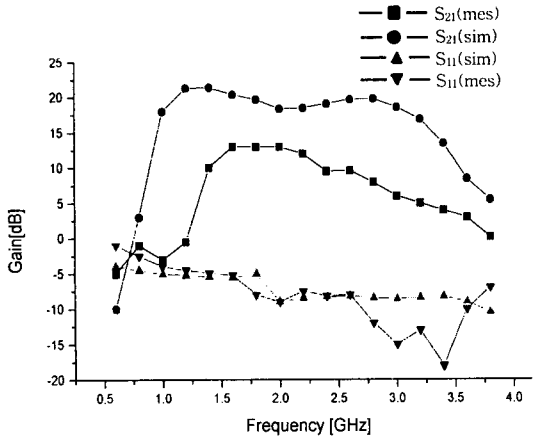

그림 8. 소신호 특성의 시뮬레이션과 측정결과 비교

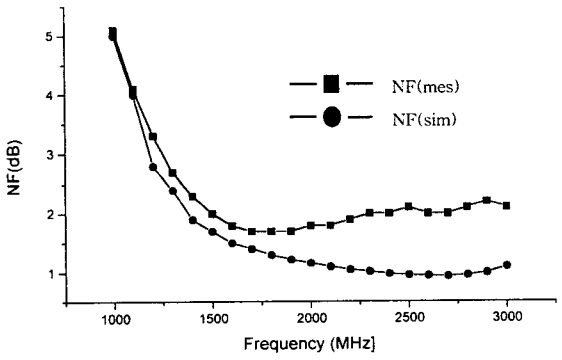

그림 9. 잡음지수의 시뮬레이션과 측정결과 비교

Ⅵ. 결 론

본 논문에서는 ETRI 라이브러리와 Q-matching을 이용하여 L-band 대역의 MMIC 광대역 저잡음 증폭기를 설계 및 제작하였다. 제작된 MMIC 광대역 저잡음 증폭기의 측정결과 1.5~2.5 GHz의 주파수에서 이득이 9.8~12.2 dB, 잡음지수는 1.7~2.1 dB를 얻었고 중심주파수인 2 GHz에서 입력이 -1 dBm 일 때, P_1 dB가 9.86 dBm, 최대 출력전력은 10.83 dBm의 결과를 얻었다.

제작된 MMIC 광대역 저잡음 증폭기는 1.8 GHz PCS, 2 GHz IMT-2000, 2.4 GHz WLL 등의 수신단 모듈에 응용 가능하리라 사료되며 더욱 우수한 성능의 MMIC 설계 및 제작을 위해서는 정확한 능동소자 및 수동소자의 모델링과 라이브러리 구축이 필요하고 MMIC 설계시 본딩라인을 포함한 모든 기생효과를 고려한 설계방법 등이 더욱 연구 되야 할 것으로 분석되었다.

參 考 文 獻

[1] R. M. Fano, "Theoretical Limitation on the Broadband Matching of Arbitrary Impedances.", Journal of the Franklin Institute, January 1950.

[2] Wide-Band Gallium Arsenide Power MESFET Amplifier", IEEE Transactions on microwave theory and techniques, vol. 24, no. 6, June 1976

[3] Pieter L. D. Abrie, "RF and Microwave Amplifier and Oscillators"

[4] Guillermo Gnzalez, Ph. D, "Microwave Transistor Amplifiers Analysis and Design"

※ 이 연구는 과학기술부 · 한국과학재단 지정 우수연구센터(MINT) 및 반도체 설계 교육센터의 지원에 의한 연구 결과임.