

유리 기판상에서의 비정질 실리콘의 전계 유도 방향성 결정화
Field Aided Lateral Crystallization of Amorphous Silicon Films
on Glass Substrates

이재복*, 양용호, 이찬재, 김철호, 최덕균: 한양대학교 무기재료공학과

1. 서론

저온에서 비정질 실리콘을 결정화하는 방법들 중에는 미량의 금속 불순물이 증착 또는 함유된 비정질 실리콘을 열처리시 그 결정화 온도를 낮출 수 있다는 점에서 제안된 금속 유도 결정화(Metal Induced Crystallization: MIC)^{1,2}와 이 방법을 개선한 금속 유도 측면 결정화(Metal Induced Lateral Crystallization: MILC)³가 있다. 하지만, 이러한 결정화 방법들의 경우 실리콘 박막을 결정화시 박막 내에 미량의 금속 불순물들이 잔존하여 고유의 실리콘 특성을 저하시킬 수 있고, 결정화가 금속이 증착된 모든 부분으로부터 무질서하게 진행되므로 채널내 결정립의 형상이 불규칙적일 것으로 예상되어 전계효과 이동도와 누설전류와 같은 전기적 특성이 저하될 수 있다.

이로부터 위와 같은 결정화에 핵심적인 역할을 하는 실리콘사이드상이 금속상인 것에 착안하여 전계에 의해 결정화가 가속되고 일방향으로 결정화를 제어하여 채널내 전자나 정공의 이동도를 향상시킬 수 있는 새로운 결정화 방법인 전계 유도 방향성 결정화(Field Aided Lateral Crystallization: FALC)⁴ 방법이 제안되었으며 FALC 공정시 인가해 준 전압에 따라 결정화 속도가 가속되며 이를 직접 소자에 응용하여 공정시간 단축, 저온 공정, 기존의 결정화법보다 우수한 전기적 특성 등이 확인되었다^{5,6}. 또한, FALC 효과가 기판으로 사용한 실리콘 웨이퍼에서 유도된 전류 효과에 의해 결정화의 주매개체인 금속 실리콘사이드 상이 진행되었음을 확인하였다.

그러나, FALC 공정을 직접 유리 기판상에서 수행할 경우, 유리 기판의 높은 비저항으로 인해 실리콘 웨이퍼를 기판으로 사용했을 때와 같은 전류 유도 효과를 기대하기가 어렵다. 따라서 본 연구에서는 극박막의 Ni을 이용하여 실리콘 기판상에서 뿐만 아니라, 전기전도도가 비교적 우수하며 액정표시 소자 패널상에 투명전극으로 응용되고 있는 Indium Tin Oxide(ITO) 층을 매물 전류 유도층으로 사용한 유리 기판상에서의 FALC 공정을 시도하여 각 기판상에서 결정화 거동을 고찰하였다.

2. 실험방법

열산화법에 의해 SiO₂를 형성시킨 (100) Si 기판과 ITO (300 - 1500 Å)가 증착된 유리 기판상에 PECVD 법으로 비정질 실리콘을 증착한 후, 마스크로 사용할 SiO₂ (1000 Å)를 RF magnetron sputtering 법으로 증착하였다. 사진식각공정을 통해 SiO₂를 패터닝한 후,

극박막의 Ni (30 - 50 Å)을 DC sputtering 법에 의해 증착하였다. 다음으로 시편 양단에 실버 페이스트로 전극을 구성하고 열처리로서 N₂ 중성 분위기를 유지하면서 500°C 이하에서 전계를 인가하는 결정화 실험을 시행하였다. 열처리 후, 모든 패턴에서의 결정화 속도와 거동은 Nomarski 광학 현미경을 통해 관찰되었고 FALC 에 의한 결정화 정도는 라만 분광계를 통해 측정되었다.

3. 결과 요약

기존의 비정질 실리콘의 저온 결정화 방법들의 단점을 보완하고 결정화 속도 및 방향성에서 매우 우수할 것으로 예상되어 제안된 FALC 가 실리콘 기판과 ITO 가 증착된 유리 기판상에서 관찰되었다. Ni 이 없는 측면으로의 결정화는 인가한 전계의 극성에 의존하여 시편의 (-) 쪽에서 (+) 쪽으로 가속화되었고 전계를 인가하지 않은 시편에 비해 빠른 결정화 속도를 보여주었다. 한편, 전압이 증가함에 따라 결정화 속도가 향상되었고 패턴의 크기가 클수록 측면으로의 결정화 속도가 더욱 가속되는 것으로 나타났다. 또한 라만 분광계 분석을 통해 단결정 실리콘의 피크 세기에는 미치지 못했지만 분명한 결정화의 증거를 확인할 수 있었다. 이와 같이 금속오염이 배제된 다결정 실리콘의 형성, 저온 공정, 공정 시간의 단축 등의 장점을 갖는 FALC 공정은 저온 다결정 실리콘 박막 트랜지스터를 상용 유리 기판에 응용하는 기술에 근접할 수 있을 뿐만 아니라 기타의 저온 결정화가 필요한 분야에 광범위하게 응용할 수 있는 기초 기술을 제시하는 계기가 될 것으로 기대된다.

참고문헌

1. C. Hayzeldon, J. L. Batstone and R. C. Cammarata, *Appl. Phys. Lett.*, 60, 225 (1992)
2. G. Liu and S. J. Fonash, *Appl. Phys. Lett.*, 62, 2554 (1993)
3. S. W. Lee and S. K. Joo, *IEEE Electron Device Lett.*, 17 (4), 160 (1996)
4. S. H. Park, S. I. Jun, K. S. Song, C. K. Kim and D. K. Choi, *J. J. Appl. Phys. Lett.*, 38 (2), 108 (1999)
5. K. S. Song, J. B. Lee, S. I. Jun, S. G. Park and D. K. Choi, *J. Mat. Sci, Lett.*, 18 (15), 1209 (1999)
6. S. I. Jun, Y. H. Yang, J. B. Lee and D. K. Choi, *Appl. Phys. Lett.* (1999) in press

◆ 반드시 구두 발표 요망