

## PC 인터페이스에 의한 디지털 보호 계전기의 성능 시험기

박철원 · 서종완 · 정호성 · 신명철 · 이복구  
 국립원주대학, 성균관대학교, 영지전문대학

### A PC based, Low Cost, Tester for Digital Protective Relay

Chul-Won Park\*, Jong-Wan Seo\*\*, Ho-Sung Jung\*\*, Myong-Chul Shin\*\*, Bock-Ku Lee\*\*\*  
 \*WonJu Nat'l College \*\*SungKyunKwan Univ. \*\*\*MyongJi College

**Abstract** - Recently, several developments of real-time simulators have been reported. But they are very high cost. And then they are difficult to apply for relay testing in small business. This paper presents the structure and performance of a new pc based, low cost, tester to digital protection relays. Fault transients are generated either by simulating signals using EMTP or by recorded fault signals.

#### 1. 서 론

최근, 전력계통에 고장이 발생한 경우 계통 변화에 유연성 있게 대처하여 정상 동작을 수행 할 수 있도록 신 기술을 적용한 디지털 보호 계전기의 개발이 한창 진행 중에 있다[1,2]. 이에 실 계통에 설치하여 운영하기 이전에 그 성능에 대한 올바른 평가가 수반되어야 한다. 더욱이 디지털형 계전기류는 구조와 성능이 상당히 달라졌고 또한 복합적인 기능으로 동작하기 때문에 정상상태 시험신호만을 발생시키는 종래의 재래식 계전기 시험기로는 적절한 성능 시험을 할 수 없다. 그러므로 계전기의 성능을 완벽하게 평가하기 위해서는 실제 고장신호와 유사한 신호들이 필요하게 되었을 뿐만 아니라 더 나아가 새로운 모의 시험장치들을 개발하고 그 규격들의 표준화에 대한 과제가 제기되었다. 이에 따라 설계된 소수의 시뮬레이터들은 상당히 강력하고 뛰어난 계전기의 성능평가 도구로 활용할 수 있게 되었다. 그러나 아날로그 방식인 TNA와 Hybrid형인 APSA 등의 시험기들은 보호 계전기의 성능 시험을 포함한 전반적인 전력계통 해석용 시뮬레이터로서 유연성이 부족하고 단지 디지털 계전기의 복합적인 동작을 시험하기에는 과 사양이다. 또한, 실시간 디지털방식인 RTDS와 혼합축소형 Micro Reseau 등은 성능 면에서는 우수하나 그 가격이 매우 고가이기 때문에 영세한 중소기업이나 대학 연구실에서 개발되는 시제품 디지털 계전기의 성능 시험용으로는 활용하는데 상당히 어려움이 있다[3~5].

따라서 본 논문에서는 디지털 계전기의 동작특성을 평가할 수 있도록 경제성과 유연성이 고려하여 PC와 쉽게 인터페이스가 가능한 간이형 디지털 계전기 시험기를 개발하였다. 이 시험기는 개방 루프(open loop)으로서 계통모의는 전자과도해석 프로그램인 EMTP의 출력데이터와 사용자 정의한 임의 신호들의 발생도 가능하다. PC에서 전력계통의 각종 사고를 모의 계산한 후, 실 계통 조건에 맞도록 신호들을 증폭한 다음, 그 결과를 PC 인터페이스 장치를 통하여 디지털 계전기의 성능 시험 신호로 사용할 수 있도록 하였다. 제안한 시험기의 타당성 검증용 위하여 EMTP 시뮬레이션으로부터 수집한 송전선로와 변압기 모델의 과도상태 데이터를 활용하였다.

#### 2. 시험기의 구성

본 시험기는 시제품 디지털 계전기의 정확한 동작을 테

스트하기 위해 개발된 것으로 EMTP를 기반으로 실 계통 모델에 대한 시뮬레이션을 하고 그 결과를 아날로그 파형으로 출력함으로써 실 계통에 계전기를 설치하여 그 성능 평가를 하는 것과 유사한 효과를 내도록 설계되었다. 이 시험기는 IBM PC용 EMTP를 시뮬레이션 엔진(simulation engine)으로 하였고, 표시유닛(display unit)을 내장하고 있으며, IBM PC의 ISA 버스를 이용하여 인터페이싱을 한 후, D/A 변환과 신호 증폭(signal amplification)을 수행하도록 구성되어 있다. 그림 1은 디지털 계전기의 성능 시험을 위한 전반적인 시스템으로서 시뮬레이션 엔진, D/A 인터페이스, 시험대상(target) 시스템, 그리고 모니터링 유닛으로 구성된다.

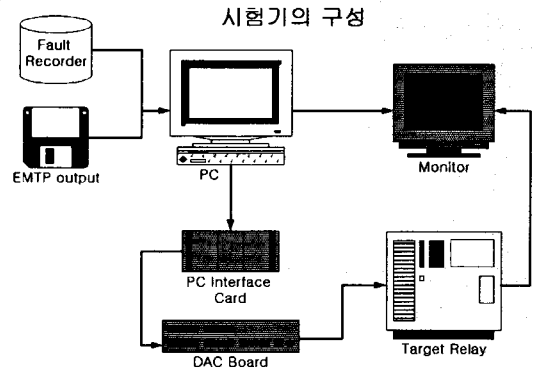


그림 1. 시험기의 구성

Figure 1. Tester system architecture

#### 2.1 시뮬레이션 엔진

시뮬레이션 엔진으로는 전력계통의 정상상태 및 과도현상을 해석하는데 인증 되어 널리 활용되고 있는 EMTP가 사용되었다. EMTP를 기반으로 시뮬레이션 컴퓨터 PC와 시험될 계전기 사이에 PC 인터페이스를 구성함으로써 시제품 디지털 계전기의 동작을 시험할 수 있도록 되어 있다. 또한, 시험기는 고장기록장치(fault recorder)에 의하여 수집된 데이터나 Matlab과 Cyme 등 비 실시간 S/W 시뮬레이션의 출력파일에 대한 활용이 가능하다. 또한 소프트웨어적으로 처리한 임의 과도신호의 재생도 가능하다. 그러나 본 시뮬레이터는 디지털 계전기 동작이후 차단기의 동작에 따른 계통 변화를 입력으로 받아들이며 변화된 계통구성에 대한 재 시뮬레이션은 수행하지 않는 개방 루프형이다.

#### 2.2 디지털/아날로그 인터페이스

D/A 인터페이스는 8 bit D/A 컨버터 6 채널로 각각 VA, VB, VC, IA, IB, IC의 계전 파형을 얻을 수 있도록 구성하였으며, PT, CT를 거쳐 시험대상 계전기의 입력으로 들어가는 2차측의 전압, 전류레벨에 맞도록 조절해주는 증폭부로 구성된다.

#### 2.3 시험대상 시스템

시험대상 시스템은 디지털 계전기가 해당된다. 이 시험대상 시스템은 고장 등의 과도상태가 발생한 경우, 계전기 동작이 정상적으로 행하여졌는지 여부를 확인하기 위해 차단기로의 트립신호를 시험기로 피드백 해준다. 다만, 이 트립신호는 계전기의 정확한 동작의 수행여부만을 확인하기 위한 용도로 사용한다.

#### 2.4 모니터링 유닛

모니터링 유닛은 시뮬레이션이 수행되어 전압, 전류신호를 발생시켜주는 시험기가 내장된 PC와는 별도의 PC 상에서 시뮬레이터의 출력 및 시험대상 시스템의 트립신호를 받아 PC상의 모니터에 그 관련 신호를 출력해준다.

### 3. 시험기의 사양 및 특징

#### 3.1 사양 및 특징

본 시험기에서의 샘플링 비는 최대 256 S/C를 지원하며, 최대 6채널까지 동시 출력이 가능하다. PC상의 메모리를 직접 사용함으로써 출력 가능한 신호주기에는 제한 없이 사용이 가능하고, 입력 파일의 형식에 맞추어 주면 변전소의 고장기록장치 등이 수집한 실 계통 데이터도 직접 활용할 수 있다. 또한, 시험대상 계전기에 입력된 계전 신호 및 고장여부를 판단하여 발생하는 트립신호의 동작상태 등의 일련의 과정에 대한 파형을 모니터링 유닛화면에 의하여 확인이 가능하다. 부가하여 아날로그 파형의 출력부에는 고정된 전압 범위의 출력과 조정기를 사용한 가변 출력전압을 얻을 수 있도록 설계하였다. 제작된 디지털 계전기 시험기의 사양은 표 1과 같다.

표 1. 제작된 디지털 시험기의 사양

Table 1. A specification of designed tester

PC Interface	16 bit
D/A conversion	8 bit
Output Channel	6 channel
Output Voltage Level	$\pm 5V \sim \pm 10V$
EMTP sample	256 samples / cycle
Driving Current	50mA per channel.

#### 3.2 모니터링 화면

모니터링 화면에서는 시험용 계전기의 동작유무를 판별하기 위해서 전압과 전류 신호를 화면에 출력시키고 그 트립신호 발생 여부를 화면에 나타내주는 동작이 표시된다. 그림 2는 송전선로계통에서 1선지락고장이 발생한 경우, A상 전류 신호와 이에 따라 동작한 계전기의 트립신호의 예를 나타내준 모니터링 화면이다.

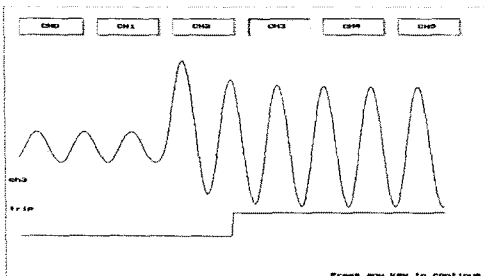


그림 2. 모니터링 화면

Figure 2. Monitoring screen

### 4. 시험기의 성능 시험

본 논문에서는 제작한 디지털 시험기의 성능을 평가하기 위하여 EMTP의 시뮬레이션으로부터 수집한 출력데이터파일을 재생시키고, 소프트웨어적으로 처리하여 발생하는 임의의 파형을 재생시켜 비교·검토하였다. 모델계통은 전체 공장이 160(km)인 154(kV)송전선로와 154/22.9(kV) 변압기 계통이며, 전압 사고각, 고장발생위치, 가압 시점의 변화에 따른 고장 및 여자돌입 등 다양한 과도현상을 모의하였다[1,2].

#### 4.1 송전선로의 고장파형 비교

그림 3(a)는 송전단으로부터의 거리가 80(km) 떨어진 지점에서 1( $\Omega$ )의 고장저항에 의해 1선지락고장이 발생한 경우의 전류신호로서 EMTP 시뮬레이션을 수행한 결과를 TPLOT로 출력한 결과이다. 그림 3(b)는 본 시험기에 의하여 재생된 아날로그 파형으로서 HP OSC로 하드 카피한 것이다.

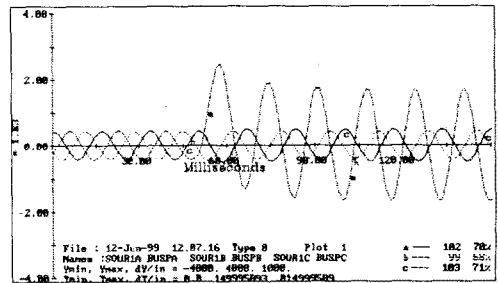


그림 3(a). EMTP에 의한 신호(at T/L, 1LGF)

Figure 3(a). Simulation signal by EMTP

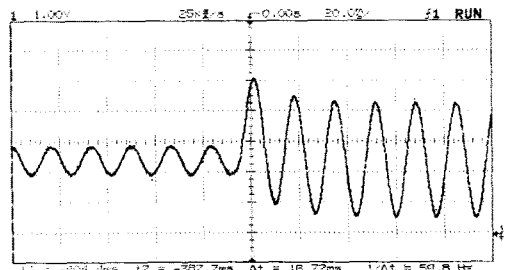


그림 3(b). 시험기에 의한 출력 파형(at T/L 1LGF)

Figure 3(b). Reproducing signal by tester

#### 4.2 변압기의 여자돌입파형 비교

그림 4(a)는 3상  $\Delta$ -Y 46/60 MVA 154/23(KV) 변압기를 0.044초 후(A상 전압위상각  $0^\circ$  시점)에 계통에 투입하였을 경우의 3상 여자돌입 전류파형이다. 그림 4(b), (c)는 본 시험기에 의하여 재생된 상기 신호의 아날로그 파형으로서 그림4(b)는 256 S/C 일 때의 A상 전류신호이고, 그림 4(c)는 12 S/C 일 때 B상 전류신호이다.

#### 4.3 임의의 파형 비교

그림 5(a), (b)는 식(1)과 같이 표현되는 임의의 합성신호를 소프트웨어로 처리하여 시험기에서 재생된 사용자 정의의 신호이다.

$$y = \sin wt + \frac{1}{3} \sin 3wt + \dots + \frac{1}{11} \sin 11wt$$

$$y = \sin wt + \frac{1}{3} \sin 3wt + \dots + \frac{1}{63} \sin 63wt$$

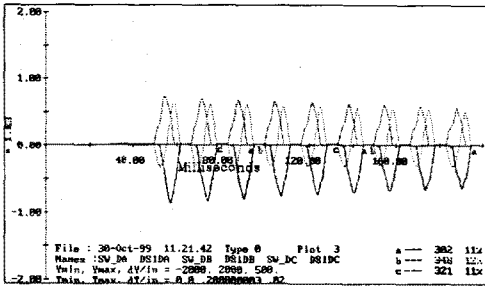


그림 4(a). EMTP에 의한 신호(at Tr, Inrush)  
Figure 4(a). Simulation signal by EMTP

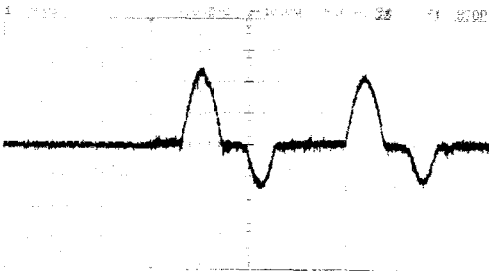


그림 4(b). 시험기에 의한 출력 파형(at Tr, Inrush)  
Figure 4(b). Reproducing signal by tester

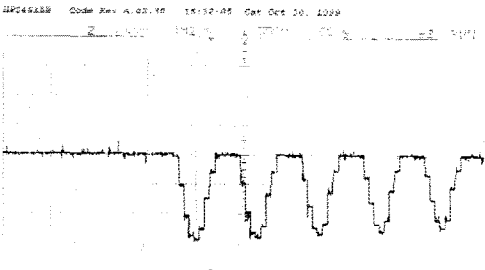


그림 4(c). 시험기에 의한 출력 파형(12 S/C)  
Figure 4(c). Reproducing signal by tester

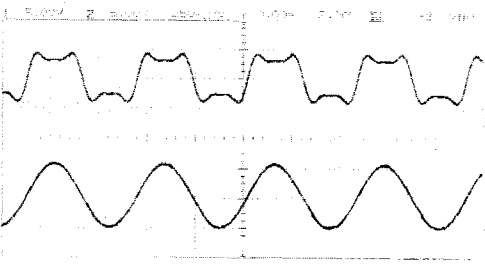


그림 5(a). 시험기에 의한 임의의 파형  
Figure 5(a). Reproducing arbitrary signal by tester

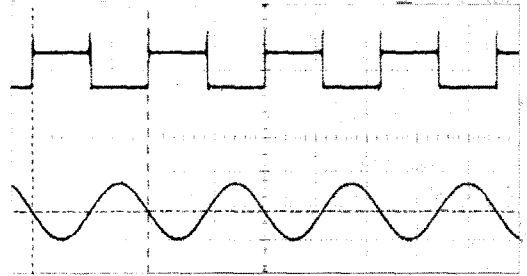


그림 5(b). 시험기에 의한 임의의 파형  
Figure 5(b). Reproducing arbitrary signal by tester

그림 3~5로부터, 크기 및 위상 그리고 고조파 포함 여부 항목들에 대하여 비교한 결과, 이들 파형에 의존되어 진행되는 일련의 디지털 계전기 성능 시험이 가능하다.

#### 4. 결 론

본 연구에서 개발한 디지털 계전기의 성능시험을 위한 간이형 시험기의 결론을 요약하면 다음과 같다.

- (1) 제안된 디지털 시험기는 PC와의 인터페이스가 용이하도록 설계되었으므로, 편의성이 향상되었으며, 저가이기 때문에 중소기업이나 연구실에서의 시제품 디지털 계전기의 성능 시험에 적당하다.
- (2) EMTP를 계통모의용 주 엔진으로 채택하였으므로 계통의 모델링이 적당하다면, 그에 따른 시험결과를 신뢰할 수 있다.
- (3) EMTP의 출력데이터와 사용자가 원하는 임의의 신호를 재생시킨 파형의 위상과 크기 및 고조파의 포함 여부를 비교한 결과 디지털 계전기 시험이 가능하다.
- (4) 성능 시험시 계전기의 입력·출력신호에 대한 모니터링이 가능하며, 임의의 신호의 발생이 가능하기 때문에 다른 장비시험에 확대·적용이 가능하다.

현재 제작한 하드웨어로는 PC상의 전원을 공급받아 동작하므로 아날로그 계전기를 시험하기에 충분한 전압·전류를 공급해줄 수 없으나, 추후 외부의 전원을 사용하여 아날로그 계전기 시험에 요구되는 충분한 전압, 전류를 공급할 수 있도록 보완할 예정이다. 뿐만 아니라 사용자의 조작 편의성을 향상하기 위하여 메뉴방식의 MMI를 프로그램할 예정이다.

#### 참 고 문 헌

- [1] 신명철, 이복구, 박철원, 정호성 외, "거리계전기법을 위한 신경회로망 패턴 추정기", 대한전기학회 논문지 Vol. 47, No. 11, pp. 1804~1811, 1998. 11.
- [2] 박철원, 신명철 외, "Fuzzy Logic based Relaying using Flux-differential Current Derivative Curve for Power Transformer Protection", 한국피지 및 지능 시스템학회 논문지 Vol. 8, No. 5, pp. 72~82, 1998. 10.
- [3] 차승태, 조강욱, "실시간 전력계통 해석용 시뮬레이터 기술", 대한전기학회 하계학술대회 논문집, pp. 1050~1052, 1998. 7.
- [4] 김정훈, 신중린, 이홍재외, "전력계통 시뮬레이터의 기술 현황과 국내개발의 방법론 고찰", 대한전기학회 하계학술대회 논문집, pp. 529~533, 1993. 7.
- [5] Subcommittee of the IEEE power system relaying committee, "Digital Simulator Performance Requirements for Relay Testing", IEEE PWRD Vol. 13, No. 1, pp. 63~72, Jan, 1998.