

3-레벨 반브리지로 구성된 SSSC의 동특성 분석

한 병문*, 박덕희, 김희중, 백승택
 영지대학교 전기공학과

Dynamic Characteristic Analysis of 3-Level Half-bridge SSSC

Byung-Moon Han, Duk-Hee Park, Hee-Joong Kim, Seung-Teak Beak
 Myongji University

Abstract - This paper proposes an SSSC based on 3-level half-bridge inverters. The dynamic characteristic of the proposed SSSC was analyzed by EMTP simulation, assuming that the SSSC is inserted in the transmission line of the one-machine-infinite-bus power system. The proposed SSSC has six 3-level half-bridge inverters per phase, which operates in PWM mode. The proposed SSSC generates a quasi-sinusoidal output voltage by 90 degree phase shift to the line current. The proposed SSSC does not require the coupling transformer for voltage injection, and has a flexibility in operation voltage by increasing the number of series connection.

1. 서 론

SSSC는 선로에 직렬로 삽입되어 선로양단에 걸리는 전압을 직접 제어하는 기능을 갖는다[1][2]. SSSC에 사용되는 인버터는 STATCOM에서와 마찬가지로 동작 전압을 높이기 위해 다수의 GTO를 직렬로 결합한 스위치로 구성되어 있다. 그런데 GTO 소자의 직렬운용은 대단히 난이하고 직렬운용이 가능한 소자수에도 많은 제약이 따른다. 따라서 전력계통과 원만한 결합을 위해 강압변압기를 사용하는 것이 보편적이다.

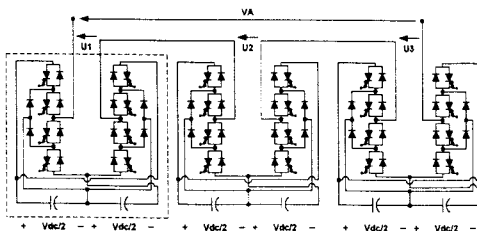
소자의 직렬운용을 피하기 위해 처음으로 고안된 것이 다중레벨 STATCOM이다. 그러나 다중레벨인버터는 출력전압의 형성이 복잡하고 많은 역결합 다이오드를 필요로 한다. 이러한 단점을 보완하고자 Peng은 한 상당 5개의 단상 풀브리지로 구성된 다중브리지 STATCOM을 제안하고 그 동작과 특성을 축소모형을 통한 실험으로 분석하였다[3][4].

본 논문에서는 한 상당 6개의 3-레벨 반브리지로 구성된 SSSC를 제안하고 그 동작을 EMTP에 의한 시뮬레이션으로 검증한 내용을 기술하고 있다.

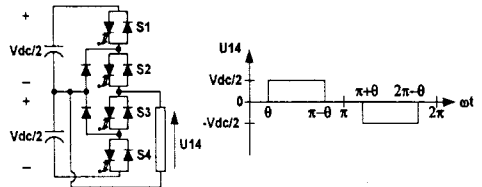
2. 본 론

2.1 시스템 구성 및 동작원리

본 논문에서는 3-레벨 인버터를 이용하여 SSSC의 인버터를 구성하였다.



(a) 3-레벨 반브리지 SSSC



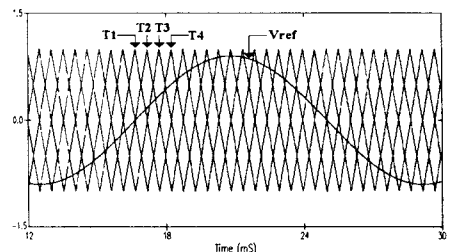
(b) 3-레벨 반브리지의 동작원리
 그림 1. 시스템 구성 및 동작원리

그림 1은 3-레벨 인버터의 동작원리를 나타낸 것이고, 그림 1(a)에서 보듯이 SSSC의 한 상에 해당하는 3-레벨 인버터는 2개의 3-레벨 반브리지 인버터가 커패시터를 공유하여 그림에서 점선으로 표시된 부분을 구성하고 점선부분에 해당하는 인버터가 3대 직렬로 연결된 형태이다. 이러한 구조의 이점은 그림 2의 설명 부분에서 설명한다. 그림 1(b)는 (a)에서 보여진 3-레벨 인버터의 구조에서 기본이 되는 3-레벨 반브리지 인버터와 출력전압 형태를 간략하게 보여준다. 3-레벨 인버터의 출력전압은 $V_{dc}/2$, 0, $-V_{dc}/2$ 의 세가지 레벨을 가지며 각각의 경우에 대하여 스위치 S1~S4의 상태는 표 1에 나타나 있다.

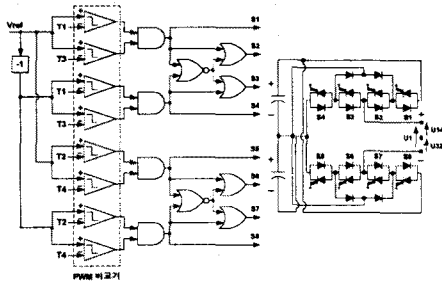
표 1. 3-레벨 인버터 스위칭 방식

| | |
|-------------|------------------------------|
| $V_{dc}/2$ | S1, S2 : on and S3, S4 : off |
| 0 | S2, S3 : on and S1, S4 : off |
| $-V_{dc}/2$ | S3, S4 : on and S1, S2 : off |

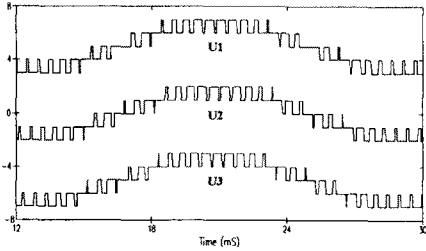
그림 2는 3-레벨 인버터의 PWM 동작시 그림 1의 인버터 게이트 펄스 생성 및 각부 전압파형을 나타낸다. 그림 2(a)는 그림 1(a)에서 빗금으로 표시된 부분의 스위치 게이트 펄스를 만들기 위한 캐리어와 기준 신호를 보여준다. 캐리어 T1, T2, T3, T4의 주파수는 480(Hz)이며, 네 개의 캐리어는 각각 90°의 위상차를 가지고 있다. 그리고 기준 신호 V_{ref} 는 최대값이 0.9이고 주파수는 60(Hz)인 정현파이다.



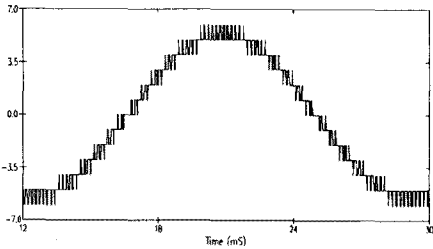
(a) 캐리어와 기준 신호



(b) 게이트 펄스 생성 방법



(c) 3-레벨 인버터 출력전압



(d) VA 전압 파형

그림 2. 게이트 펄스 발생과 출력파형 형성

그림 2(b)는 그림 2(a)의 5개의 신호를 가지고 어떻게 게이트 펄스를 만드는 방법을 보여주며 오른쪽의 3-레벨 인버터는 그림 1(a)의 빗금 친 부분을 확대한 것이다. 각각의 S1~S8 신호는 표 1의 상태를 만족한다. 그림 2(c)는 그림 1(a)에 표시된 U1, U2, U3의 출력 전압 파형이며 이 때 V_{dc} 는 2V이다. 그림 2(a)와 (b)는 U1의 경우에 해당하며 U2와 U3의 전압형태를 얻기 위해서 U1과의 차이점은 그림 2(a)에 나타난 4개의 캐리어인데 총 4개로 구성된 캐리어 집합이 U1, U2, U3의 경우 각각 120°의 위상차를 두어야 한다는 것이다. 최종적으로 3-level 인버터가 동작을 해서 선로로 주입하는 전압은 그림 2(d)에 나타나있다. 이 전압은 그림 1(a)에서 VA에 해당하는 것이다. 전압 VA는 캐리어 주파수가 480(Hz)이고 총 12개의 캐리어가 존재하므로 약 6(KHz)의 스위칭 효과가 나타난다.

2.2 EMTP 시뮬레이션

3-레벨 인버터로 구성된 SSSC의 동작 특성을 분석하기 위해서 EMTP를 이용한 시뮬레이션을 수행하였다. 그림 3에서 보여지는 시뮬레이션 모형은 한 상에 해당하며 각 상이 같은 형태로 구성되어 있으며, 그림에서 보듯이 인버터 구조는 4개의 GTO소자와 두 개의 다이오드로 이루어진 실제 3-레벨 반브리지 인버터를 3개의 양방향 도통 가능한 이상적인 스위치를 이용하여 등가모델로 구성하였다. 송전단과 수신단 사이에 3-레벨 인버

터가 삽입되어 있고 3-레벨 인버터와 수전단 사이에 선로 인덕턴스를 삽입하였으며, 선로 인덕턴스는 집중 선로정수로 모델링 하였다.

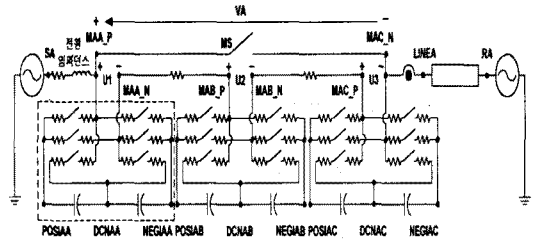


그림 3. 시뮬레이션 모형

시뮬레이션에서 사용된 회로정수는 표 2에 나타나 있으며 시뮬레이션상의 모든 값은 표 2에 있는 기준값을 바탕으로 pu값으로 환산하여 나타내었다.

표 2. 시뮬레이션 회로정수

| | |
|----------|----------|
| Basic 전압 | 154(kV) |
| Basic 용량 | 400(MVA) |
| 전압 주파수 | 60(Hz) |
| 인버터 | 1.56(pu) |
| 전압 위상각 | 30° |

2.2.1 시뮬레이션 제어기

3-레벨 인버터로 구성된 SSSC의 제어기가 그림 4에 나타나있다. 그림에 보여지는 제어기는 3상 3-레벨 인버터의 경우 각 상이 커패시터를 공유하지 않기 때문에 각상 분리 제어를 하고 있음을 보여준다.

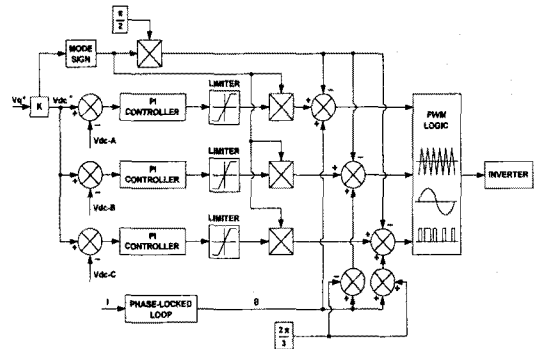


그림 4. 시뮬레이션 제어기

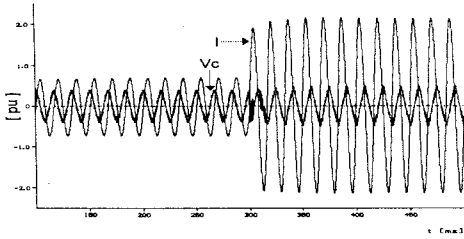
제어기의 동작은 선로 전류를 측정하여 Phase-Locked Loop에 의해서 선로 전류에 동기된 θ 를 발생하고 이 θ 는 각 상에 맞게 재조정된다. V_a 는 게인과 곱해져서 V_{dc} 를 생성하고 각 상별로 DC Link 커패시터 전압을 Feedback 받아 PI-Controller를 거쳐서 나온 신호는 Limiter에서 적당한 동작범위의 값으로 제한되어 출력된다. 이 때 DC Link 커패시터의 실측치는 그림 3에서 점선으로 표시한 인버터 DC Link 커패시터 전압 크기와 동일하고 나머지 두 부분의 전압도 측정하여 계산한 평균값이며, V_{dc} 는 0.14pu이다.

PI-Controller의 출력 신호는 V_a 의 부호를 나타내는 Mode Sign과 곱해진다. Mode Sign은 SSSC의 C-Mode와 L-Mode의 경우 DC Link 커패시터 전압을 제어하는데 있어서 동일 PI-Controller의 출력을 이용하여 각 모드에서 정확한 동작을 하기 위한 것과 C-Mode와 L-Mode에서 SSSC가 주입하는 전압의 위상을 C-Mode에서는 전류보다 90° 뒤지게, L-Mode에

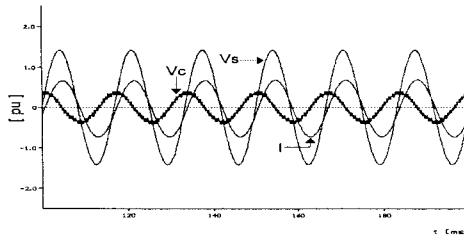
서는 전류보다 90° 앞서게 하는 역할을 동시에 수행한다. 시뮬레이션 상에서 Mode Sign의 값은 C-Mode시 1, L-Mode시 -1이다. 3상 선로 전류에 동기된 신호와 DC Link 캐패시터 전압을 제어하기 위한 신호 그리고 각 Mode별 SSSC 주입전압의 위상을 결정하는 신호가 조합되어 최종적으로 인버터 PWM 로직에서 주입전압의 기준 신호를 발생하는데 사용된다.

2.2.2 시뮬레이션 결과

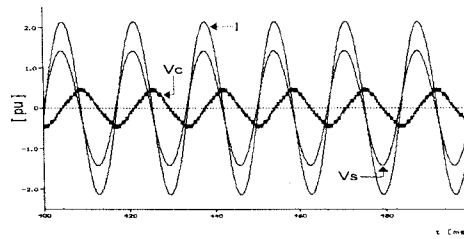
시뮬레이션 시나리오는 최초 50ms동안 그림 3에서 나타난 MS 스위치는 on상태이고 각 상의 다중브리지인버터의 스위치들은 off상태로 있으며 SSSC는 동작을 하지 않는다.



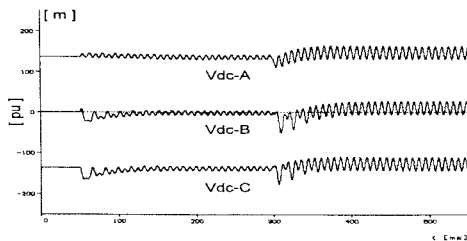
(a) 인버터 주입전압(V_c)과 선로전류(I)



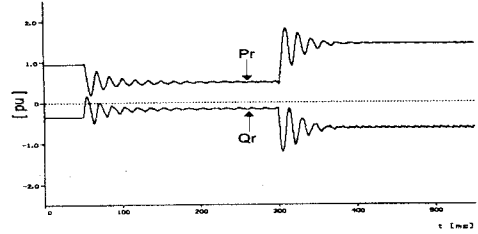
(b) L-Mode시 전원전압(V_s), 인버터 주입전압(V_c), 선로전류(I)



(c) C-Mode시 전원전압(V_s), 인버터 주입전압(V_c), 선로전류(I)



(d) DC Link 커패시터 전압



(e) 수전단의 유·무효전력
그림 5. 시뮬레이션 결과

50ms~300ms동안 Mode Sign은 -1로 설정되어 SSSC는 L-Mode로 동작을 하며, 300ms~550ms사이에는 Mode Sign이 1로 설정되어 C-Mode로 동작을 한다. 시뮬레이션 결과는 그림 5에 나타나있다. 그림 5(a)는 L-Mode에서 C-Mode로의 천이과정에서 인버터 주입전압과 선로전류를 나타낸 것으로서 천이과정이 반주기 내에 이루어지고 있음을 알 수 있다. 그림 5(b)는 L-Mode시 전원전압과 인버터 주입전압 그리고 선로 전류를 나타낸 것으로서 이때 SSSC는 1.56pu의 유도성 리액턴스와 같이 동작을 한다. 그림 5(c)는 C-Mode시 전원전압과 인버터 주입전압 그리고 선로전류를 나타낸 것인데 이때 SSSC는 0.64pu의 용량성 리액턴스와 같이 동작한다. 그림 5(d)는 그림 4의 제어기에서 쓰이는 DC Link 커패시터 실측치를 나타낸다. 그림 5(e)는 수전단의 유·무효전력은 나타낸 것으로서 SSSC가 각 모드로 동작할때 유·무효전력(P_r , Q_r)의 변화를 나타내며 P_r 과 Q_r 은 각각 SSSC가 동작하기 전에는 0.93pu, -0.35pu에서 L-Mode시 0.49pu, -0.13pu로 감소하고 C-Mode시 1.42pu, -0.63pu로 증가함을 알 수 있다.

3. 결론

본 논문에서는 3-레벨 반브리지로 구성된 SSSC의 동특성을 EMTP 시뮬레이션으로 분석한 결과에 대해 기술하였다. 제안하는 SSSC는 전력계통에서 요구되는 동작전압에 따라 브리지의 수를 가감하여 용이하게 구성할 수 있으며 주입용 변압기가 없이 선로에 직접 연결이 가능하다. 향후 연구가 더 필요한 분야는 각각의 직류 커패시터에 나타나는 전압을 일정하게 유지하는데 필요한 제어기의 개발이다.

[참 고 문 헌]

- [1]Laszlo Gyugyi, Colin D. Schauder, Kalyan K. San, "Static Synchronous Series Compensator : A Solid-State Approach to The Series Compensation of Transmission Lines", IEEE Trans. on Power Delivery, Vol. 12, No. 1, January 1997.
- [2]Kalyan K. Sen, "SSSC-Static Synchronous Series Compensator : Theory, Modeling, and Applications", IEEE Trans. on Power Delivery, Vol 13, No.1, January 1998.
- [3]F. Z. Peng and J. S. Lai, "A Multilevel Voltage-Source Inverter with Separate DC Sources for Static Var Generation," IEEE/IAS Annual Meeting, pp.2541-2548, Orlando, FL, Oct. 8-12, 1995.
- [4]F. Z. Peng and J. S. Lai, "Dynamic performance and control of a static var compensator using cascade multilevel inverter," IEEE/IAS Annual Meeting, pp.1009-1015, San Diego, CA, Oct. 6-10, 1996.