

신호용 PEAK 전압 정밀검출에 관한 연구

박호철, 성형수, 한승문, 한정훈
한전기공(주)

A Study on Accuracy Detection Method for Signal Peak Voltage

Ho-Chul Park, Hyung-Su Sung, Seung-Moon Han, Jeong-Hoon Han
Korea Power Plant Service & Engineering Co.Ltd

Abstract - In general, Diode makes a major role in electronic circuit. For example, switching of rectifier, cross current of switching rectifier, energy transfer of electronic element and reverse charge of capacitor, voltage insulation, energy feedback from load to power supply, and such as recovery of stored energy. Generally, We regard power diode as ideal element, but it has a certain boundary actually. specially, We use diode for detecting circuit peak hold voltage signal. It has cut in voltage. It occurs error of measurement value namely. This error, below in region diode voltage drop (0.7v) measurement value is wholesome signal. Specially, We can not get precision data. Therefore, precision level is low between theoretical and measurement data because of error in actual circuit. Conclusionally, In this paper, We define the error concerning to the power diode characteristics which is used detecting of the minute signal, and recommend the method that minimize measurement error.

1. 서 론

일반적으로 지정된 구간동안 신호의 최대치를 검출하는 회로로 Peak 신호 검출회로를 적용한다. Analog Peak 신호검출회로는 보통 Diode 또는 Condenser 와 증폭기(Op-Amp)의 조합에 의해 다이오드를 통과한 Analog 신호 레벨이 콘덴서에 충전되어 신호를 저장하는 형태의 구조이다. 그러므로 회로의 정밀도는 증폭기의 증폭 정밀도 외에도 적절한 용량의 Condenser 선정 및 Diode 의 특성이 직접적인 영향을 미친다. Condenser의 용량은 소신호 전류에도 짧은 시간 내에 충분히 전압상승을 할 수 있어야하고 또 누설전류가 매우 작아서 충전된 전압이 방전 없이 유지되어야 하는 특성을 갖추도록 선정해야 하지만 지정된 구간이 길지 않은 경우는 크게 문제되지 않는다. 또 Diode는 신호 감쇠 없이 정류신호가 전달되는 특성(이상적 Diode)에 가까울수록 정밀한 회로로 설계될 수 있는데 이러한 특성은 PN 접합의 Cut in 전압(약0.7V)에 의해 이상화시키는 것이 불가능하고 PN 접합면의 Cut in 전압은 낮은 전압레벨에서 더욱 큰 오차율을 유발하고 있어서 정밀한 Peak 신호검출회로의 오차 발생의 주요요인이 되고 있다. 따라서 본 논문에서는 Peak 신호 검출에서 Diode 의 Cut in 전압에 의해 발생하는 오차율을 최소로 하기 위해 MOSFET 소자를 활용한 회로를 제시하고 오차율을 상호 비교함으로써 정밀도를 입증하고자 한다.

2. 본 론

2.1 다이오드의 전압-전류특성

다이오드의 일반적인 특성은 순방향에서 접합면의 공핍층 때문에 Cut-in 전압 VTD 이하에서는 다이오드전류 ID 가 매우 적은 그림 1 과 같은 전압-전류 특성을 갖는다.

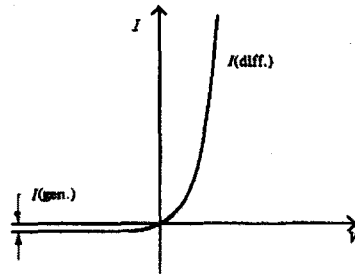


그림 1 다이오드 일반적인 특성

그림 2 는 신호용 다이오드의 정방향 전압에 대한 전류특성을 실측한 Data이다.

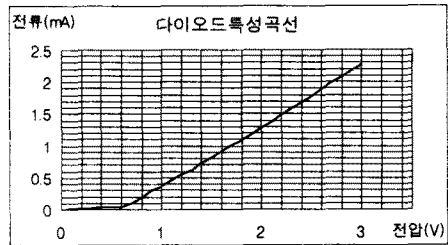


그림 2 신호용 다이오드 전압-전류 실측치

이러한 내용으로 정방향 전압상승에 대한 저항특성을 그래프로 나타내면 그림 3 과 같이 높은 저항치를 유지하다가 Cut-in 전압부근에서 급격히 감소하는 특성을 갖는다.

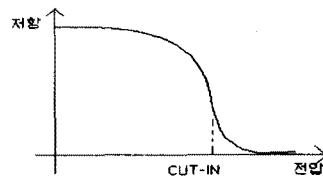


그림 3 다이오드의 저항특성

이러한 저항특성으로 Cut-In 전압보다 낮은 저전압 레벨신호는 통과하기 곤란한데 이 요인에 의해 Peak 검출회로의 오차요인이 발생하게 된다. 부분적으로 그림 4와 같이 offset을 조정하여 일부 감소시킬 수 있으나 완전히 제거하기는 불가능하다.

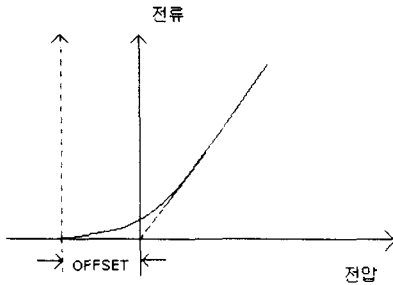


그림 4 offset에 의한 다이오드의 신호전달 특성변화

값일 때 $I_D - V_{DS}$ 특성을 그림 5에서 보여주고 있다. $V_{GS} < V_T$ 일 때 드레인 전류는 0이다. $V_{GS} > V_T$ 인 경우는 반전층 채널 전하 밀도가 증가하므로 채널 콘덕턴스도 증가하여 g_d 의 값이 클수록 $I_D - V_{DS}$ 특성의 기울기가 커진다.

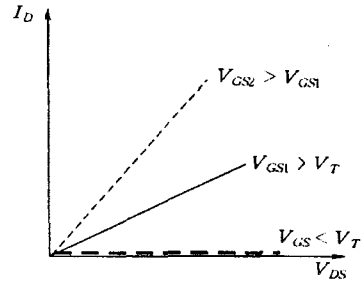
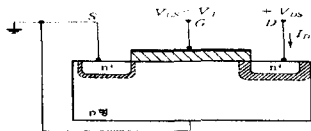


그림 6 V_{GS} 크기에 따른 $I_D - V_{DS}$ 특성

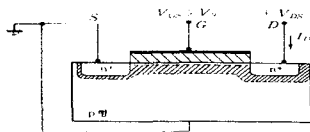
2.2 MOSFET 특성

그림 5에서는 N 채널 MOSFET 구조를 보여주고 있는데 $V_{GS} < V_T$ 이고 V_{DS} 가 매우 작은 경우이다. 소스와 기판은 접지상태에 있다. 이때에는 반전층이 형성되지 않으며 드레인 - 기판사이의 PN 접합이 역바이어스이고 드레인 전류는 0이다. 그림 5는 $V_{GS} > V_T$ 인 경우의 MOSFET 구조를 나타내었다. 반전층이 형성되어 작은 드레인 전압이 공급되면 반전층 전자들은 소스에서 드레인 단자로 흘러 전류가 발생한다. V_{DS} 가 작은 값일 때 채널영역은 저항의 성질을 갖게된다.

$$I_D = g_d V_{DS}$$



(a)



(b)

그림 5 N 채널 증가형 MOSFET

여기에서 g_d 는 $V_{DS} \rightarrow 0$ 인 극한에서 채널 콘덕턴스(Channel Conductance)로 정의하며 다음과 같은 값을 갖는다.

$$g_d = \frac{W}{L} \mu |Q_n'|$$

여기에서 μ_n 은 반전층내 전자의 이동이며 $|Q_n'|$ 는 단위 면적당 반전층 전하량이다. 반전층 전하는 게이트 전압의 함수이므로 기본적인 MOSFET 동작은 게이트 전압에 의한 채널 컨덕턴스 변화에 의한 것, 즉 채널 컨덕턴스가 드레인 전류를 결정하는 것이다. V_{DS} 가 작은

그림 7은 Motorola 사의 CMOS 아날로그 스위치 (4016)의 on 상태에서 전압을 실측한 특성 그래프이다.

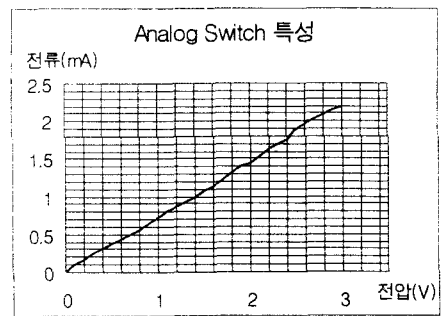


그림 7 CMOS 아날로그 스위치의 실측특성

그림 8은 제작사 매뉴얼에서 제시하는 인가신호 전압에 대한 저항특성을 나타낸 그래프이다.

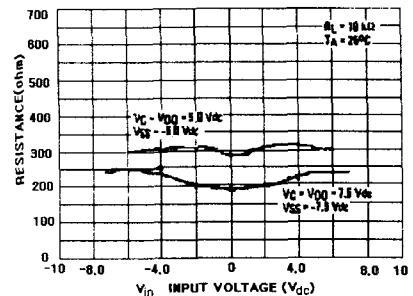


그림 8 CMOS 4016의 저항특성

2.3 peak 신호 검출회로

일반적으로 실용화 되고 있는 Peak 신호 검출회로는 그림 9 의 회로가 적용되고 있는데, 이 회로는 다이오드를 사용하고 있어 다이오드 신호전달 특성에 의한 오차요인이 있다.

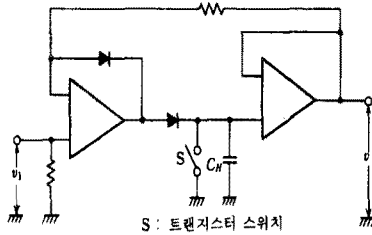


그림 9 실용화되고 있는 peak 신호 검출회로

다이오드에 비해 MOSFET는 Source 와 Drain사이에 있는 Gate로부터 전계를 주어 스위칭 하기 때문에 채널의 저항(거리일정)을 통해서 전류가 흘러 소신호 에서도 그대로 직선성을 유지할 수 있다. 표1 은 신호용 다이오드와 MOSFET 의 스위칭성을 그림 10 의 회로로 실측하여 비교한 데이터로서 신호용 다이오드에 비해 MOSFET의 신호전달특성이 매우 양호한 것을 알 수 있다.

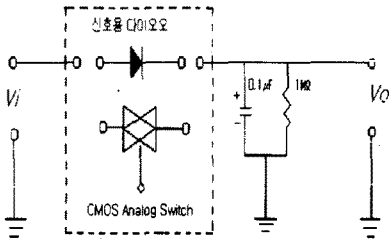


그림 10 신호전달 특성시험 회로

표 1 실측 데이터 비교표

구분 입력	다이오드 (V)	다이오드 오차율(%)	MOSFET (V)	MOSFET 오차율(%)
0.05V	0.006	88	0.04	20
0.1V	0.016	84	0.088	12
0.2V	0.061	69.5	0.187	6.5
0.5V	0.285	43	0.486	2.8
1 V	0.323	67.7	0.984	1.6
2 V	1.37	31.5	1.978	0.65
3 V	2.44	18.6	2.989	0.37
4 V	3.41	14.7	3.985	0.37
5 V	4.39	12.2	4.976	0.48

그림 11 은 CMOS Analog 스위칭소자 (4016)을 활용한 Peak 신호 검출회로이다

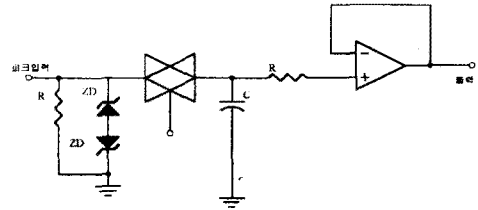


그림 11 Analog Switch 소자를 사용한 Peak 신호검출회로

3. 결 론

본 연구에서는 기존의 다이오드 소자에 의한 Peak 검출회로가 Cut In 전압 이하의 소신호 에서는 정밀도가 현저히 떨어지는 단점을 보완하기 위하여 CMOS Analog Switch 소자(4016)를 응용하여 소신호 Peak 검출회로를 구성하고 실험하여 정밀도를 검증해 본결과 정밀도가 향상된 것을 확인할 수 있었다. 그러나 Analog Switch 소자는 on 상태에서 양방향으로 전류가 흐를 수 있으므로 Peak Hold 시 off 상태로 유지하여야 하므로 적당한 스위칭 회로를 부가할 필요가 있는데 본 논문에서는 이를 생략하였다.

[참 고 문 헌]

- [1] David Buchla, Wayne Mclachlar "Applied Electronic Instrument And Measurement" pp.101-162, 1992
- [2] Muhammad H. Rashid, "Power Electronics", pp.21-33, 1993
- [3] 久保大次郎, "Power Device Circuit Technique", pp.9-25, 1989
- [4] Jasprit Singh, "Semiconductor Device" pp.190-248, 1994
- [5] Ljubisa Ristic, "Sensor Technology And Device" pp.76-84, 1994
- [6] 한전기공(주) 원자력 연구원 "전력전자" chap2, pp 1-19, 54-68, 2000