

셀룰라 비선형 회로망에 의한 동적계획법의 구현

박진희*, 손홍락**, 김형석*
전북대학교 전자정보공학부, 전북대학교 메카트로닉스 연구센터**

Implementation of Dynamic Programming
Using Cellular Nonlinear Neural Networks

Jinhee Park*, Hongrak Son**, Hyongsuk Kim*
School of Electronics and Information, Chonbuk National Univ.*
Mechatronics Research Center, Chonbuk National Univ.**

Abstract - A fast optimal path planning algorithm using the analog Cellular Nonlinear Circuits (CNC) is proposed. The proposed algorithm compute the optimal path using subgoal-based dynamic programming algorithm. In the algorithm, the optimal paths are computed regardless of the distance between the initial and the goal position. It begins to find subgoals starting from the initial position when the output of the initial cell becomes nonzero value. The subgoal is set as the initial position to find the next subgoal until the final goal is reached. Simulations have been done considering the imprecise hardware fabrication and the limitation of the magnitude of input value.

1. 서 론

최적 경로 계획을 위한 동적계획법은 로봇의 자율 주행이나 로봇 팔의 최적 작업 경로 계획을 위해서 많이 사용되고 있으며^[1,2] 최근 정보통신 기술의 발달에 따라 ATM 데이터 통신망에서의 패킷 진행경로 결정에도 많이 사용되어지고 있다.^[3,4] 뿐만 아니라, 스테레오 비전에서의 최적 정합문제^[5]에 있어서도 중요한 해결 방법으로 사용될 수 있음이 발표되었다. 이 동적계획법의 계산에 대한 지금까지의 연구들은 디지털 순차계산 방식이 대부분이지만 ATM 통신망에 응용이나 스테레오 비전에 응용 등에는 매우 빠른 계산 속도를 요구하기 때문에 더욱 효과적인 계산 방법이 요구되고 있다.

동적 계획법의 고속계산 문제에 대한 해결책으로 아날로그 신경회로망에 의한 해결방법이 모색되었는데^[6], 이들의 방법은 에너지 감소를 통하여 최적경로를 찾아내는 신경회로망적 접근 방법으로, 신경 회로망의 병렬 계산특성을 이용하여 고속계산을 성취하려는 의도였지만, 신경회로망이 부분 최적 해에 이르러면 헤어나기 어렵다는 문제를 해결하지 못했다. Soumyanath등은 신경회로망에서의 에너지 이용 방법과는 전혀 다른 방법으로 아날로그 회로에 의해 동적계획법 연산을 직접 구현한 연구를 발표하였다^[7]. 이 방법에서는 아날로그 회로로 구성된 각 노드의 연산 유닛들이 병렬 연산을 통하여 초기조건에 무관하게 고속으로 최적 경로를 계산할 수 있으며, 회로의 구현이 용이하고 부분 최소점에 이르는 문제도 없이 항상 최적의 경로를 제시할 수 있는 획기적인 방법이었다. 그러나, 이 방법의 결점은 목표 위치의 입력으로 인가한 전류(전압)값이 전파되는 과정에서 비용(거리)에 해당하는 값만큼 계속 감해지기 때문에 목표 위치로부터 먼 거리에 있는 셀들의 출력은 쉽게 0으로 감소해 없어져서 노드의 수가 많이 필요한 실제적 응용문제에는 적용이 어렵다는 문제가 있었다. 제안한 서브 골 알고리즘은 시작점과 목표위치간의 거리에 관계없이 아날로그 회로에 의해 최적의 경로를 구할 수 있는 새로운 방법이다. 이 알고리즘은 시작점이

목표 위치로부터 먼 거리에 있는 경우, 시작점에 가까운 위치에서 서브 골을 찾아내고 다시 이 점을 시작점으로 간주하여 점차 목표위치까지 최적 경로를 반복적으로 찾아내는 방법이다.

2. 동적 계획법에 의한 최적 경로 결정

격자모양으로 배치된 비용 공간을 가정하여 각 노드에 연산 기능을 갖는 연산 유닛을 배치하고 노드들을 경유할 때 필요한 비용을 링크 상에 그림 1과 같이 d 로 표시하였다고 가정하자. 또한 그림 1에서 노드 $N(i,j)$ 의 인접 위치 $N(k,l)$ 로부터 목표위치 점에 이르는 최소 비용을 D_{kl} 라고 할 때, 노드 $N(i,j)$ 로부터 목표 위치 G 에 이르는데 소요되는 최소 비용 D_{ij} 는 인접한 위치 $N(k,l)$ 에 이르는 데 소요되는 비용 $d_{i,k}$ 과 그 위치로부터 목표위치 점에 이르는 최소 비용 D_{kl} 을 합한 값 중 최소 값을 취함으로써 계산된다. 즉,

$$D_{ij} = \text{MIN} \{d_{i,k} + D_{kl}, (k,l) \in R(i,j)\} \quad (1)$$

이다. 여기서 MIN은 포함된 항 중에서 최소의 값을 선택하여 그대로 출력하는 함수이며 $R(i,j)$ 는 (i,j) 에 인접한 위치들의 집합이다.

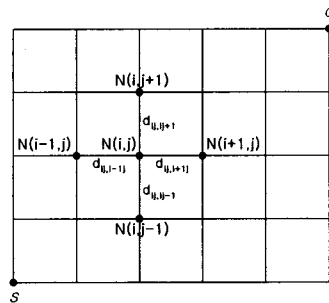


그림 1. 격자 모양의 비용 공간

이 식 계산에 사용되는 인접 위치 (k,l) 의 최소비용 D_{kl} 도 아직 모르는 값이고 이 값 계산을 위해서는 다시 그 점에 대한 인접 위치의 최소 비용들을 이용해서 같은 방식으로 계산해야 하므로 D_{ij} 값이 단 번에 결정되어지지 않는다. 그러나, 목표위치에 인접한 노드에서는 바로 D 값을 구할 수 있으며, 이 값을 이용하는 주변의 노드들도 D 값을 구할 수 있기 때문에, 이 값은 연결된 노드들에 점차 전달되어 모든 노드들이 정확한 비용 값을 계산할 수 있다. 이 계산은 인접한 노드의 계산결과를 이용하기 때문에 단순한 계산을 할 수 있는 노드들의 병렬계산을 통해서 전체적으로는 최적화된 경로를 구할 수 있다는 특징이 있고, 아날로그 회로에 의해 수행할 경우에는 매우 빠른 속도로 완료할 수 있다는 장점이 있다.

식 (1)을 아날로그 회로로 구성하려면 아날로그 SUM회로와 아날로그 MIN회로를 구현 해야한다. 그런데, 아날로그 MIN회로는 MAX회로에 비해 회로가 복잡하고 넓은 실리콘 면적을 차지하며 정확성도 MAX

회로에 비해 낮기 때문에 식 (1) 계산에서의 비용을 더 해나가는 방식 대신 일정한 큰 값으로부터 감해나가는 방식으로 바꾸면 MAX회로에 의해 구현할 수 있다. 이를 위해서, 식 (1)에 dummy상수 I_{max} 를 사용하여 표현하면,

$$D_{ij} = \text{MIN} \{ I_{max} + (-I_{max} + D_{kl} + d_{ij,kl}) \}, (k,l) \in R(i,j)$$

$$= I_{max} + \text{MIN} \{ (I_{max} - D_{kl} - d_{ij,kl}) \}, (k,l) \in R(i,j)$$

$$= I_{max} - \text{MAX} \{ (I_{max} - D_{kl}) - d_{ij,kl} \}, (k,l) \in R(i,j) \quad (2)$$

가 된다. 이 식에서 우변의 $(I_{max} - D_{kl})$ 는 상수값 I_{max} 와 노드 (k,l) 에서 목표 위치 점까지의 최소 거리 D_{kl} 와의 차이이다. 이 값을 X_{kl} 이라고 하면

$$X_{kl} = (I_{max} - D_{kl}) \quad (3)$$

이 되어 D_{kl} 의 보수적인 의미가 되고, 식 (2)는

$$D_{ij} = I_{max} - \text{MAX} \{ X_{kl} - d_{ij,kl} \}, (k,l) \in R(i,j) \quad (4)$$

이 되어 X_{kl} 에서 두 노드간의 거리를 감하는 방식의 계산이 된다. 또, 식 (3)과 (4)를 사용하면, 노드 (i,j) 에서의 X_{ij} 는

$$X_{ij} = (I_{max} - D_{ij})$$

$$= \text{MAX} \{ X_{kl} - d_{ij,kl} \}, (k,l) \in R(i,j) \quad (5)$$

가 된다. 임의의 노드 (i,j) 에 식 (5)의 계산을 수행하는 연산 회로를 설치하면, 동일한 연산을 수행하는 인접노드 (k,l) 의 출력 X_{kl} 을 이용하게 되므로 동일한 회로 출력의 상호 이용 구조에 의해 전체 회로를 구현할 수 있다. 또, 식 (5)를 이용하여 식 (4)를 X_{ij} 의 함수로 표현하면, 식 (4)는

$$D_{ij} = I_{max} - X_{ij} \quad (6)$$

가 되므로 일단 X_{ij} 가 회로에 의해 구해지면 목표 위치까지의 총 비용은 (6)과 같이 상수 값 I_{max} 로부터의 차에 의해서 간단히 계산된다. 위 식들의 계산을 위해서 필요한 I_{max} 는 회로에 입력으로 가할 수 있는 최대의 전압 혹은 전류를 사용한다.

3. 서브 골 설정에 의한 아날로그 회로 기반 동적계획법

2절에 언급한 바와 같이 동적계획법을 회로로 구현하기 위해서는 목표 위치(goal)에 큰 전류나 전압을 인가하고 이 값으로부터 노드간의 비용 값이 감해진 후 나머지 값들이 전파되어야 한다. 이를 위해서 각 노드에 (5)의 연산을 수행할 수 있는 연산 유닛을 설치하여 연산할 수 있는데 우리는 이것을 연산 셀이라고 하고 셀들이 상호 연결되어 동적계획법을 계산하는 회로를 셀룰라 비선형 회로(Cellular Nonlinear Circuits, CNC)라고 부른다. 이 CNC에서의 셀은 Chua 등이 제안한 셀룰라 신경회로망(CNN)⁹⁾의 셀과 같은 개념이며 각 셀의 단순한 연산에 의해 전체적으로는 매우 복잡하고 중요한 연산결과를 얻어 낼 수 있다는 특징이 있다. 또한, 제안한 CNC에서는 입력의 비선형 연산을 거쳐 출력 함수의 선형 부분을 이용하여 아날로그 출력 값을 얻는다는 점이 기존의 CNN과는 크게 다른 점이다.

동적 계획법을 구현할 수 있는 식 (5)의 X 를 하드 웨어로 구현하기 위해서 각 셀은 인접 유닛의 출력 값들로부터 $d_{ij,kl}$ 을 감한 결과들 중 최대치를 취하는 연산을 할 수 있으면 된다. 그런데, 목표위치로 지정된 셀에서는 다른 셀들과는 다르게 (3)에서의 D_{kl} 이 0이 되어 I_{max} 값을 출력할 수 있어야 한다. 이와 같은 두 기능을 동시에 갖게 하기 위해서 셀들의 입력에는 식 (7)과 같이 목표위치의 셀의 입력 U 에는 I_{max} 를 인가하고 다른 모든 셀들의 입력 U 에는 0을 인가한 후,

$$U_{ij} = \begin{cases} I_{max} & ; \text{if } C(i,j) \text{ is the goal} \\ 0 & ; \text{otherwise} \end{cases} \quad (7)$$

식 (8)과 같이 입력 값과 인접한 셀로부터 전파된 정보들 중 최대 값을 갖는 구조를 구성하면 된다.

$$x_{ij} = \text{MAX} \{ U_{ij}, (X_{kl} - d_{ij,kl}), (k,l) \in R(i,j) \} \quad (8)$$

이 식은 각 셀이 입력된 U 와 인접셀로부터 인가된 X 들 중 최대 값을 선택하여 출력한다는 의미로, 목표 위치에 해당하는 셀은 I_{max} 를 출력하게 되고 나머지 셀들은 인접 셀을 이용하여 식 (5)와 같은 연산을 하게 되어 동적계획법을 수행시킬 수 있다. 식 (8)의 기능을 할 수 있는 CNC 셀의 구조는 그림 2와 같다.

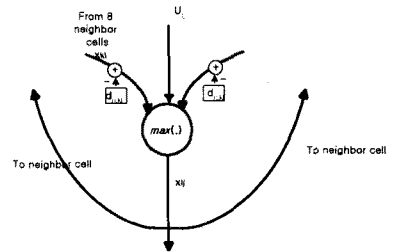


그림 2. 제안한 셀룰라 비선형 회로망을 위한 연결구조 여기서 U 는 목표지점에 인가하는 입력 값이다. 이 셀을 회로로 구현하기 위해서 필요한 MAX회로와 덧셈 회로들은 기존에 연구된 것들이 많으므로 쉽게 구현할 수 있다⁸⁾.

최적 경로를 찾아내는 과정은 CNC에서 출력 계산이 안정화 된 후에 시작한다. 임의의 시작 셀 S에서부터 출발하여 목적지 G까지의 최적 경로 상의 셀 위치 (k,l) 은 셀 (i,j) 의 인접 셀 중에서 셀의 출력이 다음 식을 만족하는 셀을 반복적으로 역 추적하여 결정한다.

$$|x_{kl} - \{ x_{ij} + d_{ij,kl} \}, \text{ for all } kl \in R(i,j)| \leq \Delta M \quad (9)$$

여기서 $R(i,j)$ 는 셀 $N(i,j)$ 의 이웃하는 위치이고 ΔM 은 아날로그 회로 구현시 나타나는 오차를 고려한 여유 값이다.

이와 같은 구조의 회로를 이용하여 동적계획법을 구현할 경우 목표위치의 셀에 인가한 셀 입력이 주변의 셀로 전파되는 과정에서 거리 값에 해당하는 값만큼 줄어들게 되어있다. 그런데 목표위치의 셀 입력은 전압 혹은 전류 형태로 인가해야 하므로 크기에 한계가 있기 때문에 목표 셀에서 거리가 먼 셀에는 출력 값이 0이 되어 소멸해 버리므로 이 셀들의 위치에서는 (9)식을 통하여 최적 경로를 역추적 할 수 없다는 문제점이 있다. 이와 같이 목표지점에 입력을 인가해서 출력 값이 0이 되는 셀까지의 거리를 정보 전파 거리라고 부른다.

제안한 서브골 알고리즘은 목표위치까지의 거리에 관계없이 최적 경로를 찾아낼 수 있는 방법으로서, 목표 지점에서부터 시작점까지의 거리가 이 정보 전파 거리보다 길어서 입력 셀에 인가한 정보가 시작점에 미치지 않는 경우에는 출력 값이 ΔM 이상인 셀에 대해서만 일정한 값 I_p 를 출력 값과 합하여 입력으로 반환시켜 인가함으로써 출력 값을 pump-up한다. 즉, x_{ij} 를 셀 (i,j) 위치의 출력이라고 하고 하면 이 셀의 새로운 입력 U_{ij} 는

$$U_{ij} = \begin{cases} x_{ij} + I_p & ; \text{if } x_{ij} > \Delta M \\ 0 & ; \text{otherwise} \end{cases} \quad (10)$$

로 하여 인가하는데, 이 때, 합한 값이 I_{max} 보다 큰 값이 될 경우에는 입력을 I_{max} 로 포화시킨 값을 인가한다. 이 식에서 pump-up 값 I_p 는 I_{max} 에 가까운 임의의 큰 값이라도 상관없지만 정보 전파 거리의 최 외곽에 있는 셀들 중 하나라도 I_{max} 로 포화되지 않게 하는 범위에서 융통성 있게 선택한다. 이 pump-up 과정은 반복하여 시작점의 출력이 0보다 큰 값이 되면 (9)식을 이용하여 최적 경로 추적을 시작한다. 이 추적 과정에서 식 (9)의 조건을 만족시키지 못하는 셀에 이를 경우, 이

셀을 서브골로 정하고 이 서브골을 시작점으로 하여 다시 다음의 서브골을 찾는 과정을 반복한다. 이 때, 시작점에서부터 서브골까지 찾은 최적 경로는 전체적 측면의 최적 경로와도 일치한다. 이 과정은 목표지점의 셀에 이를 때까지 반복한다.

4. 시뮬레이션

제한한 알고리즘을 하드웨어로 구현시 모든 환경에서 동작함을 보이기 위해서 비용 평면상에 임의의 목표위치와 시작점에 대해서 최적경로를 찾는 시뮬레이션을 수행하였다. 이 시뮬레이션에서 사용한 Δx 값은 0.1, 최적 경로 결정을 위한 여유값 ΔM 은 0.5로 하였고 I_p 로는 8을 사용하여 출력을 pump-up하였다.

그림 3은 임의의 비용 평면상에서 제안한 서브 골 알고리즘에 의해 최적경로를 찾은 예를 보여준다. 그림에서 목표위치에 인가한 정보가 시작위치의 셀 S에 이르기 훨씬 전에 0으로 소멸해 버리기 때문에 4개의 서브 골을 설정하여 찾아낸 최적 경로를 보여준다.

이 시뮬레이션은 이상적인 회로 구현을 가정한 것이기 때문에 실제 회로 구현오차에 대한 최적 경로를 찾는 데 미치는 영향을 확인할 필요가 있다. 그림 4는 식 (8)을 회로에 의해 구현시 회로에 계산 오차(비용값 구현 오차 포함)가 있을 경우에 얼마나 정확하게 경로를 찾는 지를 알아내기 위한 시뮬레이션 결과이다. 이 시뮬레이션에서 18개의 서로 다른 경로를 임의로 설정하고 각 노드의 출력에 식 (8)의 x 값 대신 식 (11)과 같이 최대의 크기가 p%인 랜덤한 오차가 포함된 x' 로 계산되었다고 가정한다.

$$x' = x(1 + r \frac{p}{100}) \quad (11)$$

여기서 r 은 [-1, 1] 범위에서 발생시킨 랜덤 숫자이다. 시뮬레이션 결과에서 확인할 수 있듯이 오차가 5% 이하인 회로를 구현한다면 제안한 회로를 이용해서 항상 정확한 최적 경로를 구할 수 있음을 알 수 있다.

5. 결론

아날로그 비선형 회로망을 통하여 최적 경로 계획을 해결할 수 있는 알고리즘을 제안하였다. 최적 경로를 찾아내는 문제는 계산시간이 많이 소요되므로 연산속도가 빠른 아날로그 회로에 의해 해결하려는 시도는 있었지만, 이 회로 구조상 목표위치에서 인가한 전류나 전압 정보가 전파 과정에서 감소하여 없어지므로 많은 셀들이 포함되어야 하는 실제적 문제에는 적용하기 어렵다는 문제점이 있었다. 본 논문에서 제안한 알고리즘은 시작 위치가 목표위치의 정보전파 거리 밖에 있는 경우, 시작 위치에 가까운 위치에서부터 서브골을 찾아내고 다시 이 서브골을 시작위치로 간주하여 점차 목표위치까지 최적 경로를 찾아내는 방법이다.

제한한 알고리즘을 아날로그 회로 구현과 유사한 제약 환경 하에서 시뮬레이션하기 위해 셀 간의 비용 값에 양자화된 정수 값을 부여하였고 인가할 수 있는 입력 값 크기를 제한하였다. 랜덤하게 생성시킨 거리 값과 장애물이 있는 환경 및 목표 지점을 임의로 선택한 경우 등 모든 경우에서의 시뮬레이션 결과는 제안한 알고리즘이 문제의 복잡성이나 크기에 무관하게 정확히 동작하였다. 또한 하드웨어 구현 오차가 있을 경우에도 계산 오차가 5% 이하의 하드웨어를 구성한다면 항상 정확하게 경로를 찾아낼 수 있음을 시뮬레이션을 통해 확인하였다.

감사의 글

이 연구는 정보통신부의 대학기초연구지원사업의 과제 연구비에 의하여 연구되었습니다.

[참고 문헌]

- (1) T. Nishimura, S. Nozaki, and R. Oka, "Spotting-based global positioning with

nonmonotonic continuous DP for mobile robots using image sequences," Proceedings 1999 IEEE/RSJ International Conference on Intelligence Robots and Systems, vol.1, pp. 329-337, Oct. 1999.

- (2) S. Singh and M. C. Leu, "Optimal trajectory generation for robotic manipulators using dynamic programming," ASME Journal of Dynamic Systems, Measurement, and Control, vol. 109, no. 6, pp.88-96, 1987.
- (3) C.-J. Hou, "Routing virtual circuits with timing requirements in virtual path based ATM networks," Proceedings of IEEE INFOCOM'96, vol.1, pp.320-328, 1996.
- (4) X. Yuan, "On the extended Bellman-Ford algorithm to solve two-constrained quality of service routing problems," Proceedings of IC3N'99: Eighth International Conference on Computer Communications and Networks," pp.304-310, Oct. 1999.
- (5) A. F. Bobick and S. S. Intille, "Large occlusion stereo," International Journal of Computer Vision, vol. 33, no. 3, pp. 181-200, 1999.
- (6) M. K. M. Ali and F. Kamoun, "Neural networks for shortest path computation and routing in computer networks," IEEE Trans. Neural Networks, vol. 4, pp. 931-940, Nov. 1993.
- (7) K. Soumyanath and V. S. Borkar, "An analog scheme for fixed-point computation-part II: application," IEEE Trans. on Circuits and Systems-I: Fundamental Theory and Applications, vol. 46, no.4, pp.442-451, April 1999.
- (8) M. Sasaki, T. Inoue, Y. Shirai, and F. Ueno, "Fuzzy multiple input maximum and minimum circuits in the current mode and their analysis using bounded difference equations," IEEE Trans. Computer, vol.39, pp.768-774, June 1990.
- (9) L. O. chua and L. Yang, "Cellular neural networks: Theory and applications," IEEE Trans. on Circuits and Systems, vol. 35, pp. 1257-1290, 1988.

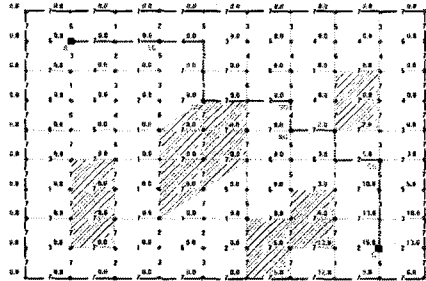


그림 3. 제한한 서브골 알고리즘을 이용하여 최적경로를 찾는 예

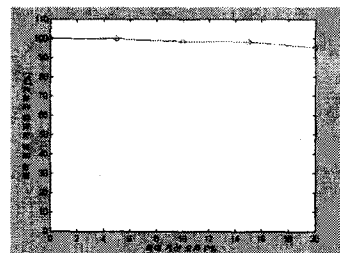


그림 4. 하드웨어 구현 오차가 있을 때의 최적 경로 계획의 정확성